

## به نام خدا

تمرین شماره سه معماری کامپیوتر

نیمسال دوم ۹۳-۹۴

مهلت تحویل ۲۳:۵۵ ۹۴/۲/۴

---

- ۱- یک جمع کننده انتخاب گر نقلی<sup>۱</sup> ۱۶ بیتی طراحی کنید. مقدار Area و Delay را محاسبه کنید.
- ۲- یک مدار جمع/تفریق کننده ۸ بیتی با استفاده از جمع کننده پیش‌بینی کننده نقلی<sup>۲</sup> طراحی کنید و Delay و Area را محاسبه نمایید.
- ۳- یک جمع کننده آبشاری<sup>۳</sup> ۸ بیتی برای اعداد مکمل ۱ طراحی کنید و مقدار Delay و Area را محاسبه کنید. مدار شما باید کمترین تعداد Gate را داشته باشد.

### توجه:

- ❖ مدارهای خود را با استفاده از نرم‌افزار Proteus طراحی کنید.
- ❖ برای هر سؤال یک پوشه، بانام سؤال ایجاد کنید و تمام فایل‌های Proteus مربوطه را در آن قرار دهید. پاسخ‌های خود را فقط و فقط در قالب StudentNumber\_Firstname\_Lastname.zip آپلود کنید.  
(برای مثال 9231111\_ali\_ahmadi.zip)
- ❖ مدارهای شما باید پرچم‌های Overflow و Carry را به‌درستی مقدار دهد.
- ❖ با توجه به اینکه مدارهای فوق در پروژه پایانی درس کاربرد خواهند داشت، لذا انجام صحیح این تمرین مؤکدا توصیه می‌شود.

موفق باشید.

---

<sup>1</sup> Carry Select Adder

<sup>2</sup> Carry Look Ahead

<sup>3</sup> Ripple Adder