تراشه های تجاری

تراشههای برنامهپذیر تجاری

• هدف:

- □ آشنایی کلی و مقدماتی با تراشههای موجود
 - 🗖 مشاهدهٔ امکانات تراشهها
 - تسهيل انتخاب بين آنها
- □ کمک به مطالعهٔ دادهبرگهها و کتابچههای راهنما

تراشههای برنامهپذیر تجاری

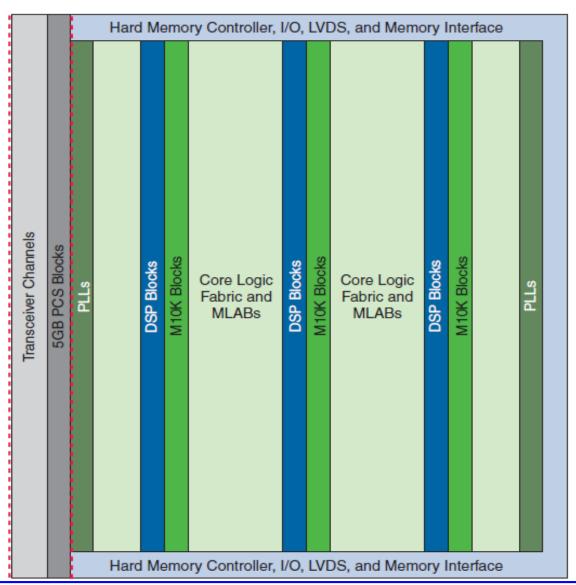
- 🗖 معماری کلی، بسیار شبیه
- حتی در تراشههای دو خانوادهٔ مختلف با نام متفاوت
 - و حتى دو شركت مختلف
 - 🔲 تفاوتها:
 - جنبههایی که بحث شد
 - هر دو سال یک یا چند نوع تراشهٔ جدید
 - توقف تولید قبلیها
 - 🛨 مراقبت هنگام انتخاب تراشه
 - □ اصول حاكم ثابت مانده
 - اشنایی با اصول: \leftarrow
 - → اشنایی سریع با محصولات جدید

Cyclone

Lowest Cost and Power FPGAs

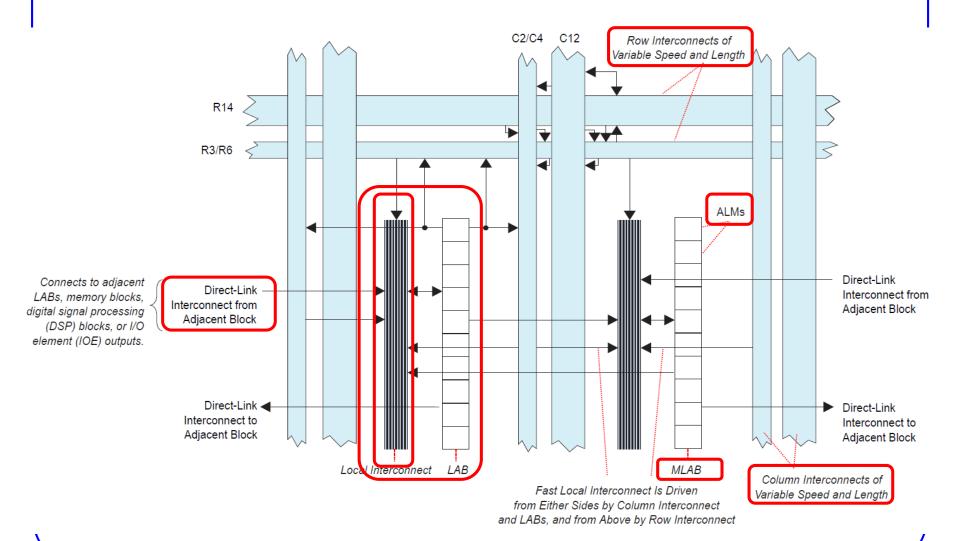


Cyclone



گروه	مشخصات
سری E	فقط شامل بلوک های منطقی
سری GX	شامل بلوک های منطقی و بلوک های فرستنده/گیرنده ی 3.125 گیگا بیت در ثانیه
سری GT	شامل بلوک های منطقی و بلوک های فرستنده/گیرنده ی 6.143 گیگا بیت در ثانیه
سری SE	بلوک های منطقی و پردازنده ی سخت
سری SX	بلوک های منطقی و پردازنده ی سخت و بلوک های فرستنده/گیرنده ی 3.125 گیگابیت در ثانیه
سری ST	بلوک های منطقی و پردازنده ی سخت و بلوک های فرستنده/گیرنده ی 5 گیگابیت در ثانیه

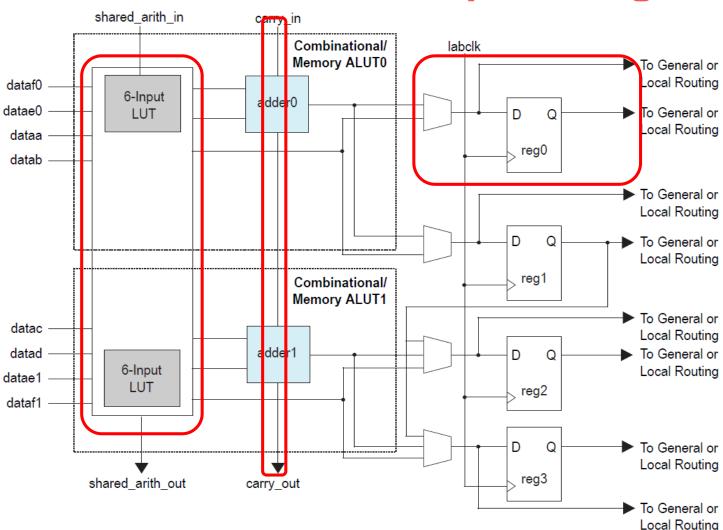
بلوكهاي منطقي و معماري اتصالات



بلوكهاي منطقي و معماري اتصالات

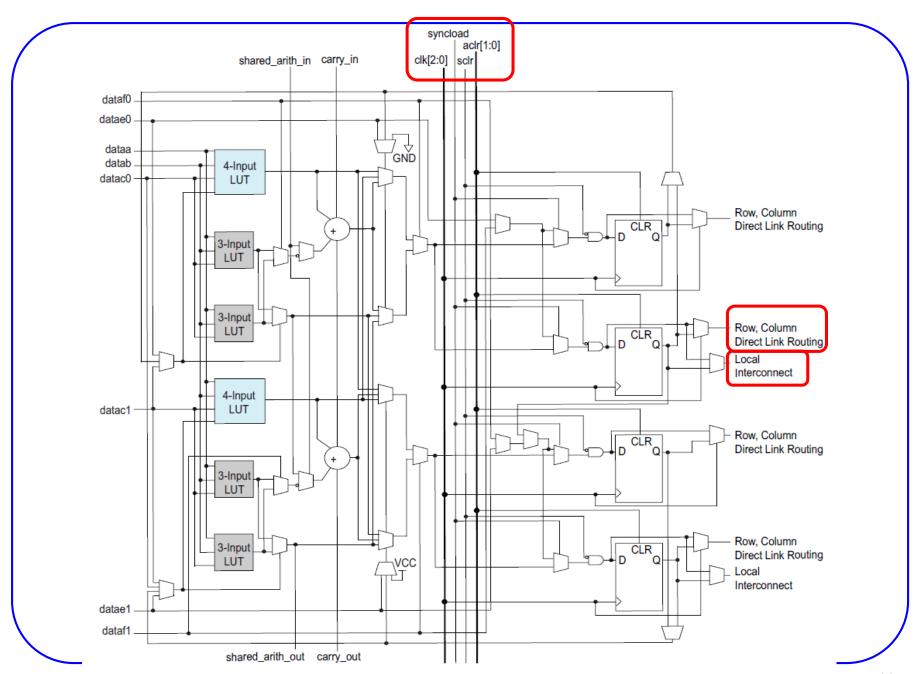
- معماري اتصالات:
 - سلسلهمراتبي
 - 🗖 دوسطحی

مدار ALM مدار Adaptive Logic Module •



مدار ALM

- تطبيق پذيري ALM:
- **□** یک LUT ۶ ورودی
 - **LUT** دو **LUT** ۴ ورودی
- □ یک LUT ۴ ورودی + دو LUT ۳ ورودی □



تخمین ظرفیت منطقی بر حسب تعداد LUT چهار

454,240

113,560

خانواده (سری)	نام تراشه	KLEs	ALMS	تبات ها
	5CEA2	25	9,434	37,736
	5CEA4	49	18,480	73,920
سايكلون 5	5CEA5	77	29,080	116,320
سری E	5CEA7	149.5	56,480	225,920
	5CEA9	301	113,560	454,240
	5CGXC3	25	11,900	47,600
	5CGXC4	50	18,868	75,472
سايكلون 5	5CGXC5	75	29,080	116,320
سری GX	5CGXC7	150	56,480	225,920
	5CGXC9	300	113,560	454,240
	5CGTD5	77	29,080	116,320
سايكلون 5	5CGTD7	149.5	56,480	225,920

301

سری GT

5CGTD9

ALM چهار FF

ورودی

حافظه در Cyclone

• دو نوع:

پیکربندی (تعداد بیت × تعداد کلمات)
256 × 40
256 × 32
512 × 20
512 × 16
1k × 10
1k ×8
2k ×5
2k ×4
4k ×2
8k ×1

:M1	0K	بلوکهای	
•• • • •		پېو ت	

- ۸ کیلوبیت:
- هر ۴ بیت: ۱ بیت توازن (parity)
 - ۱۰ کیلوبیت داده
 - Single/dual port -
 - (در Cyclone IV:
 - بلوكهاى M9K
 - بلوكهاى M144K)

:MLAB 🔲

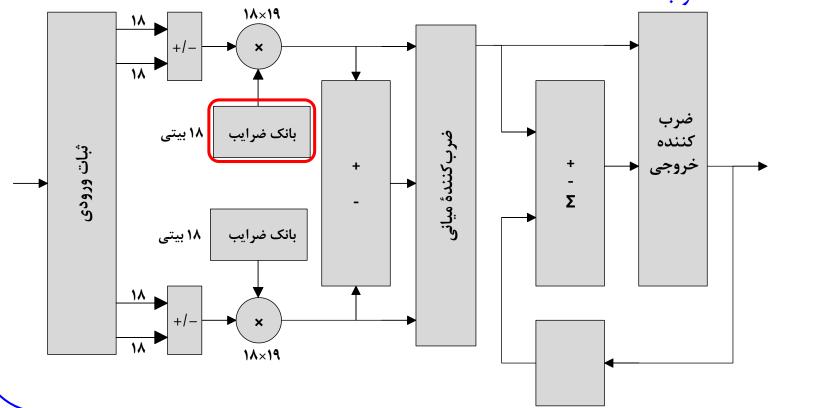
- 640-bit dual port RAM -
 - هر ALM: 32 x 2
- برای shift register و FIFO کوچک

		Core Fabric						Interconnect			Hard IP	
Family	Device	KLEs	Block Memory (Kb)	MLAB (Kb)	DSP Blocks	18×18 Mults	PLLs	XCVRs (3G, 5G)	GPIO	LVDS	PCIe Blocks	Memory Control- lers
	5CEA2	25	1,560	Yes	39	78	4	_	300	48	_	1
0 1 1/	5CEA5	48	3,120	Yes	78	156	4	_	300	100	_	1
Cyclone V E	5CEA8	75	4,620	Yes	132	264	4	_	360	100	_	2
L	5CEB5	150	6,160	Yes	220	440	4	_	488	122	_	2
	5CEB9	300	12,760	Yes	406	812	4	_	488	122	_	2
	5CGXC3	25	1,200	Yes	40	80	5	3, 0	194	48	1	1
6 I W	5CGXC4	50	2,920	Yes	70	140	6	6, 0	360	100	1	2
Cyclone V GX	5CGXC5	75	4,620	Yes	132	264	6	6, 0	360	100	1	2
GΛ	5CGXC7	150	6,160	Yes	220	440	7	9, 0	488	122	1	2
	5CGXC9	300	12,760	Yes	406	812	8	12, 0	688	122	1	2
Cyclone V GT	5CGTD3	75	4,620	Yes	132	264	6	0, 6	360	100	2	2
	5CGTD5	150	6,160	Yes	220	440	7	0, 9	488	122	2	2
	5CGTD8	300	12,760	Yes	406	812	8	0, 12	688	122	2	2

بلوكهاي محاسباتي

:DSP Block

- **18 x 18** دو ضرب **18 x 18** □
- 27 x 27 يک ضرب 27 ت
 - 9 x 9 سه ضرب 9 x 9



		Core Fabric						Interconnect			Hard IP	
Family	Device	KLEs	Block Memory (Kb)	MLAB (Kb)	DSP Blocks	18×18 Mults	PLLs	XCVRs (3G, 5G)	GPIO	LVDS	PCIe Blocks	Memory Control- lers
	5CEA2	25	1,560	Yes	39	78	4	_	300	48	_	1
0 1 1/	5CEA5	48	3,120	Yes	78	156	4	_	300	100	_	1
Cyclone V E	5CEA8	75	4,620	Yes	132	264	4	_	360	100	_	2
L	5CEB5	150	6,160	Yes	220	440	4	_	488	122	_	2
	5CEB9	300	12,760	Yes	406	812	4	_	488	122	_	2
	5CGXC3	25	1,200	Yes	40	80	5	3, 0	194	48	1	1
0 1 1/	5CGXC4	50	2,920	Yes	70	140	6	6, 0	360	100	1	2
Cyclone V GX	5CGXC5	75	4,620	Yes	132	264	6	6, 0	360	100	1	2
GΛ	5CGXC7	150	6,160	Yes	220	440	7	9, 0	488	122	1	2
	5CGXC9	300	12,760	Yes	406	812	8	12, 0	688	122	1	2
Cyclone V GT	5CGTD3	75	4,620	Yes	132	264	6	0, 6	360	100	2	2
	5CGTD5	150	6,160	Yes	220	440	7	0, 9	488	122	2	2
	5CGTD8	300	12,760	Yes	406	812	8	0, 12	688	122	2	2

پردازنده

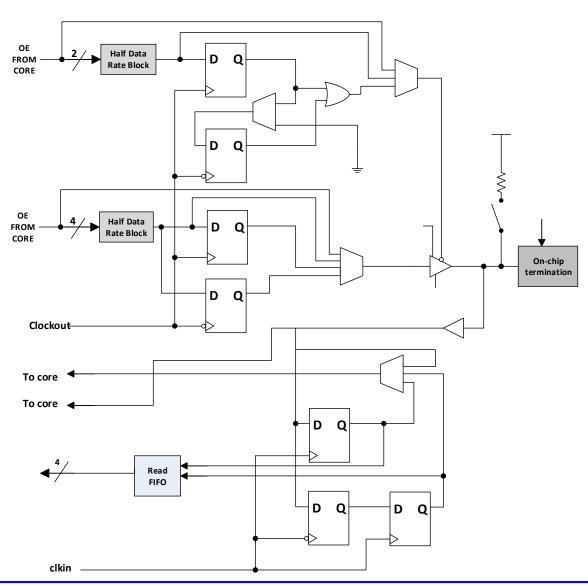
• پردازندهٔ سخت:

ARM 🔲

- بلوکهای واسط
- كنترل كنندة حافظه
 - حافظهٔ نهان
 - واحد مميز شناور
- تک هستهای یا دوهستهای
- ارتباط با بلوکهای منطقی: باس آمبا

Device	5CSEA2	5CSEA4	5CSEA5	5CSEA6
LEs (K)	25	40	85	110
Adaptive logic modules (ALMs)	9,434	15,094	32,075	41,509
M10K memory blocks	140	224	397	514
M10K memory (Kb)	1,400	2,240	3,972	5,140
MLABs (Kb)	138	220	480	621
18-bit x 19-bit multipliers	72	116	174	224
Variable-precision DSP blocks (1)	36	58	87	112
FPGA PLLs	4	5	6	6
HPS PLLs	3	3	3	3
Maximum FPGA user I/Os	145	145	288	288
Maximum HPS I/Os	188	188	188	188
FPGA hard memory controllers	1	1	1	1
HPS hard memory controllers	1	1	1	1
Processor cores (ARM Cortex [™] -A9 MPCore [™])	Single or dual	Single or dual	Single or dual	Single or dual

بلوكهاي ورودي-خروجي



بلوكهاي ورودي-خروجي

Device	5CSEA2	5CSEA4	5CSEA5	5CSEA6
LEs (K)	25	40	85	110
Adaptive logic modules (ALMs)	9,434	15,094	32,075	41,509
M10K memory blocks	140	224	397	514
M10K memory (Kb)	1,400	2,240	3,972	5,140
MLABs (Kb)	138	220	480	621
18-bit x 19-bit multipliers	72	116	174	224
Variable-precision DSP blocks (1)	36	58	87	112
FPGA PLLs	4	5	6	6
HPS PLLs	3	3	3	3
Maximum FPGA user I/Os	145	145	288	288
Maximum HPS I/Os	188	188	188	188
FPGA hard memory controllers	1	1	1	1
HPS hard memory controllers	1	1	1	1
Processor cores (ARM Cortex™-A9 MPCore™)	Single or dual	Single or dual	Single or dual	Single or dual

HPS: Hard Processor System