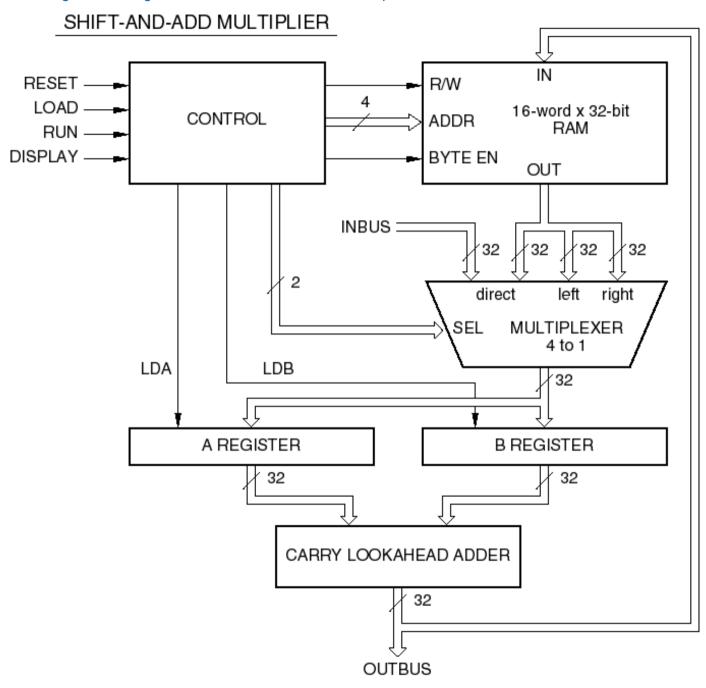
#### **Sistemas Digitais**

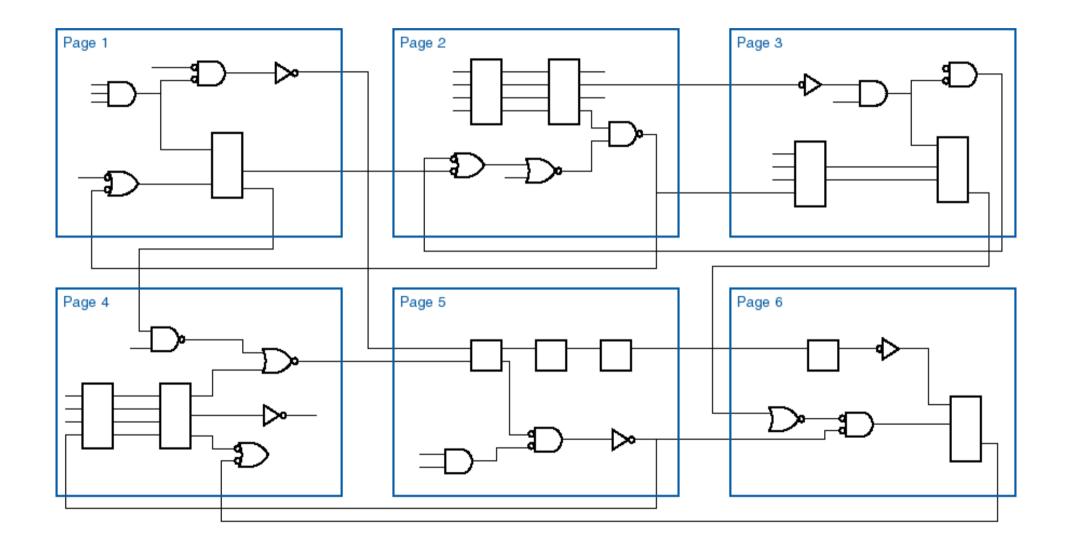
# Projecto de circuitos digitais

- Diagramas de Blocos
  - Primeiro passo em projecto hierárquico
- Diagramas Esquemáticos
- Programas HDL (ABEL, Verilog, VHDL)
- Diagramas Temporais
- Descrições de Circuitos

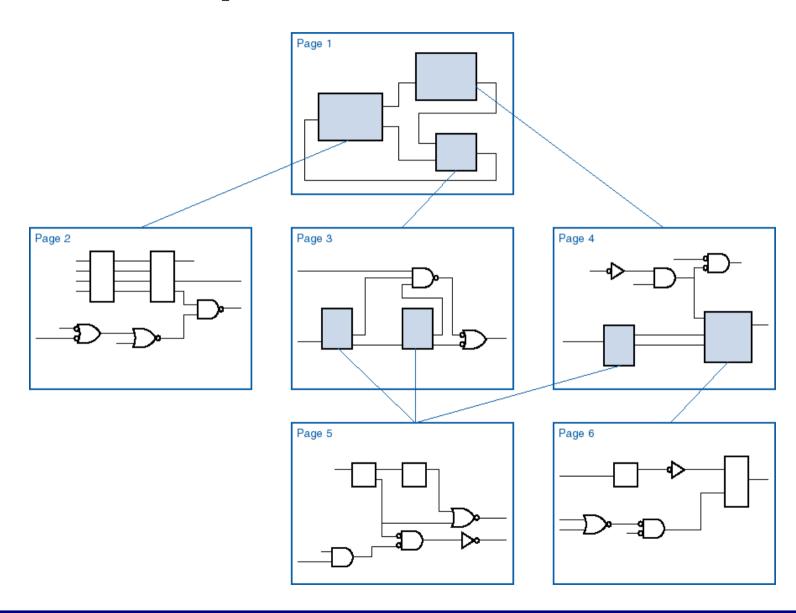


# Diagrama de Blocos

## Estrutura Esquemático "Flat"



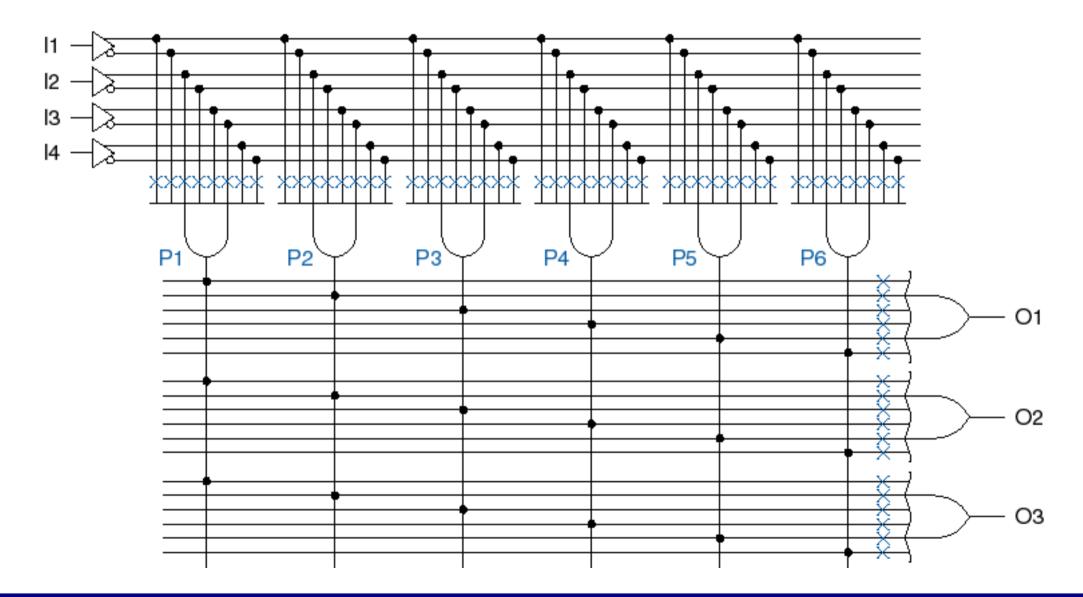
#### Estrutura Esquemático "Hierarchichal"



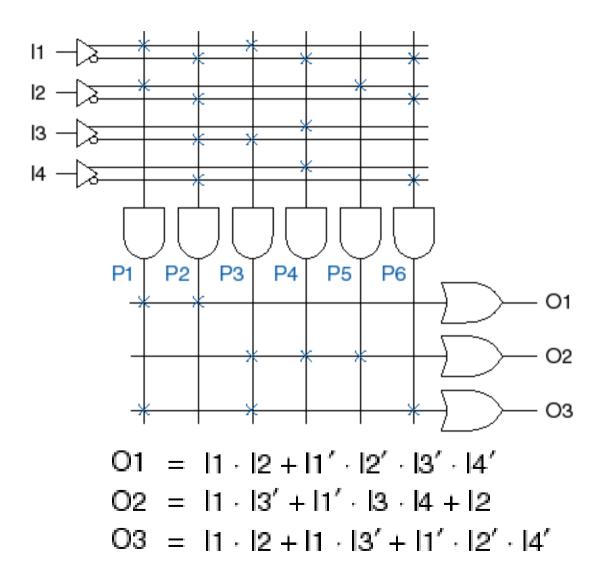
# Programmable Logic Arrays (PLAs)

- Qualquer função lógica combinacional pode ser implementada como uma soma de produtos.
- Ideia: Construir uma grande matriz AND-OR com muitas entradas e termos produto, e ligações programáveis.
  - n entradas
    - Portas AND tem 2n entradas.
  - m saídas, de uma porta OR com muitas entradas
    - Cada porta AND é ligada por programação às entradas da porta OR.
  - p portas AND ( $p < 2^n$ )

### Exemplo: 4 x 3 PLA, 6 termos produto

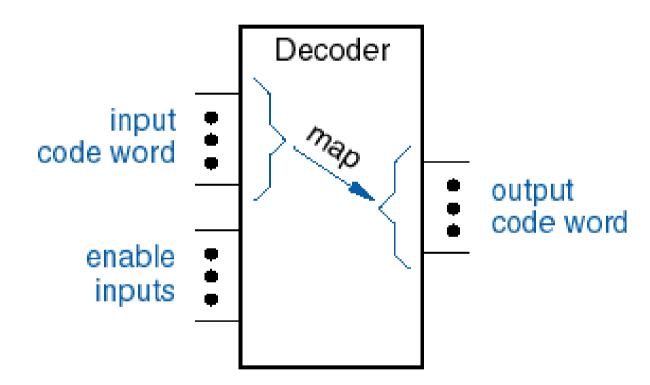


#### Alguns termos de produtos



#### "Decoders"

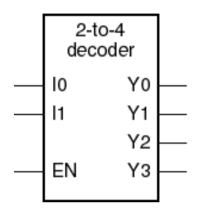
Estrutura de um descodificador "decoder"

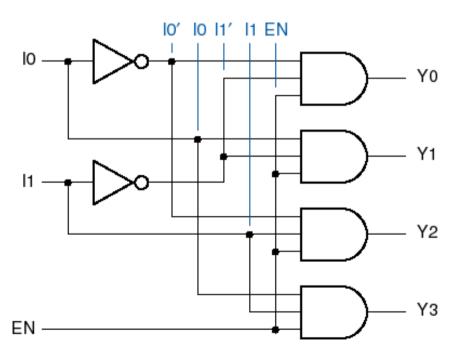


Tipicamente n entradas, 2<sup>n</sup> saídas

2 - para - 4, 3 - para - 8, 4 - para - 16, etc.

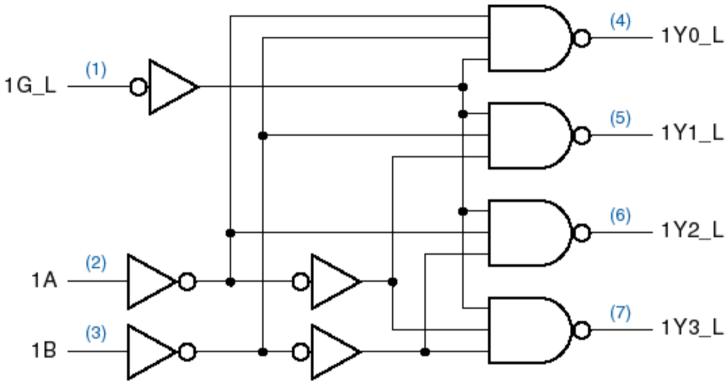
#### Binary 2 – to - 4 decoder



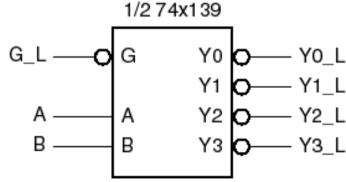


Inputs			Outputs				
EN	lή	10	ΥЗ	Y2	Y1	Yo	
0	Х	Х	0	0	0	0	
1	0	O	0	0	0	1	
1	0	1	0	0	1	0	
1	1	O	0	1	0	0	
1	1	1	1	O	O	0	

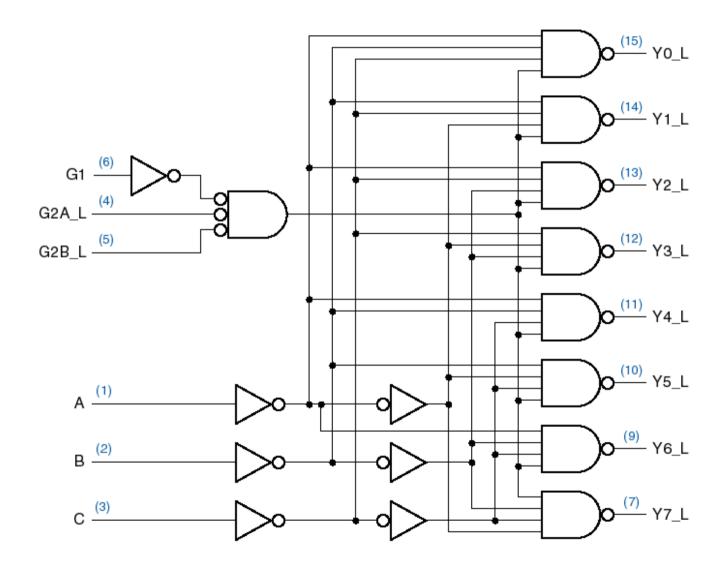
#### MSI 2 – to - 4 decoder

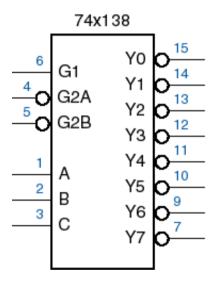


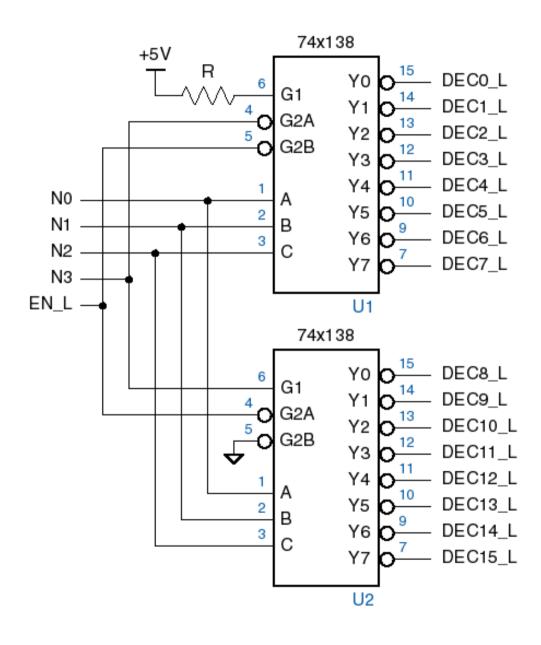
- Buffers na entrada (menor carga)
- Portas NAND (mais rápido)



#### "3 - to - 8 decoder"

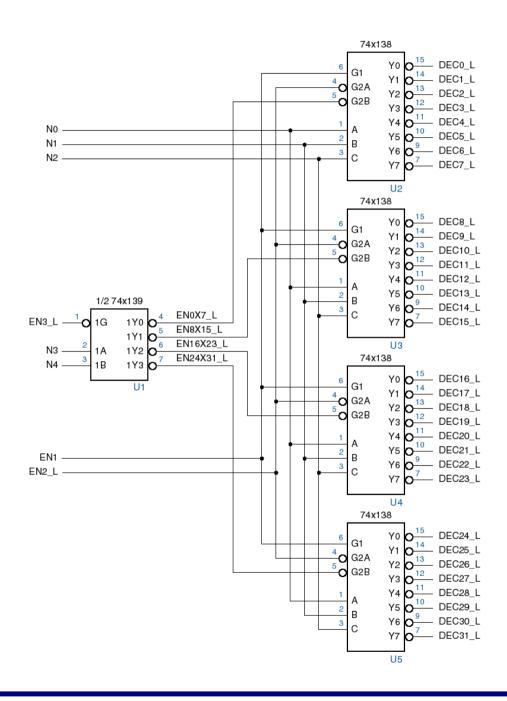






# Cascata de Decoders

"4 - to - 16 decoder"



## Mais Cascatas

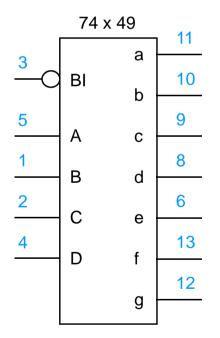
5 - to - 32 decoder

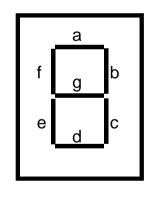
## Aplicações de Decoders

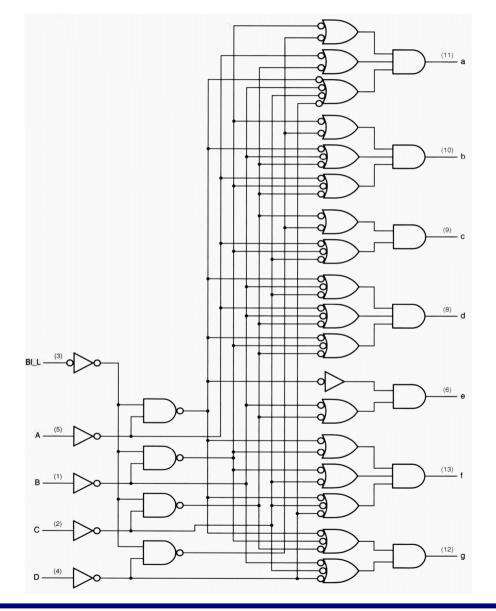
- Sistemas de Memória de Microprocessadores
  - selecção de diferentes bancos de memória
- Sistemas de I/O de Microprocessadores
  - selecção de diferentes dispositivos
- Descodificação de instruções de Microprocessadores
  - Permitindo o funcionamento de certas unidades.
- Etc..

## Aplicações de Decoders

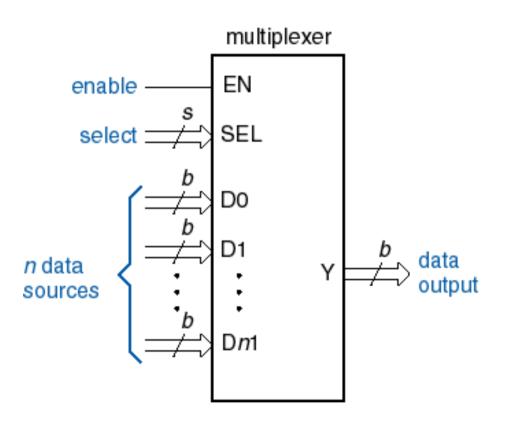
 Descodificador BCD-Display 7 Segmentos:

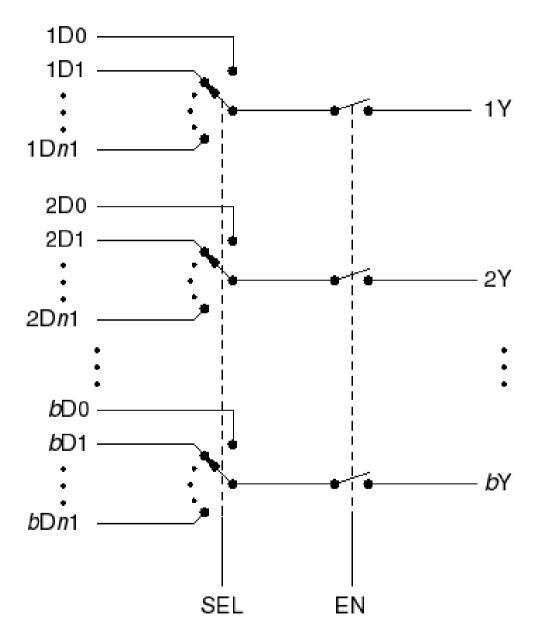




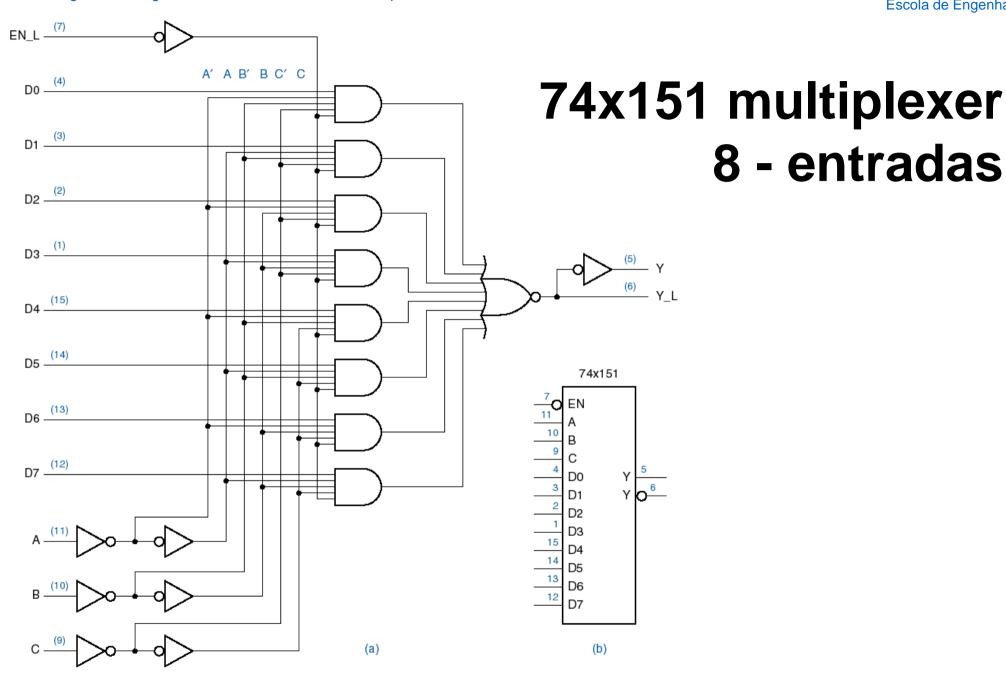


# **Multiplexers**





8 - entradas



Sistemas Digitais 5<sup>a</sup> aula 17-18

#### 74x151 Truth Table

	Inpu	Outputs	Outputs		
EN_L	С	В	Α	Y Y_L	_
1	х	Х	Х	0 1	
O	0	0	O	DO DO	,
O	0	O	1	D1 D1	,
0	0	1	O	D2 D2	,
O	O	1	1	D3 D3	,
0	1	O	0	D4 D4	,
0	1	O	1	D5 D5	,
0	1	1	0	D6 D6	,
0	1	1	1	D7 D7	,