Verilog 第一次实验报告

实验名称	Verilog 第一次实验				
学生姓名	邢清画	学号	2211999	指导老师	董前琨
实验地点	综合实验楼 A308		实验时间	2023.11.1	

- 1、补充 ppt 中 P8 的真值表,并用自己的语言描述 二路选择器的功能。
- 二路选择器是一种电子设备,用于从两个输入信号中选择一个输出信号。它可以根据控制信号的状态来决定输出哪个输入信号。控制信号为逻辑 0时,选择器输出取决于第一个输入信号;当控制信号为逻辑 1时,选择器输出取决于第二个输入信号。这样可以实现在不同输入信号之间进行切换的功能。真值表如右图所示。

	2.	列出课	上强调的需要注意的几	1.点
--	----	-----	------------	-----

- 1) 安装 vivado 时路径和电脑名称不能出现中文。
- 2) Verilog HDL 程序是由模块构成的。每个模块 嵌套在 module 和 endmodule 声明语句中。模块是 可以进行层次嵌套的。每个 Verilog HDL 源文件中 只准有一个顶层模块,其他为子模块。

а	b	sel	out
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

- 3)每个模块要进行端口定义,并说明输入输出端口,然后对模块的功能进行行为逻辑描述。程序书写格式自由,一行可以写几个语句,一个语句也可以分多行写。
- 4) 创建项目时勾选 package676, family, part676-2。
- 5)每行代码后要写分号。

3. 调研 FPGA,总结收获。

FPGA(Field Programmable Gate Array)现场可编程门阵列,是在硅片上预先设计实现的具有可编程特性的集成电路,可在电路层面上被用户重新配置以执行不同的逻辑功能。这种灵活性使得 FPGA 在许多领域都有着广泛的应用,从通信和信号处理到机器学习和汽车系统等。下面是对 FPGA 调研的一些要点总结:

功能: (1) 可编程性: FPGA 通过用户编写的 HDL 代码进行编程,实现特定逻辑功能。

- (2) **并行处理**: FPGA 内部由许多独立的逻辑块组成,可以同时执行多个操作,适合于需要高并行度的应用。(3)**快速原型开发**: FPGA 允许设计者快速实现和测试新的数字设计,加速产品开发周期。(4)**可重配置性**: 与专用的 ASIC 不同,FPGA 的功能可以在不更换硬件的情况下通过重新编程来改变,提供了极高灵活性。
- 类型: (1) SRAM-based FPGA: 基于静态随机访问存储器 (SRAM) 的 FPGA, 通过 SRAM 单元存储配置信息,是目前最常见的类型。 (2) Antifuse-based FPGA: 基于熔断技术的 FPGA,一旦配置后就不能重新编程。(3) Flash-based FPGA: 基于 Flash 存储器的 FPGA, 提供非易失性存储和较低的功耗。

特点: 灵活性高且成本有效: 并行处理速度很快: 可编辑, 可重构: 功耗在降低。

流行厂商: 目前市面上有多家知名的 FPGA 厂商,包括英特尔(Intel)的 Altera 系列(现在更名为英特尔 FPGA)、赛灵思、Microchip、Lattice Semiconductor 等。提供了丰富的 FPGA 产品线以满足不同领域和应用的需求。