1 实验项目

1.1 项目名称

Hello, miniEuler

1.2 实验目的

print 函数是学习几乎任何一种软件开发语言时最先学习使用的函数,同时该函数也是最基本和原始的程序调试手段,但该函数的实现却并不简单。本实验的目的在于理解操作系统与硬件的接口方法,并实现一个可打印字符的函数(非系统调用),用于后续的调试和开发。

1.3 实验资源

实验指导书 https://os2024lab.readthedocs.io/zh-cn/latest/

2 实验任务

操作系统介于硬件和应用程序之间,向下管理硬件资源,向上提供应用编程接口。设计并实现操作系统需要熟悉底层硬件的组成及其操作方法。

本系列实验都会在 QEMU 模拟器上完成,首先来了解一下模拟的机器信息。可以通过下列两种方法:

- 1. 查看 QEMU 关于 virt 的描述,或者查看 QEMU 的源码,如 github 上的 virt.h 和 virt.c。 virt.c 中可见如下有关内存映射的内容。
- 2. 通过 QEMU 导出设备树

\$ sudo apt-get install device-tree-compiler

\$ qemu-system-aarch64 -machine virt,dumpdtb=virt.dtb -cpu cortex-a53 -nographic

\$ dtc -I dtb -O dts -o virt.dts virt.dtb

备注: -machine virt 指明机器类型为 virt, 这是 QEMU 仿真的虚拟机器。

virt.dtb 转换后生成的 virt.dts 中可找到如下内容:

由上可以看出,virt 机器包含有 pl011 的设备,该设备的寄存器在 0x9000000 开始处。pl011 实际上是一个 UART 设备,即串口。可以看到 virt 选择使用 pl011 作为标准输出,这是因为与 PC 不同,大部分嵌入式系统默认情况下并不包含 VGA 设备。

\$ sudo apt-get update

\$ sudo apt-get install qemu

\$ sudo apt-get install qemu-system

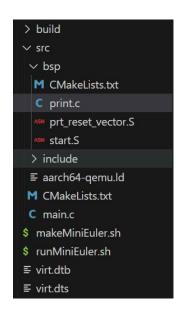
(三)安装 CMake

\$ sudo apt-get install cmake

2.2 项目构建

1.实现 PRT_Printf 函数

(一) 新建 src/bsp/print.c 文件



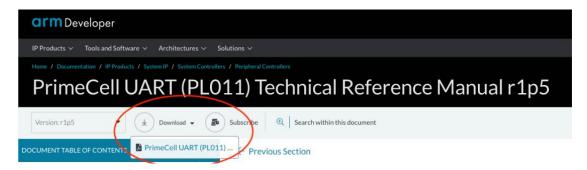
1. 宏定义

在 print.c 中包含所需头文件,并定义后续将会用到的宏

```
| Second Second
```

2.串口的初始化

如何操作硬件通常需要阅读硬件制造商提供的技术手册。如 pl011 串口设备(PrimeCell UART)是 arm 设计的,其技术参考手册可以通过其官网查看。也可以通过顶部的下载链接下载 pdf 版本,如下图所示。



依据之前 virt.dts 中的描述,pl011 的寄存器在 virt 机器中被映射到了 0x9000000 的内存位置。通过访问 pl011 的技术参考手册中的 "Chapter 3. Programmers Model"中的"Summary of registers "一节可知,第 0 号寄存器是 pl011 串口的数据寄存器,用于数据的收发。其详细描述参见这里。注意到我们只是向 UARTO 写入,而没从 UARTO 读出(如果读出,会读出其他设备通过串口发送过来的数据,而不是刚才写入的数据,注意体会这与读写内存时是不一样的,详情参见 pl011 的技术手册),编译器在优化时可能对这部分代码进行错误的优化,如把这些操作都忽略掉。在 UART_REG_READ 宏 和 UART_REG_WRITE 宏中使用 volatile 关键字的目的是告诉编译器,这些读取或写入有特定目的,不应将其优化(也就是告诉编译器不要瞎优化,这些写入和读出都有特定用途。如连续两次读,编译器可能认为第二次读就是前次的值,所以优化掉第二次读,但对外设寄存器的连续读可能返回不同的值。再比如写,编译器可能认为写后没有读所以写没有作用,或者连续的写会覆盖前面的写,但对外设而言对这些寄存器的写入都有特定作用)。

3. 往串口发送字符

上面的代码很简单,就是通过轮询的方式向 PL011 的数据寄存器 DR 写入数据即可实现往串口发送字符,实现字符输出。

4. 支持格式化输出

为了实现与 C 语言中 printf 函数类似的格式化功能,我们要用到可变参数列表 va_list。而真正实现格式化控制转换的函数是 vsnprintf s 函数。

2.实现 vsnprintf_s 函数

新建 src/bsp/vsnprintf_s.c 实现 vsnprintf_s 函数

vsnprintf_s 函数的主要作用是依据格式控制符将可变参数列表转换成字符列表写入缓冲区。

UniProton 提供了 libboundscheck 库,其中实现了 vsnprintf_s 函数,作为可选作业你可以试着使用 libboundscheck 库中的 vsnprintf_s 函数。简单起见,我们从另一个国产实时操作系统 RT-Thread 的 kservice.c 中引入了一个实现并进行了简单修改。可以在这里下载 vsnprintf_s.c。

3.调用 PRT Printf 函数

main.c 修改为调用 PRT_Printf 函数输出信息。

4.将新增文件纳入构建系统

修改 src/bsp/CMakeLists.txt 文件加入新增文件 print.c 和 vsnprintf s.c

```
| lab2 > src > bsp > M CMakeLists.txt
| 1 | set(SRCS start.S prt_reset_vector.S print.c vsnprintf_s.c)
| 2 | add_library(bsp OBJECT ${SRCS}) # OBJECT类型只编译生成.o目标文件,但不实际链接成库
| 3 |
```

5.启用 FPU

构建项目并执行发现程序没有任何输出。需启用 FPU (src/bsp/start.S)。

- L2: LDR x1, =_os_sys_sp_end: 将地址 __os_sys_sp_end 处的值加载到通用寄存器 x1 中。LDR 是 Load Register 的缩写,=表示加载一个立即数或者地址的偏移量。
- L3: BIC sp, x1, #0xf: 这是一条位清除(Bit Clear)指令,它用来清除栈指针 sp 的特定位。x1 寄存器中存储了__os_sys_sp_end 的值,而 #0xf 是一个掩码,用于指定需要清除的位。通过这条指令,将 os sys sp end 中的值的低 4 位清零,以确保 sp 寄存器的值符合栈对齐的要求。
- L7: MRS X1, CPACR_EL1: 这是一个特权级访问系统寄存器(MRS)的指令,用于将 CPACR_EL1 寄存器(EL1 中的协处理器访问控制寄存器)的值加载到通用寄存器 X1 中。
- L8: ORR X1, X1, #(0x3 << 20): 这是一个按位或 (OR) 指令,将寄存器 X1 和一个立即数 0x3 << 20 进行按位或操作,然后将结果存回寄存器 X1 中。0x3 << 20 表示将 0x3 左移 20 位,用于设置 CPACR_EL1 寄存器中的相关位,以启用浮点数处理单元 (FPU)。
- L9: MSR CPACR_EL1, X1: 这是一个特权级访问系统寄存器 (MSR) 的指令,用于将寄存器 X1 中的值写入 CPACR EL1 寄存器中,以修改协处理器访问控制寄存器的相关位,从而启用 FPU。

L10: ISB: 这是一个指令同步栅栏(Instruction Synchronization Barrier),用于确保在修改 CPACR EL1 寄存器后,处理器在继续执行下一条指令之前刷新指令流水线。

L12: B OsEnterMain: 这是一个无条件分支指令,将程序的执行流程转移到标签为 OsEnterMain 的位置,继续执行后续的指令。通常,这表示程序将进入主要的程序入口点,开始执行主程序逻辑。

6.Hello, miniEuler

再次构建项目并执行,发现已可正常输出。至此,我们获得了一个基本的输出和调试手段,如我们可以在系统崩溃时调用 PRT_Printf 函数进行输出。我们可以利用 PRT_Printf 函数来打印一个文本 banner 让我们写的 OS 显得专业一点。manytools.org 可以创建 ascii banner,选择你喜欢的样式和文字(下面选择你喜欢的样式和文字),然后在 main.c 的 main 函数中调用 PRT_Printf 输出。

7.构建项目并执行

2.3 作业

(1) 作业1

不启用 fifo, 通过检测 UARTFR 寄存器的 TXFE 位来发送数据。

```
#define DW_UART_FR 0x18 // UARTFR(Flag Register) 寄存器
#define DW_FIFO_ENABLE 0x10 // 启用发送和接收FIFO
U32 PRT_UartInit(void)
          U32 result = 0;
          U32 reg_base = UART_0_REG_BASE;
          // LCR 寄存器:
https://developer.arm.com/documentation/ddi0183/g/programmers-model/register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-descriptions/line-control-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-description-register-
ster--uartlcr-h?lang=en
          result = UART_REG_READ((unsigned long)(reg_base + DW_UART_LCR_HR));
          UART_REG_WRITE(result | DW_FIFO_ENABLE, (unsigned long)(reg_base + DW_UART_LCR_HR)); // 启用 FIFO
         return OS_OK;
// 读 reg_base + offset 寄存器的值。 uartno 参数未使用
S32 uart_reg_read(S32 uartno, U32 offset, U32 *val)
         S32 ret;
         U32 reg_base = UART_0_REG_BASE;
          *val = UART_REG_READ((unsigned long)(reg_base + offset));
         return OS_OK;
// 通过检查 FR 寄存器的标志位确定发送缓冲是否满,满时返回1.
S32 uart_is_txfifo_full(S32 uartno)
         S32 ret;
         U32 usr = 0;
          ret = uart_reg_read(uartno, DW_UART_FR, &usr);
          if (ret) {
                    return OS_OK;
         } return (usr & DW_XFIFO_NOT_FULL);
// 往 reg_base + offset 寄存器中写入值 val。
void uart_reg_write(S32 uartno, U32 offset, U32 val)
          S32 ret;
```

```
U32 reg_base = UART_0_REG_BASE;
   UART_REG_WRITE(val, (unsigned long)(reg_base + offset));
   return;
// 通过轮询的方式发送字符到串口
void uart_poll_send(unsigned char ch)
   S32 timeout = 0;
   S32 max_timeout = UART_BUSY_TIMEOUT;
   // 轮询发送缓冲区是否满
   int result = uart_is_txfifo_full(0);
   while (result) {
      timeout++;
      if (timeout >= max_timeout) {
         return;
      result = uart_is_txfifo_full(0);
   } // 如果缓冲区没满,通过往数据寄存器写入数据发送字符到串口
   uart_reg_write(0, DW_UART_THR, (U32)(U8)ch);
   return;
// 轮询的方式发送字符到串口, 且转义换行符
void TryPutc(unsigned char ch)
   uart_poll_send(ch);
   if (ch == '\n') {
     uart_poll_send('\r');
```

Table 3-4 UARTFR Register

Bits	Name	Function
15:9		Reserved, do not modify, read as zero.
8	RI	Ring indicator. This bit is the complement of the UART ring indicator, nUARTRI , modem status input That is, the bit is 1 when nUARTRI is LOW.
7	TXFE	Transmit FIFO empty. The meaning of this bit depends on the state of the FEN bit in the <i>Line Control Register, UARTLCR_H</i> on page 3-12.
		If the FIFO is disabled, this bit is set when the transmit holding register is empty.
		If the FIFO is enabled, the TXFE bit is set when the transmit FIFO is empty.
		This bit does not indicate if there is data in the transmit shift register.
6	RXFF	Receive FIFO full. The meaning of this bit depends on the state of the FEN bit in the UARTLCR_H Register.
		If the FIFO is disabled, this bit is set when the receive holding register is full.
		If the FIFO is enabled, the RXFF bit is set when the receive FIFO is full.
5	TXFF	Transmit FIFO full. The meaning of this bit depends on the state of the FEN bit in the UARTLCR_H Register.
		If the FIFO is disabled, this bit is set when the transmit holding register is full.
		If the FIFO is enabled, the TXFF bit is set when the transmit FIFO is full.

(1) 首先,PRT_UartInit 函数中,UART_REG_WRITE() 函数中各个参数的作用:
result | DW_FIFO_ENABLE: result 是先前通过 UART_REG_READ 从 DW_UART_LCR_HR 寄存器读取的
当前值; DW_FIFO_ENABLE 是一个宏定义,表示需要设置的 FIFO 使能位;按位或操作(|):将

result 的原始值与 DW_FIFO_ENABLE 进行按位或运算。将计算后的值(result | DW_FIFO_ENABLE) 写入目标寄存器地址(reg base + DW UART LCR HR)。

(2) 其次,通过 S32 uart_is_txfifo_full(S32 uartno),检查发送 FIFO 是否满。ret = uart_reg_read(uartno, DW_UART_FR, &usr); 读取 Flag Register (FR)到 usr 变量。读取失败 返回 OS OK。return (usr & DW XFIFO NOT FULL); 读取成功,返回 FIFO 未满标志位状态。

其中,FR 寄存器:通常包含 UART 的状态标志,如:发送 FIF0 是否满(TX FIF0 Full)、接收 FIF0 是否空(RX FIF0 Empty)、校验错误标志等。通过位掩码操作,检查发送 FIF0 未满标志位的状态。

- (3) uart_reg_write(S32 uartno, U32 offset, U32 val)。写入寄存器值,向 UART 寄存器写入数据。同样固定操作 UARTO,参数 uartno 未使用。
- (4) uart_poll_send (unsigned char ch),轮询发送字符。通过轮询确保 FIFO 未满后发送字符,防止溢出。超时机制避免死循环。
- (5) TryPutc (unsigned char ch),发送字符并转义换行符。发送字符时,若字符是\n,则额外发送\r,实现跨平台换行兼容(如 Windows 的\r\n)。

不启用 FIFO 时,通过检测 UARTFR 寄存器的 TXFE 位来发送数据。

(1) 提取 UARTFR 寄存器的 TXFE 位,

return ((usr & DW_XFIFO_NOT_FULL) == 0);DW_XFIFO_NOT_FULL 是一个掩码 (Mask),用于提取状态寄存器 FR 中的 TXFE 位 (Transmit FIFO Empty)。

TXFE 表示发送 FIF0 是否为空。查阅用户手册发现,当 TXFE 为 1 时,表示发送 FIF0 有空间(未满); TXFE 为 0 时,表示发送 FIF0 已满。

通过与掩码 DW_XFIFO_NOT_FULL 按位与(usr & DW_XFIFO_NOT_FULL),可以检查 TXFE 位的值,由此判断判断 FIFO 是否满。

(2) 在不启用 FIFO 的情况下,

1. 硬件方面: 当 FIFO 被禁用时,UART 的发送 FIFO 退化为单字节缓冲区(即 THR 寄存器本身)。每写入一个字节到 THR 寄存器,硬件会立即启动发送流程:

数据从 THR 移动到发送移位寄存器 (Shift Register)。

移位寄存器逐位发送数据(如8位数据+停止位)。

发送完成后, THR 才允许接收新数据。

2. 代码逻辑:在发送新字节前,通过 uart_is_txfifo_full 检查 THR 是否已满(即前一个字节是否仍在发送中)。如果 THR 满(发送未完成),则循环等待(while 循环)。因此,每次只能发送1字节,必须等待当前字节发送完成(THR 变空)才能发送下一个。

具体代码如下:

/ 通过检查 FR 寄存器的标志位确定发送缓冲是否满,满时返回1.

```
S32 uart_is_txfifo_full(S32 uartno)
{

S32 ret;

U32 usr = 0;

ret = uart_reg_read(uartno, DW_UART_FR, &usr);

if (ret) {

return OS_OK;

}// 当 TXFE 位为 0 时表示发送缓冲区满,返回1: 否则返回0

return ((usr & DW_XFIFO_NOT_FULL) == 0);

}// 通过轮询的方式发送字符到串口(禁用FIFO 适配版)
void uart_poll_send(unsigned char ch)
```

```
{
    S32 timeout = 0;
    S32 max_timeout = UART_BUSY_TIMEOUT;
    // 轮询检查发送缓冲状态: 当缓冲区满时等待
    while (uart_is_txfifo_full(0)) {
        timeout++;
        if (timeout >= max_timeout) {
            return; // 超时退出
        }
    }
    // 发送字符到数据寄存器
    uart_reg_write(0, DW_UART_THR, (U32)(U8)ch);
}
总结:
```

(1) 对比 FIFO 启用时的行为:

若 FIFO 启用,硬件会缓存多个字节(如 16 字节 FIFO),允许连续写入多个字节,由硬件自动管理发送节奏;

禁用 FIFO 时,发送完全依赖 THR 寄存器的单字节容量,必须逐字节发送。

(2) 对比 FIFO 启用时的发送流程

CPU 写入 ch0 到 THR → 硬件开始发送 ch0 → THR 满 → CPU 必须等待发送完成 →

发送完成后 THR 变空 → CPU 写入 ch1 → 重复过程

启用 FIFO 时的发送流程

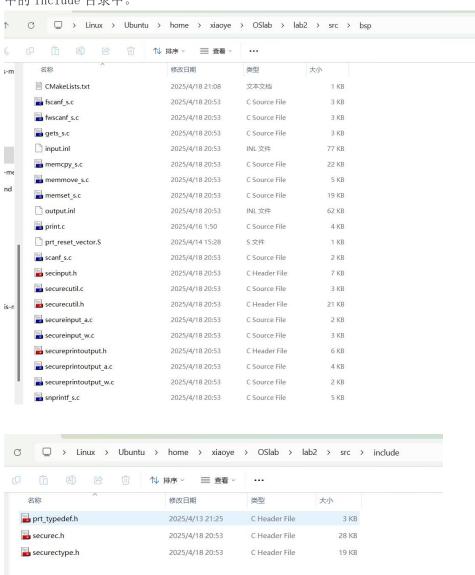
CPU 连续写入 ch0, ch1, ch2 → FIFO 缓存 3 字节 → 硬件自动逐字节发送 → CPU 可继续写入更多字节

(2) 作业 2 (可选)

采用 UniProton 提供的 libboundscheck 库实现 vsnprintf_s 函数。

- (1) 首先克隆 libboundscheck 库 https://gitee.com/openeuler/libboundscheck;
- (2) 其次,将下载的 libboundscheck 目录下 src 目录中的函数以及头文件放入我们操作系统内核的 bsp 目录,将 libboundscheck 目录下的文件 include 目录中的头文件加入我们操作系统核

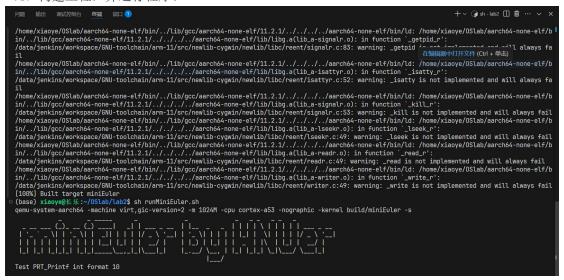
中的 include 目录中。



(3) 更改/src/bsp/CMakeLists.txt,将新加入bsp 目录的文件纳入cmake 构建系统。

```
lab2 > src > bsp > M CMakeLists.txt
     set(SRCS start.S prt_reset_vector.S print.c
                                               sprintf_s.c
     fscanf_s.c memset_s.c secureinput_a.c
     strtok_s.c
                 vsnprintf_s.c wcscat_s.c wmemmove_s.c
     fwscanf_s.c output.inl secureinput_w.c sscanf_s.c
     swprintf_s.c vsprintf_s.c wcscpy_s.c wscanf_s.c
     gets_s.c scanf_s.c secureprintoutput.h
                                                  strcat_s.c
                                            input.inl
     swscanf_s.c vsscanf_s.c
                               wcsncat_s.c
                  secureprintoutput_a.c strcpy_s.c vfscanf_s.c
     secinput.h
     vswprintf_s.c wcsncpy_s.c memcpy_s.c securecutil.c
     secureprintoutput_w.c strncat_s.c vfwscanf_s.c vswscanf_s.c
     wcstok_s.c memmove_s.c securecutil.h snprintf_s.c
     strncpy_s.c vscanf_s.c
                             vwscanf_s.c
                                           wmemcpy_s.c)
     add_library(bsp OBJECT ${SRCS}) # OBJECT类型只编译生成.o目标文件,但不实际链接成库
```

(4) 构建工程,并运行程序。



3 心得体会

- (1) 对操作系统与硬件的接口方法有了更为深刻的理解;
- (2) 了解了通用虚拟机模板 virt 机器;
- (3) 了解并实现了串口输出;
- (4) 理解了底层不同寄存器的功能与函数实现。