

OSCILLATEURS A RELAXATION MONOSTABLES

L'objectif de ce TP est d'utiliser des circuits spécifiques permettant de réaliser un oscillateur à relaxation (basé sur les charges et décharges successives d'un condensateur) ou un monostable. Pour la préparation, il sera nécessaire de consulter les documentations techniques (datasheets) des différents circuits.

1. MATERIEL

Matériel par poste de travail:

- 1 plaquette d'essai
- 1 alimentation continue simple
- 1 générateur de fonctions
- 1 oscilloscope numérique
- 1 Té BNC
- 1 cordon coax. BNC/BNC
- 1 cordon coax. BNC/BANANE
- 2 sondes d'oscilloscope "par 10"
- 2 cordons BANANE/BANANE long (rouge, noir)
- 1 circuit NE555
- 1 circuit LM311
- 1 circuit CD4538
- 1 condensateur 1nF
- 1 condensateur 10nF
- 3 condensateurs 12nF
- 1 condensateur polarisé 10 μ F
- 1 résistance 1k Ω (marron, noir, rouge)
- 1 résistance 2,4k Ω (rouge, jaune, rouge)
- 1 résistance 5,1k Ω (vert, marron, rouge)
- 1 résistance 9,1k Ω (blanc, marron, rouge)
- 2 résistances 20k Ω (rouge, noir, orange)
- 1 résistance 47k Ω (jaune, violet, orange)
- 1 résistance 56k Ω (vert, bleu, orange)
- 1 résistance 82k Ω (gris, rouge, orange)

2. Définitions

2.1. Astable

Un astable ou multivibrateur délivre de façon autonome sur sa sortie un signal qui alterne deux états de façon périodique. La fréquence et le rapport cyclique du signal de sortie sont calibrés. L'oscillateur à relaxation permet de réaliser un astable.

2.2. Monostable

Un monostable répond à une commande sur son entrée (un front montant ou descendant) en produisant sur sa sortie, une impulsion de durée calibrée dont l'état actif est l'opposé de son état de repos.

Ils existent deux types de monostable dont le comportement est différent lorsqu'une impulsion est en cours sur la sortie :

- monostable non redéclenchable ou non retriggerable : toute commande en entrée est ignorée tant qu'une impulsion est en cours sur la sortie.
- monostable redéclenchable ou retriggerable : si une commande d'entrée arrive tandis qu'une impulsion est en cours alors le monostable génère une nouvelle impulsion de durée calibrée sans terminer celle en cours.

3. Rappel sur le transistor bipolaire en commutation

Lorsqu'un transistor bipolaire est utilisé en commutation, il peut être dans l'état bloqué ou dans l'état saturé. Il est commandé par le courant de base.

La modélisation la plus simple du transistor en commutation entre collecteur et émetteur est un interrupteur :

- état bloqué : transistor modélisé par un interrupteur ouvert (courant $I_C = 0$).
- état saturé : transistor modélisé par un interrupteur fermé (courant $I_C \geq 0$).

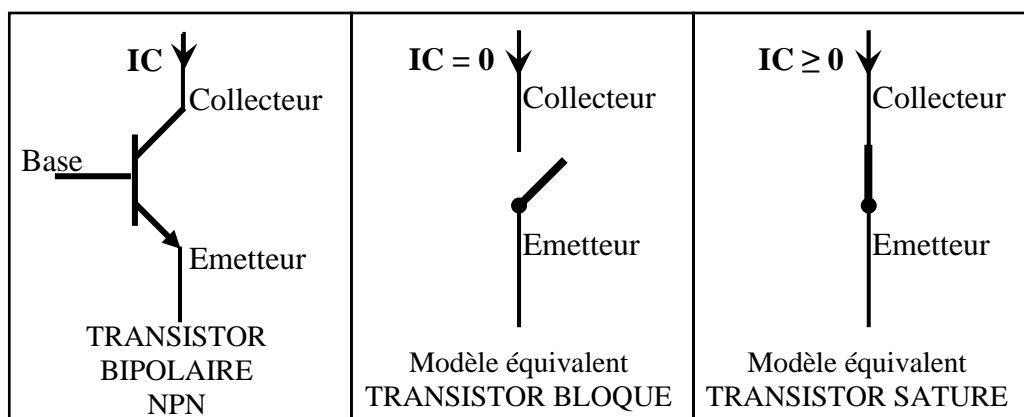


Fig. 1 : Modélisation du transistor en commutation

4. Préparation

Lire intégralement avant la séance l'énoncé du TP, faire les calculs demandés dans chaque paragraphe « préparation » et anticiper la méthode de résolution des différents problèmes.

Les résistances sont choisies dans la liste du matériel disponible.

5. Etude du circuit NE555

Le NE555 est un circuit couramment utilisé lorsqu'il est nécessaire de réaliser un astable ou un monostable. Son brochage ainsi que son schéma de principe sont donnés à la figure 2.

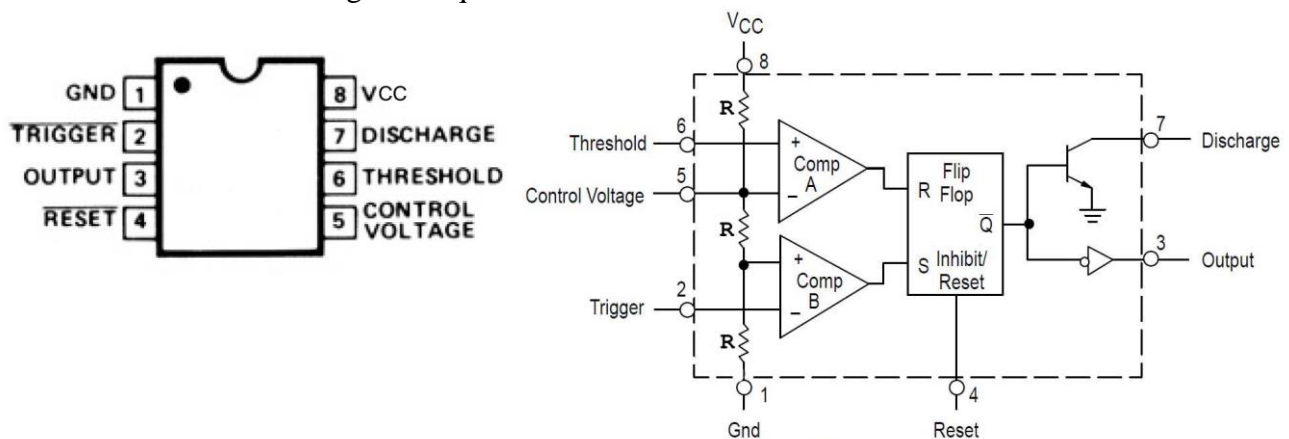


Fig. 2 : schéma de principe et brochage du NE555

Le montage à base de NE555 de la figure 3 est un oscillateur astable. Ce circuit génère en sortie un signal carré dont la fréquence et le rapport cyclique peuvent être fixés par la valeur des éléments R1, R2 et C1.

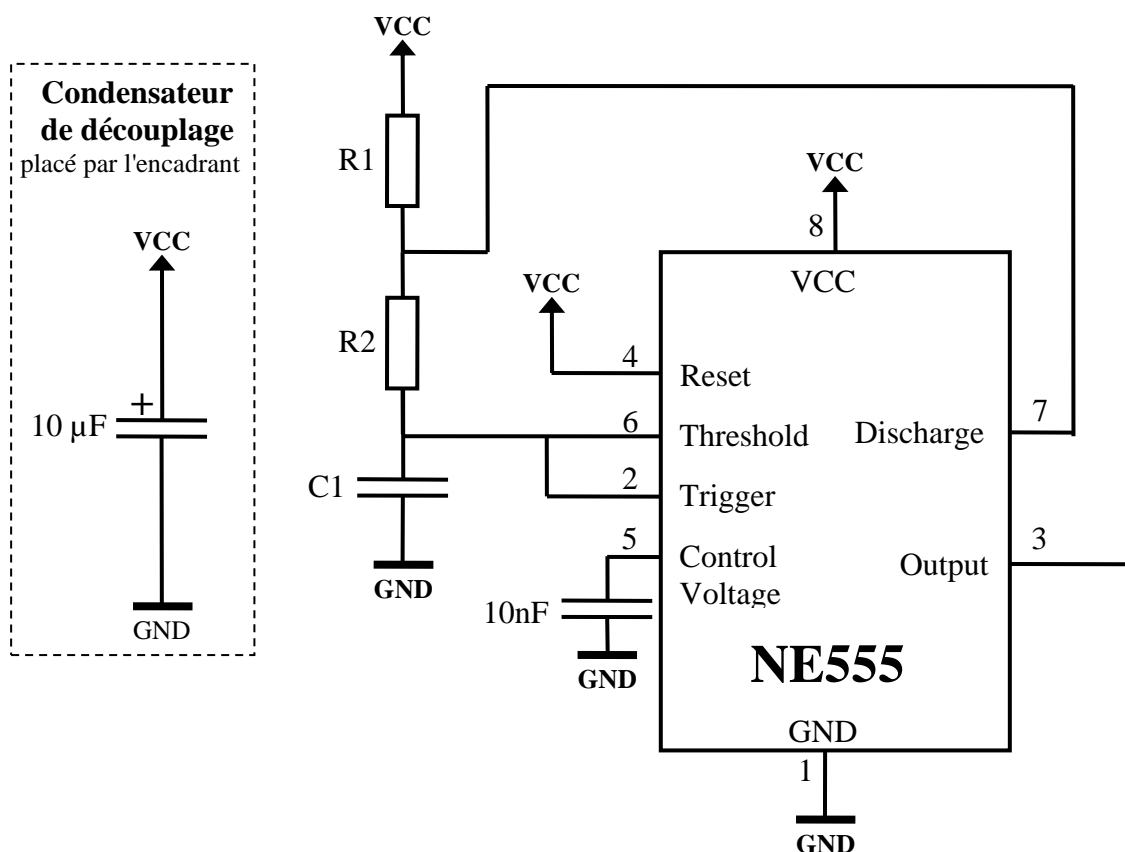


Fig. 3: NE555 monté en astable

5.1. Préparation: analyse et compréhension du montage oscillateur

La documentation du circuit NE555 en annexe permet d'étudier le fonctionnement du montage astable de la figure 3.

- Entre quelles valeurs limites évolue la tension aux bornes de la capacité C1 ?
- Tracer l'évolution en fonction du temps de la tension aux bornes de C1 et de la tension sur la patte de sortie du circuit.
- Donner l'état (bloqué ou saturé) du transistor relié à la patte "discharge" (figure 2) pour les différentes phases de fonctionnement.
- Donner en fonction de R1, R2 et C1, la valeur théorique de la fréquence et du rapport cyclique η du signal de sortie.
- Entre quelles valeurs extrêmes, est-il possible d'ajuster le rapport cyclique η ?

Nota : le rapport cyclique η est défini par :
$$\eta = \frac{\text{durée état HAUT}}{\text{période}}$$

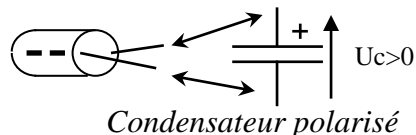
- Déterminer les résistances R1 et R2 afin d'obtenir une fréquence de 12 kHz et un rapport cyclique de 75% lorsque le condensateur C1 est de 12 nF.
- Calculer la fréquence et le rapport cyclique obtenus en choisissant R1 et R2 parmi les résistances normalisées disponibles pour le TP (page 1).

5.2. Manipulation : oscillateur à base de NE555

On étudie le montage astable de la figure 3 avec C1 = 12 nF.

- Réaliser un oscillateur à 12 kHz ayant un rapport cyclique de 75% avec **VCC = 9V** sans le condensateur de découplage de 10 μ F.
- Quelle est la fonction de l'entrée *reset* ?
- Observer les signaux THRESHOLD (broche 6) et OUTPUT (broche 3) du circuit.
- Le fonctionnement est-il conforme à un astable ?
- Quel défaut est observé sur le signal OUTPUT ?
- Appeler un encadrant afin qu'il place un condensateur de découplage de 10 μ F entre VCC et GND.

Nota : la tension U_c aux bornes d'un condensateur polarisé doit être positive. Attention car dans le cas contraire, il y a risque d'explosion du condensateur. Le potentiel de l'armature + doit être supérieur au potentiel de l'armature -. En général, l'armature - est repérée sur le condensateur.



- Quel effet a le condensateur de découplage sur le signal OUTPUT ?
- Quelle est la fonction générale du condensateur de découplage placé entre VCC et GND ?
- Relever l'allure des signaux THRESHOLD et OUTPUT du circuit en précisant les tensions min. et max.
- Justifier l'évolution du signal THRESHOLD.
- Mesurer la fréquence et le rapport cyclique du signal de sortie.
- Comparer avec les valeurs théoriques.
- Conserver le montage pour la suite.

6. Etude du Circuit CD4538

Le CD4538 contient deux monostables configurables indépendamment. Chaque monostable peut fonctionner selon deux modes : redéclenchable (retriggerable) et non redéclenchable (non retriggerable). Le schéma de principe et le brochage du circuit sont donnés en figure 4 (datasheet en annexe).

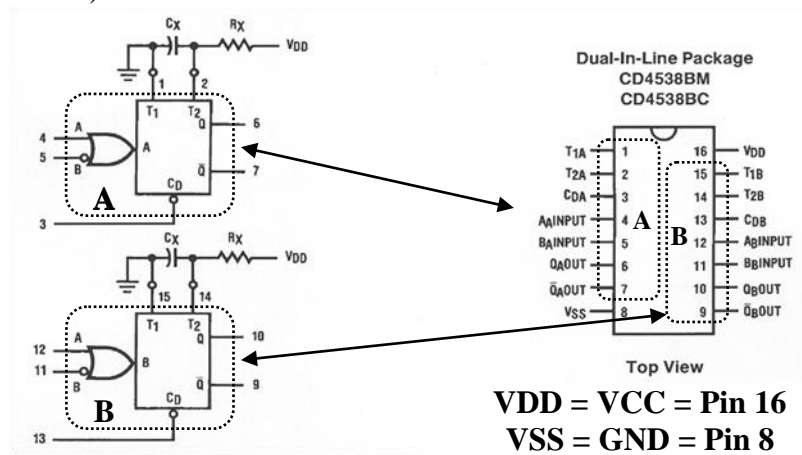


Fig. 4 : schéma de principe et brochage du CD4538

6.1. Préparation : monostable redéclenchable

En vous aidant de la figure 4 et de la datasheet du composant :

- Donner le schéma du montage pour obtenir un monostable redéclenchable déclenché sur un front descendant.
- Compléter le schéma en indiquant le numéro des broches sachant que le monostable A est utilisé.
- Quelles sont les broches d'alimentation du monostable ?
- Préciser la valeur de la résistance R3 pour obtenir une impulsion de durée 110µs avec un condensateur C3 imposé à 12 nF.

6.2. Manipulation : réalisation d'un monostable redéclenchable

Le signal de déclenchement du monostable est fourni par un générateur de fonction. Le signal de déclenchement (entrée) du monostable est rectangulaire de rapport cyclique $\eta = 5\%$. Le niveau bas est de 0 V et le niveau haut est de 9V.

- Régler le générateur avant de le connecter au monostable.

Nota : réglage du générateur pour obtenir un signal rectangulaire de rapport cyclique η de 5% :

- appuyer simultanément sur les touches .

Nota : réglage du générateur pour obtenir un signal non centrée sur 0V :

- contrôler le signal avec l'oscilloscope en utilisant le couplage DC.
- tourner le bouton « AMPLITUDE » du générateur pour régler l'amplitude crête à crête du signal.
- tirer puis tourner le bouton « OFFSET » du générateur pour régler la composante continue (offset) du signal.

- Réaliser le monostable redéclenchable de durée 110µs, déclenché sur un front descendant et alimenté avec VCC = 9V.
- Quel appareil est la source d'énergie permettant au circuit CD4538 de fonctionner ?
- Quel appareil est la source du signal de commande du monostable ?

- Quelle est la durée de l'impulsion en sortie pour une fréquence du signal d'entrée de 2 kHz ?
- Observer la sortie du monostable avec un signal d'entrée dont la fréquence évolue de 2 kHz à 30 kHz.
- Quelle est la fréquence limite pour obtenir en sortie une impulsion à chaque front ?
- Justifier cette mesure.
- Relever les chronogrammes présentant les signaux d'entrée et de sortie pour les fréquences extrêmes en mettant en évidence la fonction « monostable redéclenchable ».
- Conserver le montage pour la suite.

Nota : quand on observe des signaux synchrones de fréquences différentes, il faut se synchroniser sur le plus lent.

6.3. Préparation : monostable non redéclenchable

En vous aidant de la figure 4 et de la datasheet du composant :

- Donner le schéma du montage pour obtenir un monostable non redéclenchable déclenché sur un front montant.
- Compléter le schéma en indiquant le numéro des broches sachant que le monostable B est utilisé.
- Quelles sont les broches d'alimentation du monostable ?
- Préciser la valeur de la résistance R4 pour obtenir une impulsion de durée 1 ms avec un condensateur C4 imposé à 12 nF.

6.4. Manipulation : réalisation d'un monostable non redéclenchable

Le signal de déclenchement du monostable est fourni par un générateur de fonction.

Le signal de déclenchement (entrée) du monostable est rectangulaire de rapport cyclique $\eta = 5\%$. Le niveau bas est de 0 V et le niveau haut est de 9V.

- Régler le générateur avant de le connecter au monostable.
- Réaliser le monostable non redéclenchable de durée 1 ms, déclenché sur un front montant et alimenté avec $VCC = 9V$.
- Quelle est la durée de l'impulsion en sortie pour une fréquence du signal d'entrée de 200 Hz ?
- Observer la sortie du monostable avec un signal d'entrée dont la fréquence évolue de 200 Hz à 2,5 kHz.
- Quelle est la fréquence limite pour obtenir en sortie une impulsion à chaque front ?
- Justifier cette mesure.
- Relever les chronogrammes présentant les signaux d'entrée et de sortie pour les fréquences extrêmes en mettant en évidence la fonction « monostable non redéclenchable ».
- Conclure en comparant le fonctionnement des monostables non redéclenchable et redéclenchable.
- Conserver le montage pour la suite.

7. Exemples d'utilisation des montages astable et monostables

7.1. Manipulation : réalisation d'un générateur de salves (burst)

A l'aide des montages précédents et d'un générateur de fonctions :

- Rappeler les caractéristiques des 3 montages étudiés précédemment.
- Donner le schéma bloc d'un générateur de salves ou de « burst » en précisant la fonction et les caractéristiques de chaque bloc et les liaisons entre les blocs.
Une salve correspond à un signal carré de fréquence 12 kHz, de rapport cyclique 75% qui est présent durant 1ms selon le chronogramme de la figure 5.
La période des salves est variable et fixée par le générateur de fonction.

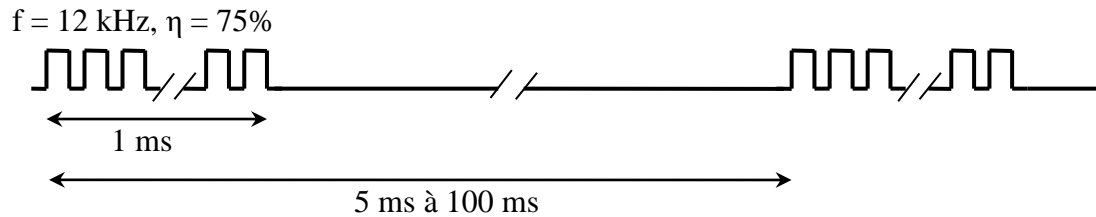


Fig. 5: signal en sortie du générateur de salves (burst)

- Construire le générateur de salves donnant le signal de la figure 5.
- Relever l'oscillogramme présentant les signaux d'entrée et de sortie du générateur de salves.

7.2. Manipulation : réalisation d'un détecteur d'enveloppe

A l'aide des montages précédents et d'un générateur de fonctions :

- Quel type de monostable permet de détecter l'enveloppe du train d'impulsion issu du générateur de salves du § 7.1. ?
- Associer le monostable choisi au générateur de salves précédemment construit.
- Vérifier le fonctionnement du détecteur d'enveloppe.

8. Etude du circuit LM311

Le LM311 est un comparateur avec sortie de type émetteur et collecteur ouverts.
Son schéma de principe est donné à la figure 6.

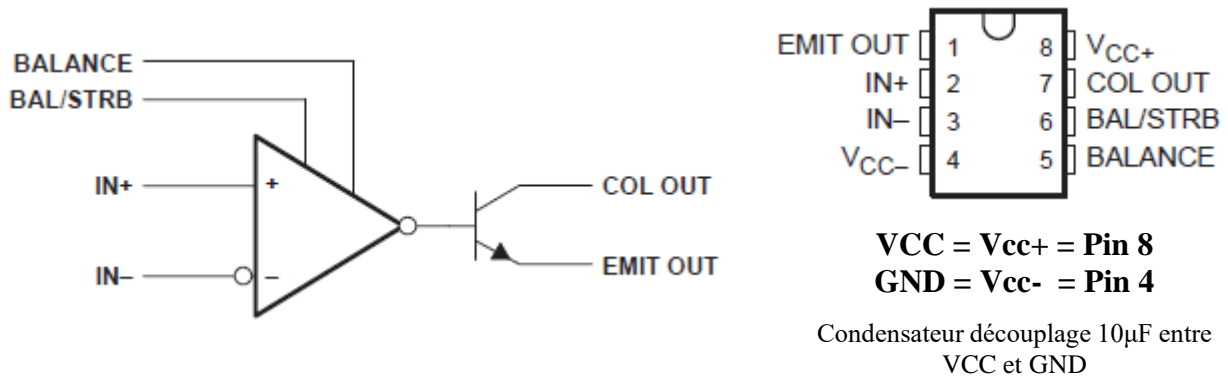


Fig. 6 : schéma de principe et brochage du LM311

8.1. Préparation: étude du circuit comparateur LM311

La figure 7 donne la fonction de transfert du circuit.

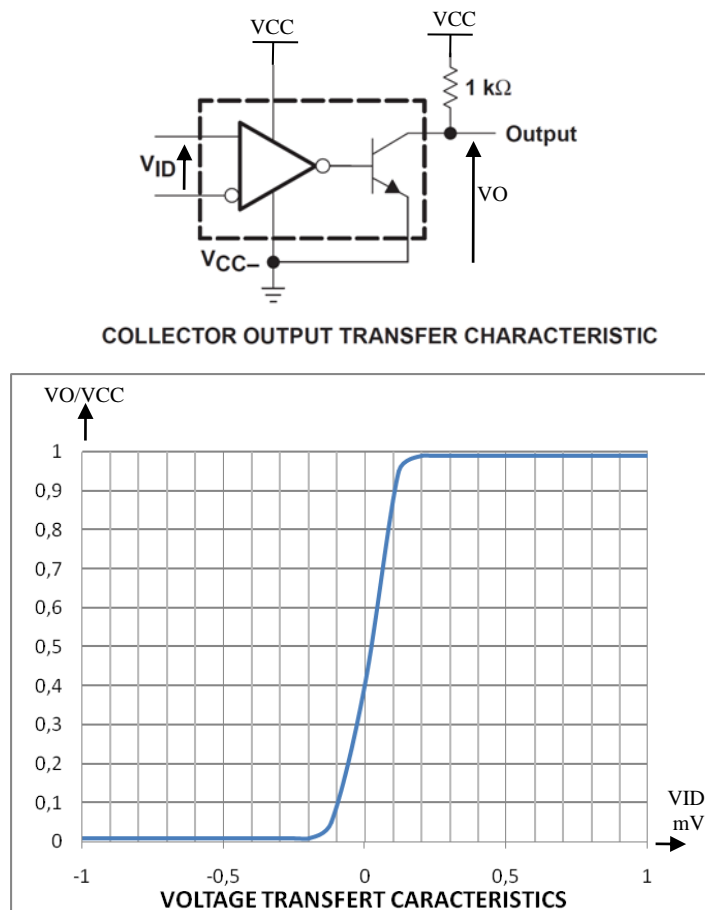


Fig. 7 : fonction de transfert du LM311

- Préciser l'état du transistor de sortie selon le signe de la tension différentielle ($V_{ID}=IN_+ - IN_-$) appliquée en entrée.
- Préciser l'intérêt d'une sortie collecteur ouvert.

8.2.Manipulation: réalisation d'un comparateur à hystérésis

- Réaliser le montage de la figure 8 avec $VCC = +9V$. Les pattes 5 et 6 du LM311 ne sont pas connectées.

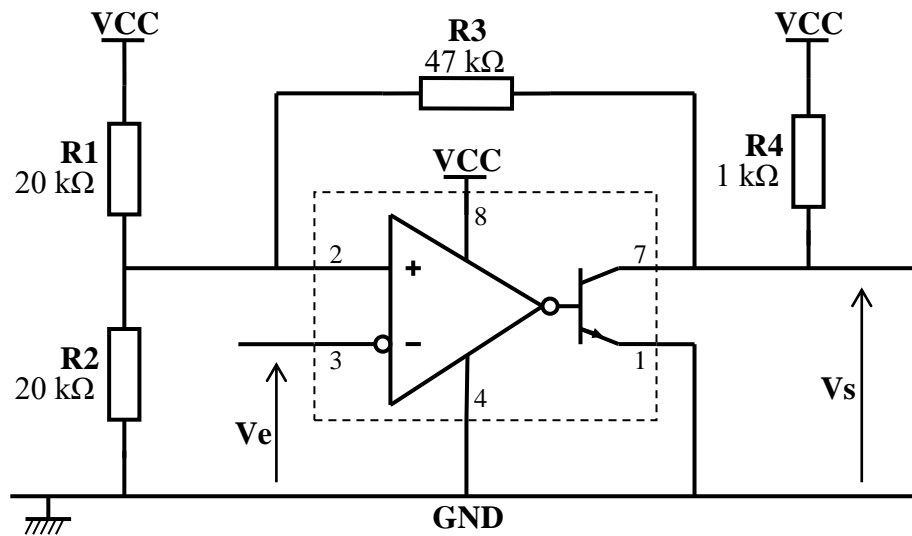


Figure 8 : comparateur à hystérésis

- Indiquer le rôle de la résistance R_4 .
- Relever la fonction de transfert $V_s = f(V_e)$ en utilisant un signal d'entrée triangulaire évoluant de 0 à 9V et de fréquence 10 kHz.
- Mesurer les seuils de basculement V_{TH} haut et V_{TL} bas.
- Comparer avec la courbe théorique (seuils de basculement, sens de parcours).
- Conserver le montage pour la suite.

8.3. Préparation: réalisation d'un astable avec un comparateur à hystérésis

Le comparateur à hystérésis peut être associé à un circuit RC pour réaliser un oscillateur astable.

La figure 9 présente le montage de principe de cet oscillateur. Le comparateur est considéré ici comme parfait soit une impédance d'entrée infinie et une impédance de sortie nulle.

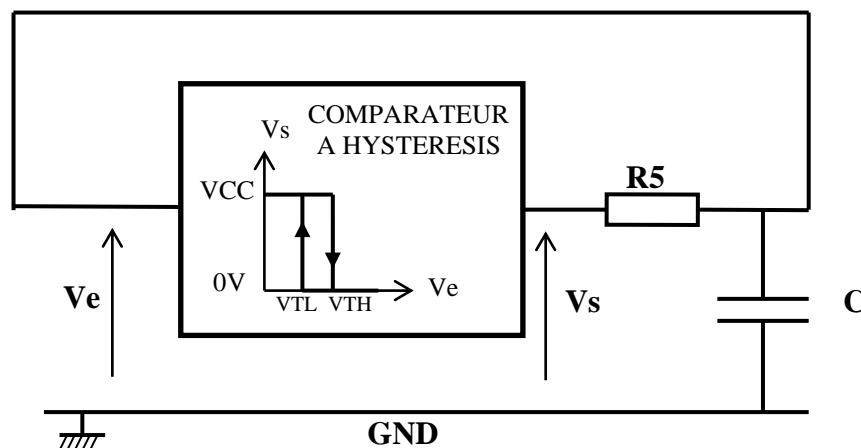


Fig. 9 : astable avec comparateur à hystérésis

- Montrer l'évolution des signaux V_e et V_s en fonction du temps.
- Exprimer la période d'oscillation en fonction de VCC , des seuils V_{TL} et V_{TH} ainsi que des éléments R_5 et C .

8.4. Manipulation: réalisation d'un astable

En partant des montages des figures 8 et 9, réaliser un oscillateur de fréquence 25 kHz et de rapport cyclique 50% avec $C = 1 \text{ nF}$.

- Préciser la valeur de la résistance $R5$ choisie.
- Relever l'oscillogramme présentant les signaux V_e et V_s .
- Mesurer la période et le rapport cyclique du signal V_s .

9. ANNEXES

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022 – SEPTEMBER 1973 – REVISED FEBRUARY 1992

- Timing From Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source up to 200 mA
- Functionally Interchangeable With the Signetics NE555, SA555, SE555, SE555C; Have Same Pinout

SE555C FROM TI IS NOT RECOMMENDED FOR NEW DESIGNS

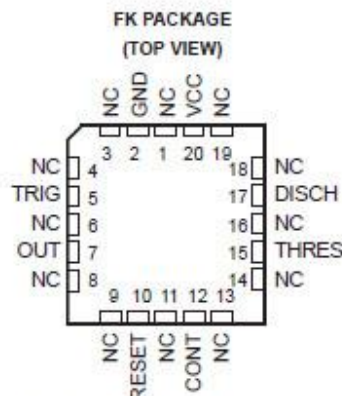
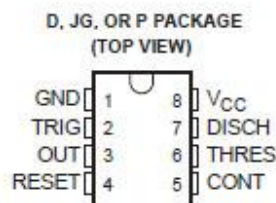
description

These devices are precision monolithic timing circuits capable of producing accurate time delays or oscillation. In the time-delay or monostable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the astable mode of operation, the frequency and duty cycle may be independently controlled with two external resistors and a single external capacitor.

The threshold and trigger levels are normally two-thirds and one-third, respectively, of V_{CC} . These levels can be altered by use of the control voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. RESET can override all other inputs and can be used to initiate a new timing cycle. When RESET goes low, the flip-flop is reset and the output goes low. Whenever the output is low, a low-impedance path is provided between DISCH and ground.

The output circuit is capable of sinking or sourcing current up to 200 mA. Operation is specified for supplies of 5 V to 15 V. With a 5-V supply, output levels are compatible with TTL inputs.

The NE555 is characterized for operation from 0°C to 70°C. The SA555 is characterized for operation from -40°C to 85°C. The SE555 and SE555C are characterized for operation over the full military range of -55°C to 125°C.



NC—No internal connection

AVAILABLE OPTIONS

T _A	PACKAGE					CHIP FORM (Y)
	V _{THRES} max V _{CC} = 15 V	SMALL OUTLINE (D)	CHIP CARRIER (FK)	CERAMIC DIP (J)	PLASTIC DIP (P)	
0°C to 70°C	11.2 V	NE555D			NE555P	NE555Y
-40°C to 85°C	11.2 V	SA555D			SA555P	
-55°C to 125°C	10.6 V 11.2 V	SE555D SE555CD	SE555FK SE555CFK	SE555JG SE555CJG	SE555P SE555CP	

The D package is available taped and reeled. Add the suffix R to the device type (e.g., NE555DR).

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1992, Texas Instruments Incorporated

1

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

SLFS022 – SEPTEMBER 1973 – REVISED FEBRUARY 1992

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (See Note 1)	18 V
Input voltage (CONT, RESET, THRES, and TRIG)	V_{CC}
Output current	± 225 mA
Continuous total dissipation	See Dissipation Rating Table
Operating free-air temperature range: NE555	0°C to 70°C
SA555	-40°C to 85°C
SE555, SE555C	-55°C to 125°C
Storage temperature range	-65°C to 150°C
Case temperature for 60 seconds: FK package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds: D or P package	260°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds: JG package	300°C

NOTE 1: All voltage values are with respect to network ground terminal.

DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25^\circ\text{C}$ POWER RATING	DERATING FACTOR ABOVE $T_A = 25^\circ\text{C}$	$T_A = 70^\circ\text{C}$ POWER RATING	$T_A = 85^\circ\text{C}$ POWER RATING	$T_A = 125^\circ\text{C}$ POWER RATING
D	725 mW	5.8 mW/°C	464 mW	377 mW	N/A
FK	1375 mW	11.0 mW/°C	880 mW	715 mW	275 mW
JG (SE555, SE555C)	1050 mW	8.4 mW/°C	672 mW	546 mW	210 mW
JG (SA555, NE555C)	825 mW	6.6 mW/°C	528 mW	429 mW	N/A
P	1000 mW	8.0 mW/°C	640 mW	520 mW	N/A

recommended operating conditions

	NE555		SA555		SE555		SE555C		UNIT
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
Supply voltage, V_{CC}	4.5	18	4.5	18	4.5	18	4.5	18	V
Input voltage (CONT, RESET, THRES, and TRIG)	V_{CC}		V_{CC}		V_{CC}		V_{CC}		V
Output current	± 200		± 200		± 200		± 200		mA
Operating free-air temperature, T_A	0	70	-40	85	-55	125	-55	125	°C

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

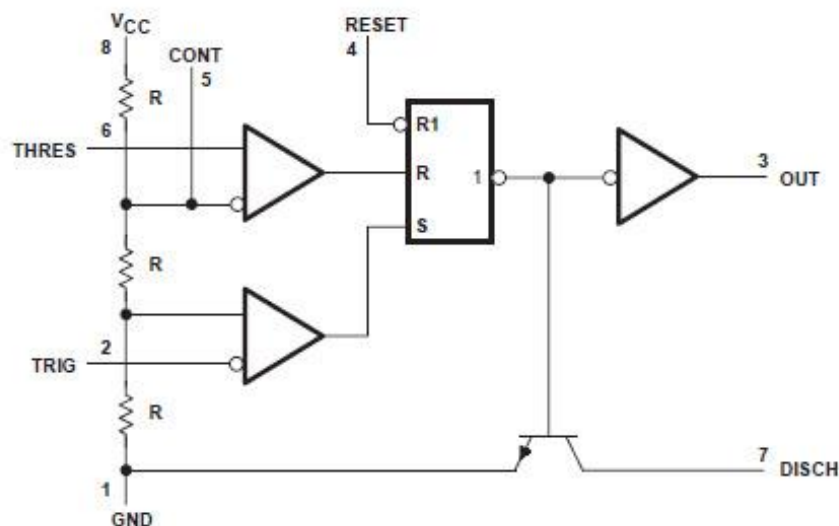
SLF5022 – SEPTEMBER 1973 – REVISED FEBRUARY 1992

FUNCTION TABLE

RESET	TRIGGER VOLTAGE†	THRESHOLD VOLTAGE†	OUTPUT	DISCHARGE SWITCH
Low	Irrelevant	Irrelevant	Low	On
High	$< 1/3 V_{DD}$	Irrelevant	High	Off
High	$> 1/3 V_{DD}$	$> 2/3 V_{DD}$	Low	On
High	$> 1/3 V_{DD}$	$< 2/3 V_{DD}$	As previously established	

† Voltage levels shown are nominal.

functional block diagram



RESET can override TRIG, which can override THRES.
Pin numbers shown are for the D, JG, and P packages only.

NE555, NE555Y, SA555, SE555, SE555C PRECISION TIMERS

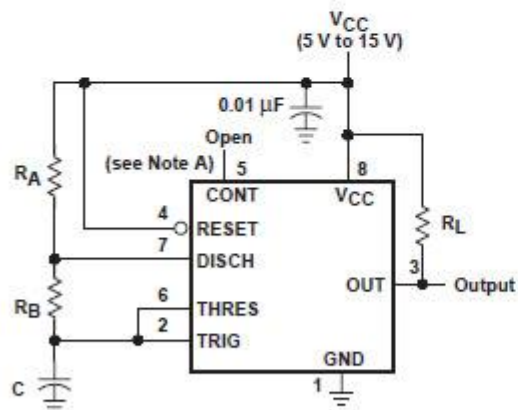
SLFS022 – SEPTEMBER 1973 – REVISED FEBRUARY 1992

APPLICATION INFORMATION

astable operation

As shown in Figure 12, adding a second resistor, R_B , to the circuit of Figure 9 and connecting the trigger input to the threshold input causes the timer to self-trigger and run as a multivibrator. The capacitor C will charge through R_A and R_B and then discharge through R_B only. The duty cycle may be controlled, therefore, by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \cdot V_{CC}$) and the trigger-voltage level ($\approx 0.33 \cdot V_{CC}$). As in the monostable circuit, charge and discharge times (and therefore the frequency and duty cycle) are independent of the supply voltage.



Pin numbers shown are for the D, JG, and P packages.

NOTE A: Decoupling CONT voltage to ground with a capacitor may improve operation. This should be evaluated for individual applications.

Figure 12. Circuit for Astable Operation

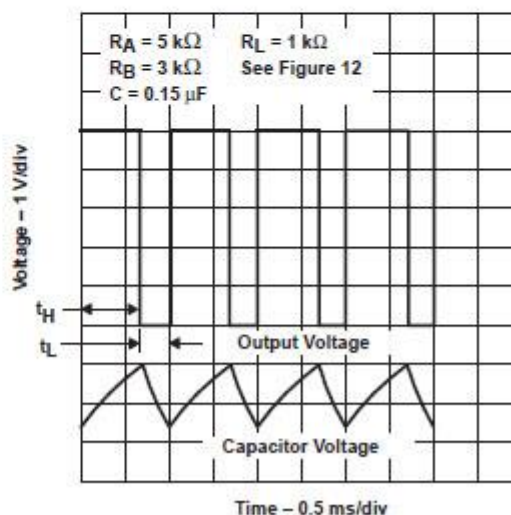


Figure 13. Typical Astable Waveforms

Figure 13 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L may be calculated as follows:

$$t_H = 0.693 (R_A + R_B) C$$

$$t_L = 0.693 (R_B) C$$

Other useful relationships are shown below.

$$\text{period} = t_H + t_L = 0.693 (R_A + 2R_B) C$$

$$\text{frequency} = \frac{1.44}{(R_A + 2R_B) C}$$

$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B}$$

$$\begin{aligned} \text{Output waveform duty cycle} \\ = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B} \end{aligned}$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B}$$

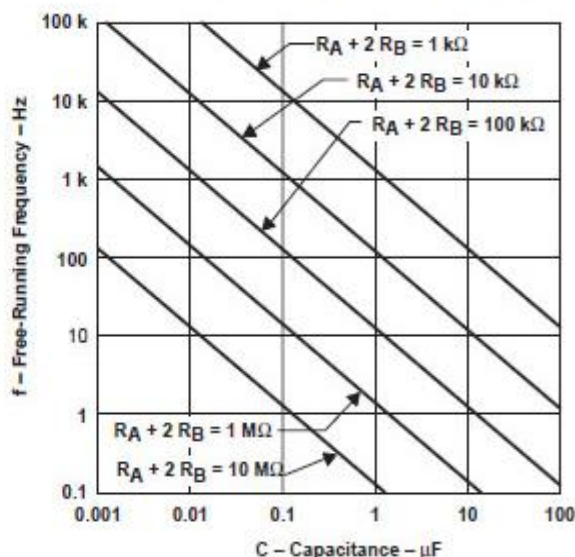


Figure 14. Free-Running Frequency

CD4538BM/CD4538BC Dual Precision Monostable

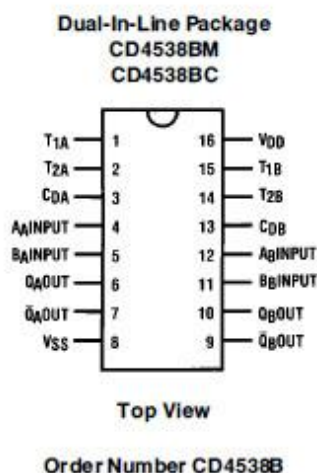
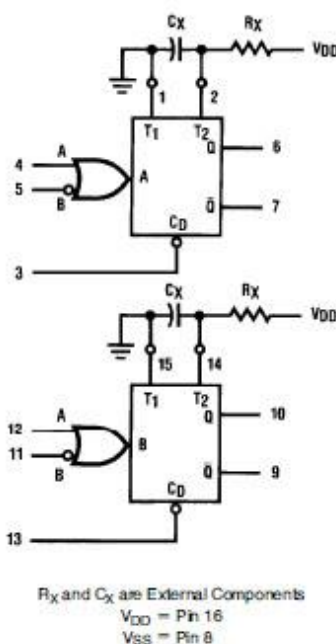
General Description

The CD4538B is a dual, precision monostable multivibrator with independent trigger and reset controls. The device is retriggerable and resettable, and the control inputs are internally latched. Two trigger inputs are provided to allow either rising or falling edge triggering. The reset inputs are active low and prevent triggering while active. Precise control of output pulse-width has been achieved using linear CMOS techniques. The pulse duration and accuracy are determined by external components R_X and C_X . The device does not allow the timing capacitor to discharge through the timing pin on power-down condition. For this reason, no external protection resistor is required in series with the timing pin. Input protection from static discharge is provided on all pins.

Features

- Wide supply voltage range 3.0V to 15V
- High noise immunity 0.45 V_{CC} (typ.)
- Low power Fan out of 2 driving 74L or 1 driving 74LS
- TTL compatibility
- New formula: $PW_{OUT} = RC$
(PW in seconds, R in Ohms, C in Farads)
- $\pm 1.0\%$ pulse-width variation from part to part (typ.)
- Wide pulse-width range 1 μs to ∞
- Separate latched reset inputs
- Symmetrical output sink and source capability
- Low standby current 5 nA (typ.)
@ 5 V_{DC}
- Pin compatible to CD4528B

Block and Connection Diagrams



Truth Table

Inputs			Outputs	
Clear	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	\downarrow	\downarrow	\downarrow
H	\uparrow	H	\uparrow	\uparrow

- H = High Level
- L = Low Level
- \uparrow = Transition from Low to High
- \downarrow = Transition from High to Low
- \square = One High Level Pulse
- \square = One Low Level Pulse
- X = Irrelevant

Absolute Maximum Ratings (Notes 1 and 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

DC Supply Voltage (V_{DD})	−0.5 to +18 V_{DC}
Input Voltage (V_{IN})	−0.5V to V_{DD} + 0.5 V_{DC}
Storage Temperature Range (T_S)	−65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 2)

DC Supply Voltage (V_{DD})	3 to 15 V_{DC}
Input Voltage (V_{IN})	0 to V_{DD} V_{DC}
Operating Temperature Range (T_A)	−55°C to +125°C
CD4538BM	−55°C to +125°C
CD4538BC	−40°C to +85°C

DC Electrical Characteristics CD4538BM (Note 2)

Symbol	Parameter	Conditions	−55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$ } $V_{IH} = V_{DD}$ $V_{DD} = 10V$ } $V_{IL} = V_{SS}$ $V_{DD} = 15V$ } All Outputs Open		5 10 20		0.005 0.010 0.015	5 10 20		150 300 600	μA
V_{OL}	Low Level Output Voltage	$V_{DD} = 5V$ } $ I_O < 1 \mu A$ $V_{DD} = 10V$ } $V_{IH} = V_{DD}, V_{IL} = V_{SS}$ $V_{DD} = 15V$ }		0.05 0.05 0.05		0 0 0	0.05 0.05 0.05		0.05 0.05 0.05	V
V_{OH}	High Level Output Voltage	$V_{DD} = 5V$ } $ I_O < 1 \mu A$ $V_{DD} = 10V$ } $V_{IH} = V_{DD}, V_{IL} = V_{SS}$ $V_{DD} = 15V$ }	4.95 9.95 14.95		4.95 9.95 14.95	5 10 15		4.95 9.95 14.95		V
V_{IL}	Low Level Input Voltage	$ I_O < 1 \mu A$ $V_{DD} = 5V, V_O = 0.5V$ or $4.5V$ $V_{DD} = 10V, V_O = 1.0V$ or $9.0V$ $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$		1.5 3.0 4.0		2.25 4.50 6.75	1.5 3.0 4.0		1.5 3.0 4.0	V
V_{IH}	High Level Input Voltage	$ I_O < 1 \mu A$ $V_{DD} = 5V, V_O = 0.5V$ or $4.5V$ $V_{DD} = 10V, V_O = 1.0V$ or $9.0V$ $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$	3.5 7.0 11.0		3.5 7.0 11.0	2.75 5.50 8.25		3.5 7.0 11.0		V
I_{OL}	Low Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$ } $V_{IH} = V_{DD}$ $V_{DD} = 10V, V_O = 0.5V$ } $V_{IL} = V_{SS}$ $V_{DD} = 15V, V_O = 1.5V$ }	0.64 1.6 4.2		0.51 1.3 3.4	0.88 2.25 8.8		0.36 0.9 2.4		mA
I_{OH}	High Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$ } $V_{IH} = V_{DD}$ $V_{DD} = 10V, V_O = 9.5V$ } $V_{IL} = V_{SS}$ $V_{DD} = 15V, V_O = 13.5V$ }	−0.64 −1.6 −4.2		−0.51 −1.3 −3.4	−0.88 −2.25 −8.8		−0.36 −0.9 −2.4		mA
I_{IN}	Input Current, Pin 2 or 14	$V_{DD} = 15V, V_{IN} = 0V$ or $15V$		±0.02		±10 ^{−5}	±0.05		±0.5	μA
I_{IN}	Input Current, Other Inputs	$V_{DD} = 15V, V_{IN} = 0V$ or $15V$		±0.1		±10 ^{−5}	±0.1		±1.0	μA

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2: $V_{SS} = 0V$ unless otherwise specified.

Note 3: I_{OH} and I_{OL} are tested one output at a time.

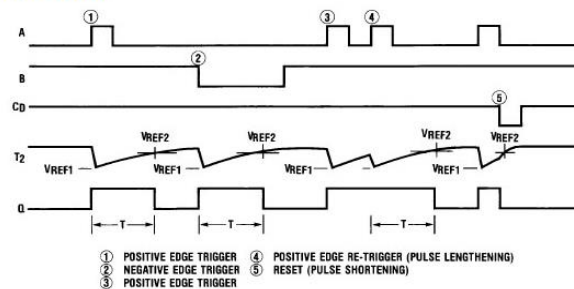
Theory of Operation

FIGURE 2

TL/F/6000-4

Trigger Operation

The block diagram of the CD4538B is shown in Figure 1, with circuit operation following.

As shown in Figures 1 and 2, before an input trigger occurs, the monostable is in the quiescent state with the Q output low, and the timing capacitor C_X completely charged to V_{DD} . When the trigger input A goes from V_{SS} to V_{DD} (while inputs B and C are held at V_{DD}) a valid trigger is recognized, which turns on comparator C1 and N-Channel transistor N1. At the same time the output latch is set. With transistor N1 on, the capacitor C_X rapidly discharges toward V_{SS} until V_{REF1} is reached. At this point the output of comparator C1 changes state and transistor N1 turns off. Comparator C1 then turns off while at the same time comparator C2 turns on. With transistor N1 off, the capacitor C_X begins to charge through the timing resistor, R_X , toward V_{DD} . When the voltage across C_X equals V_{REF2} , comparator C2 changes state causing the output latch to reset (Q goes low) while at the same time disabling comparator C2. This ends the timing cycle with the monostable in the quiescent state, waiting for the next trigger.

A valid trigger is also recognized when trigger input B goes from V_{DD} to V_{SS} (while input A is at V_{SS} and input C is at V_{DD}).

It should be noted that in the quiescent state C_X is fully charged to V_{DD} , causing the current through resistor R_X to be zero. Both comparators are "off" with the total device current due only to reverse junction leakages. An added feature of the CD4538B is that the output latch is set

via the input trigger without regard to the capacitor voltage. Thus, propagation delay from trigger to Q is independent of the value of C_X , R_X , or the duty cycle of the input waveform.

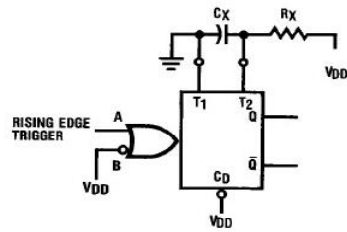
Retrigger Operation

The CD4538B is retriggered if a valid trigger occurs before the Q output has returned to the quiescent (zero) state. Any retrigger, after the timing node voltage at pin 2 or 14 has begun to rise from V_{REF1} , but has not yet reached V_{REF2} , will cause an increase in output pulse width T. When a valid retrigger is initiated, the voltage at T2 will again drop to V_{REF1} before progressing along the RC charging curve toward V_{DD} . The Q output will remain high until time T, after the last valid retrigger.

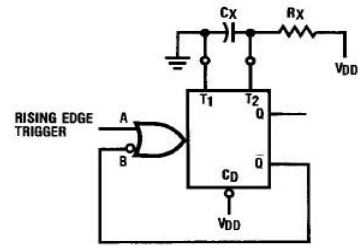
Reset Operation

The CD4538B may be reset during the generation of the output pulse. In the reset mode of operation, an input pulse on C_D sets the reset latch and causes the capacitor to be fast charged to V_{DD} by turning on transistor Q1. When the voltage on the capacitor reaches V_{REF2} , the reset latch will clear and then be ready to accept another pulse. If the C_D input is held low, any trigger inputs that occur will be inhibited and the Q and \bar{Q} outputs of the output latch will not change. Since the Q output is reset when an input low level is detected on the C_D input, the output pulse T can be made significantly shorter than the minimum pulse width specification.

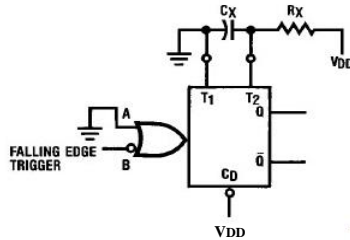
Typical Applications



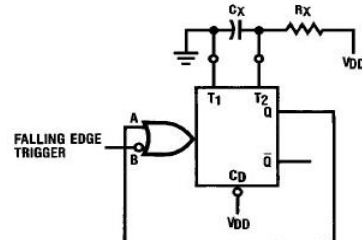
TL/F/6000-5



TL/F/6000-6



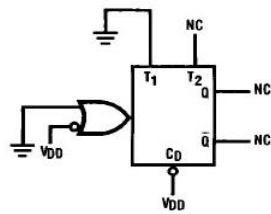
TL/F/6000-7



TL/F/6000-8

FIGURE 3. Retriggerable Monostables Circuitry

FIGURE 4. Non-Retriggerable Monostables Circuitry



TL/F/6000-9

FIGURE 5. Connection of Unused Sections