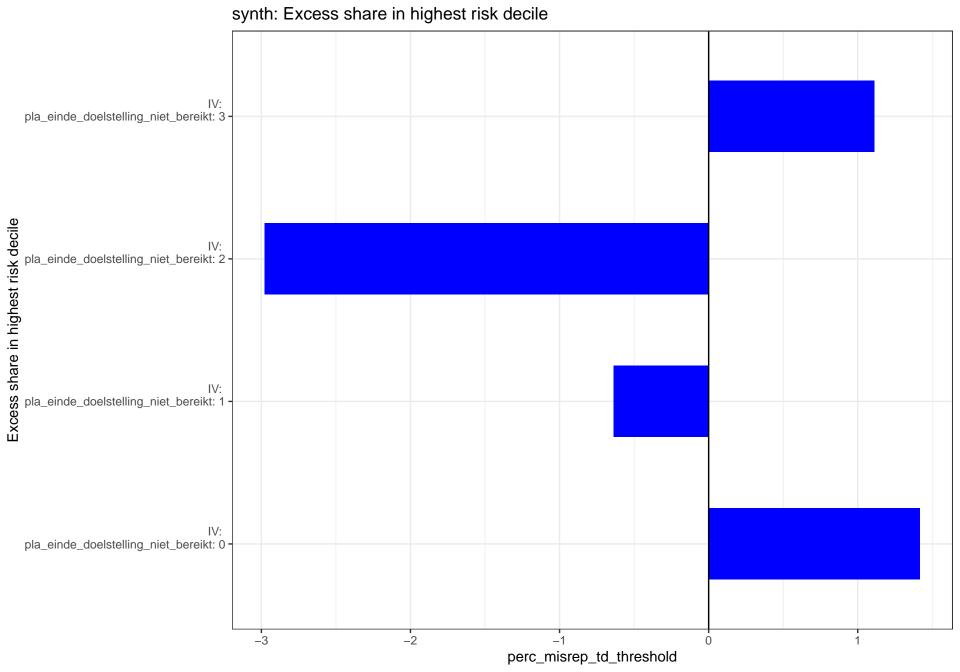


real_conditional: Excess share in highest risk decile IV: pla_einde_doelstelling_niet_bereikt: 7 IV: pla_einde_doelstelling_niet_bereikt: 5 pla_einde_doelstelling_niet_bereikt: 4
structure pla_einde_doelstelling_niet_bereikt: 3
IV:
pla_einde_doelstelling_niet_bereikt: 3
IV:
pla_einde_doelstelling_niet_bereikt: 2 pla_einde_doelstelling_niet_bereikt: 1 pla_einde_doelstelling_niet_bereikt: 0 -0.075-0.050-0.0250.000 0.025 perc_misrep_td_threshold



synth_conditional: Excess share in highest risk decile IV: pla_einde_doelstelling_niet_bereikt: 7 IV: pla_einde_doelstelling_niet_bereikt: 5 pla_einde_doelstelling_niet_bereikt: 4
scruts

pla_einde_doelstelling_niet_bereikt: 3
IV:

pla_einde_doelstelling_niet_bereikt: 3
IV:

pla_einde_doelstelling_niet_bereikt: 2 pla_einde_doelstelling_niet_bereikt: 1 pla_einde_doelstelling_niet_bereikt: 0

-0.08

-0.04

perc_misrep_td_threshold

0.00

-0.12