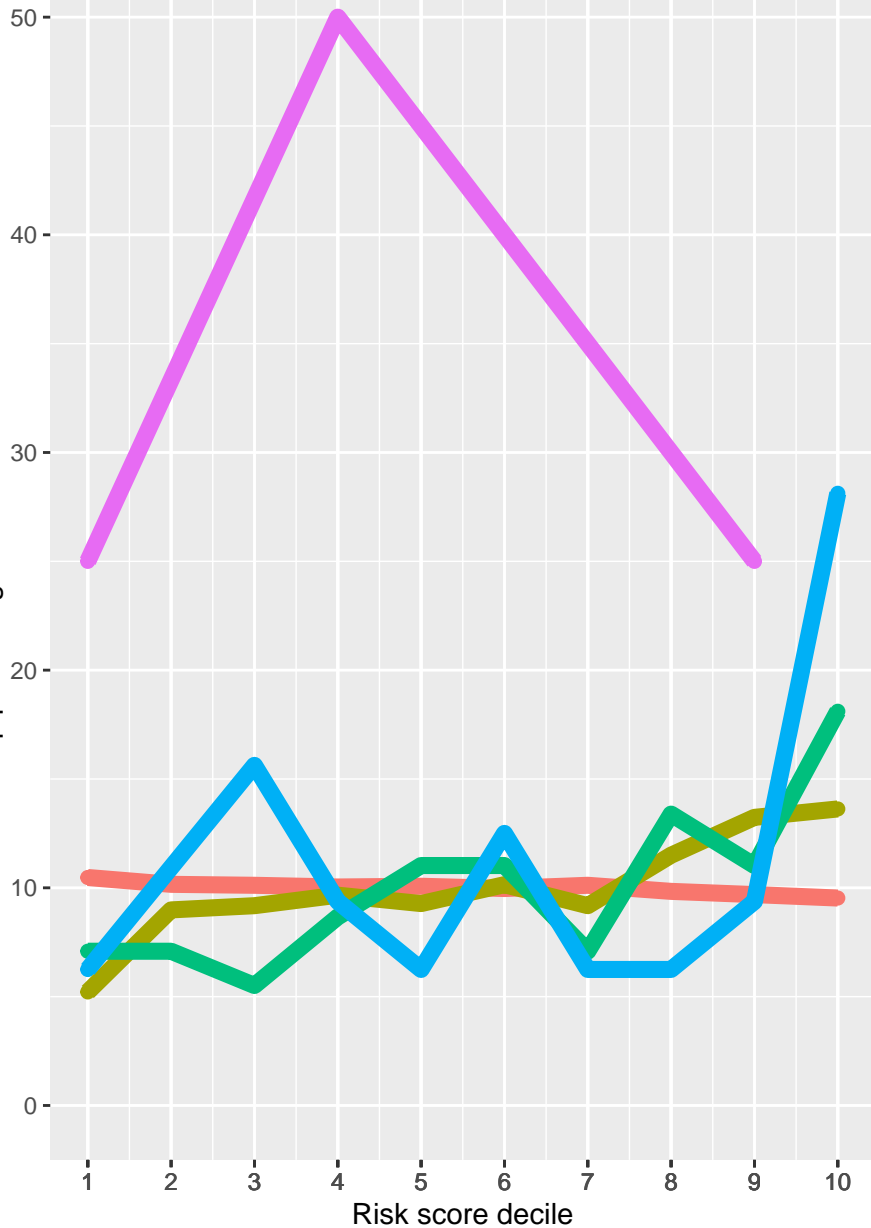


real

Group percentage in risk score decile



as.factor(IV)

- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4

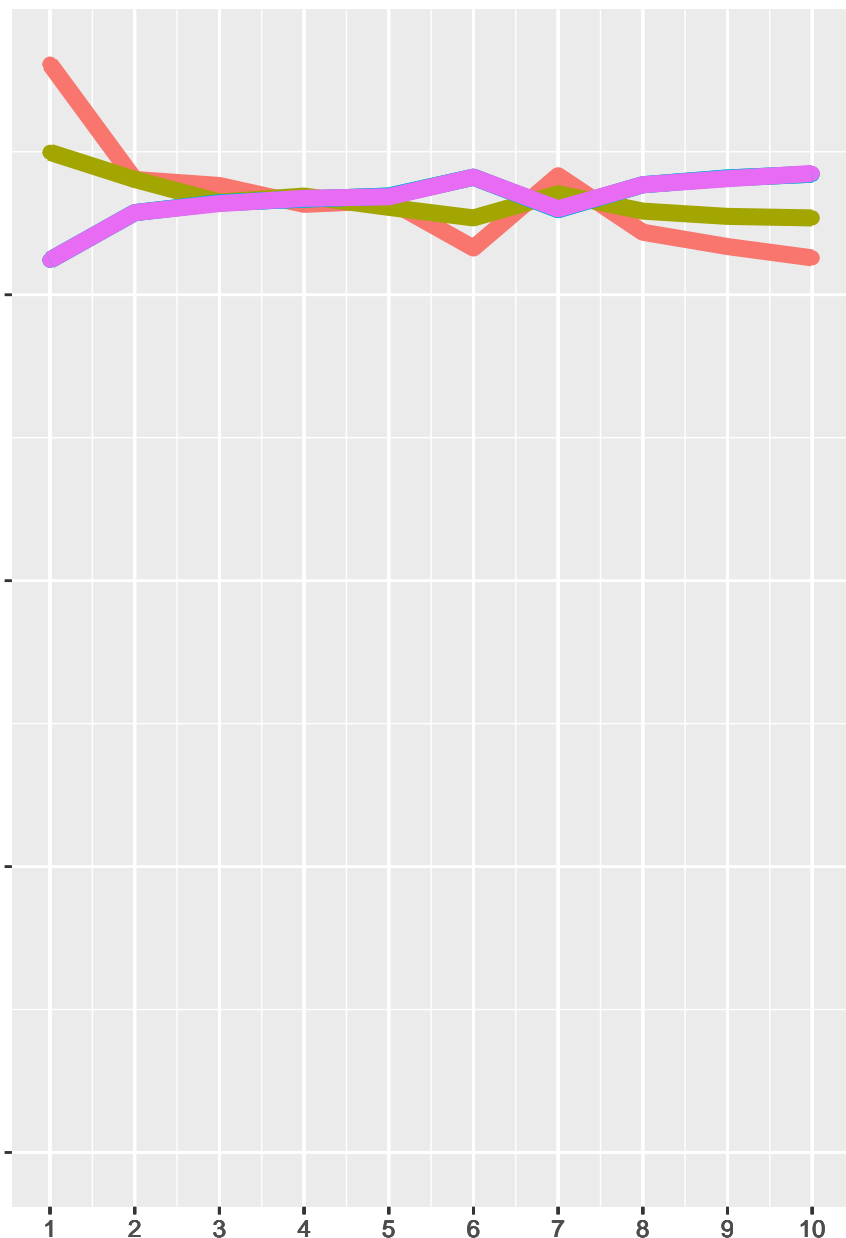
real_conditional

Group percentage in risk score decile

Risk score decile

as.factor(IV)

- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4



synth

Group percentage in risk score decile

50

40

30

20

10

0

1

2

3

4

5

6

7

8

9

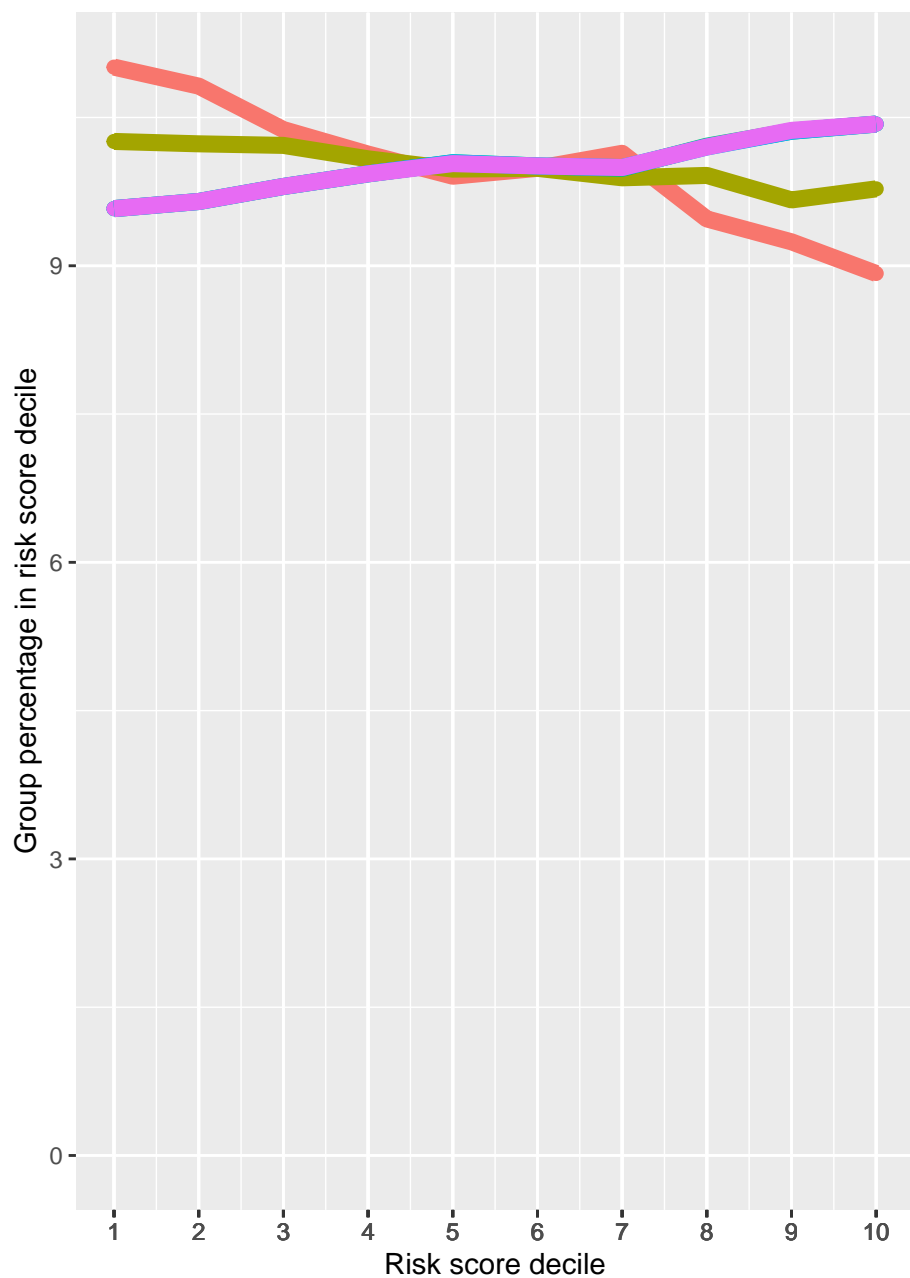
10

Risk score decile

as.factor(IV)

- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2

synth_conditional



as.factor(IV)

- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3
- IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4

real: Excess share in highest risk decile

Excess share in highest risk decile

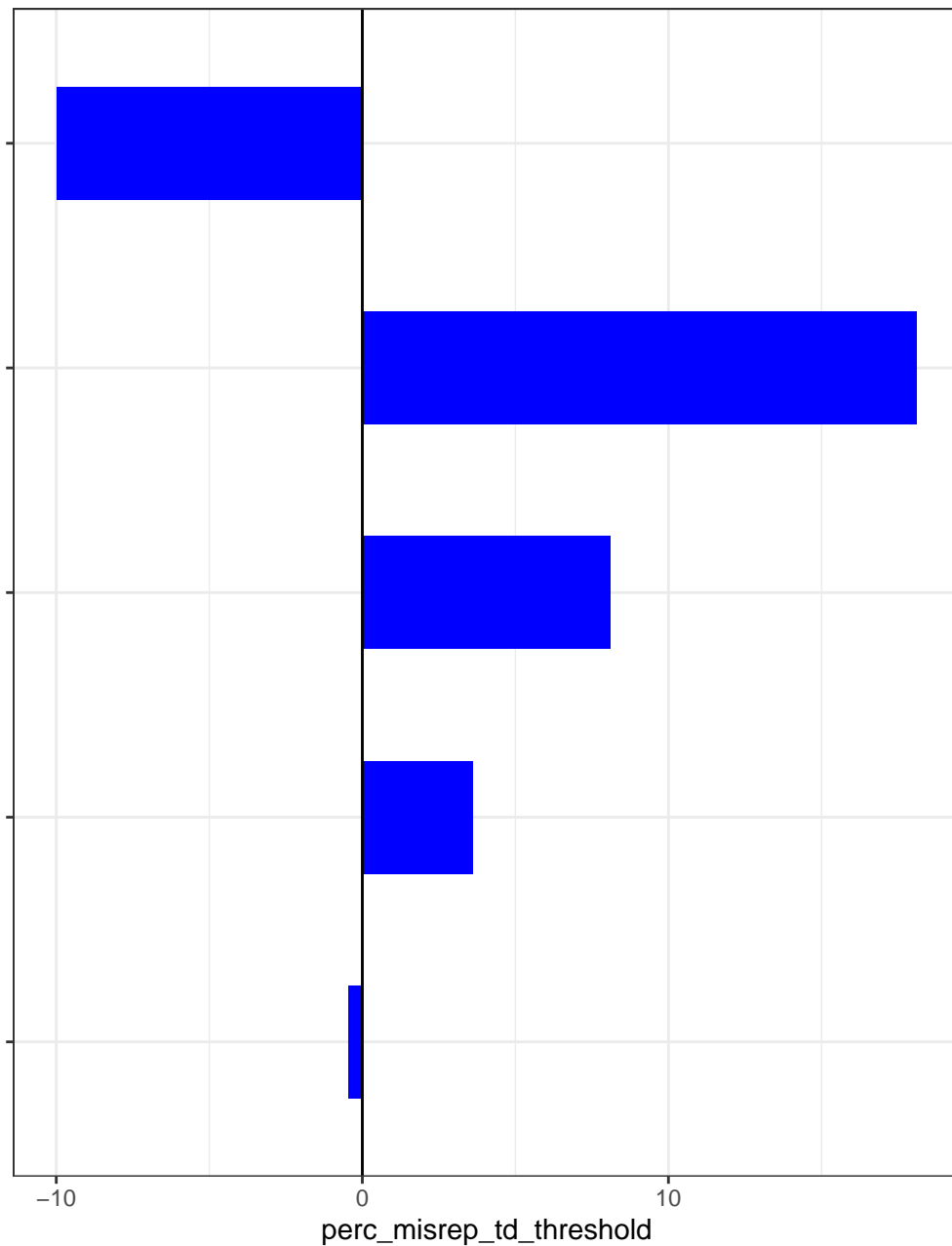
IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0



real_conditional: Excess share in highest risk decile

Excess share in highest risk decile

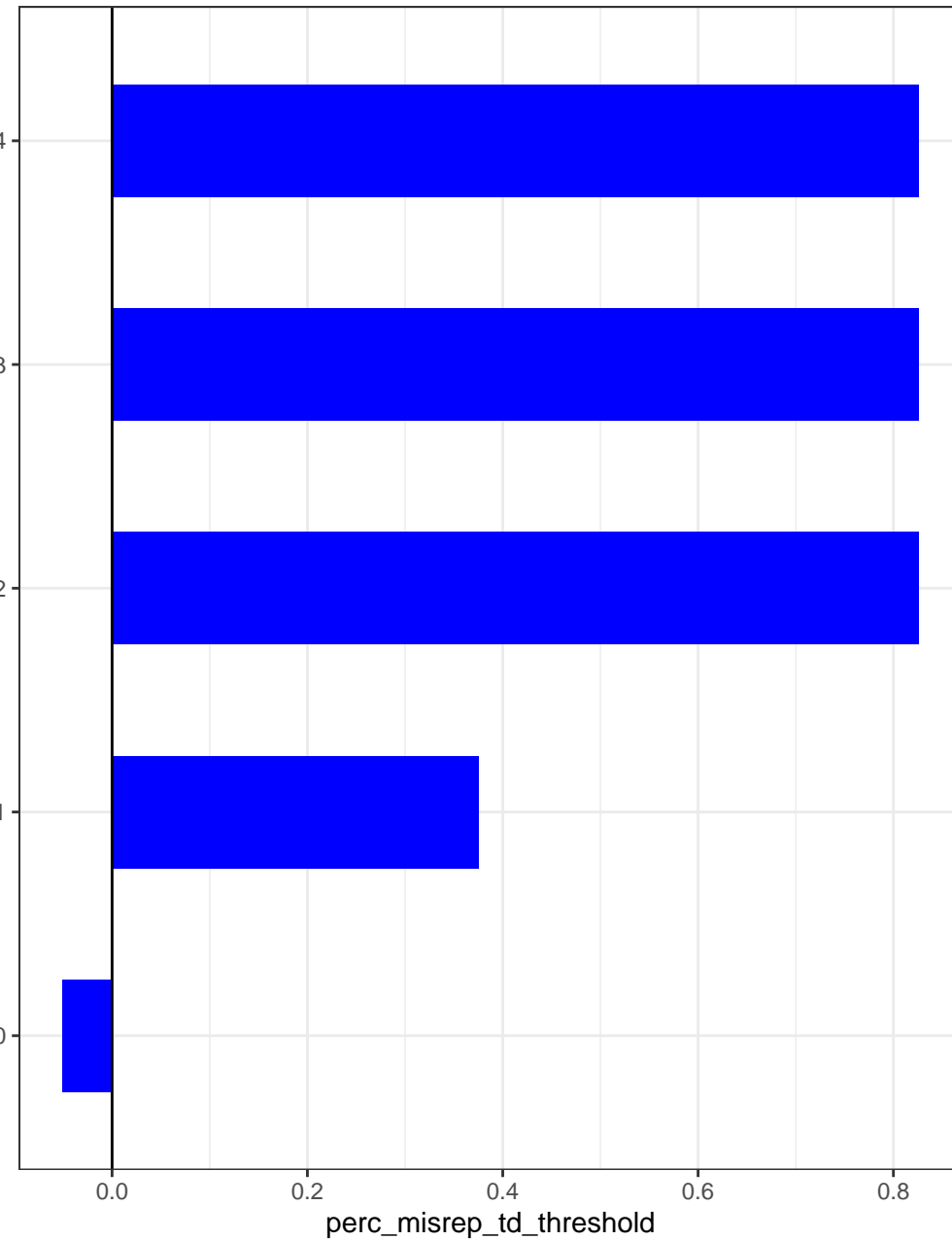
IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0



synth: Excess share in highest risk decile

Excess share in highest risk decile

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2

IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1

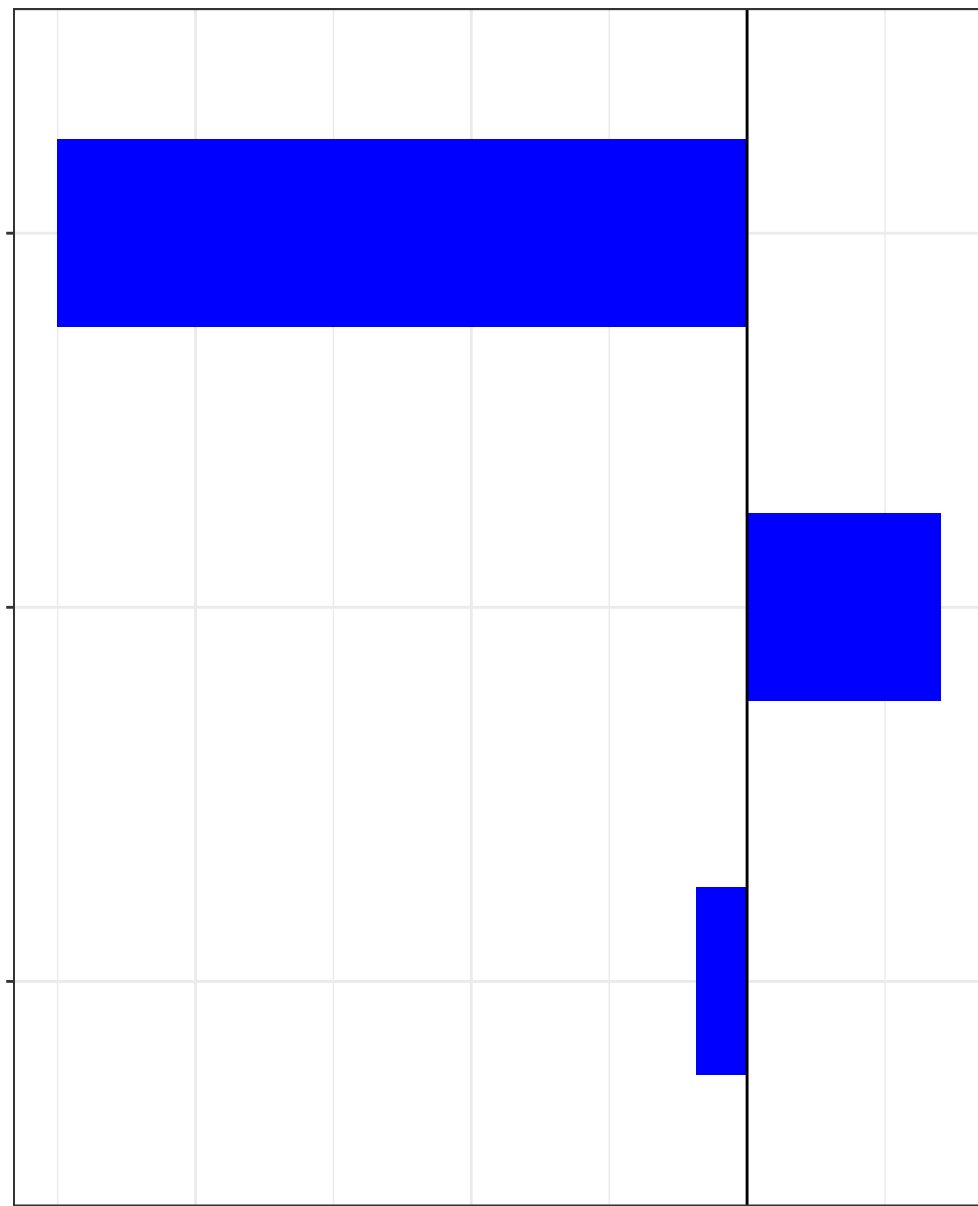
IV:
instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0

-8

-4

0

perc_misrep_td_threshold



synth_conditional: Excess share in highest risk decile

Excess share in highest risk decile

instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 4 IV:

instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 3 IV:

instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 2 IV:

instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 1 IV:

instrument_reden_beeindiging_historie_uitval__klant_wz__ziet_af_van_aanbod: 0 IV:

