

파이롯트개발

D-day~17:00 2025-03-01 09:00 ~ 2025-03-14 17:00

#생산/제조 #파이롯트 #남양연구소 #신입 #3월신입채용

개인정보*

국내 (해외







상세 주소

606호

연락처

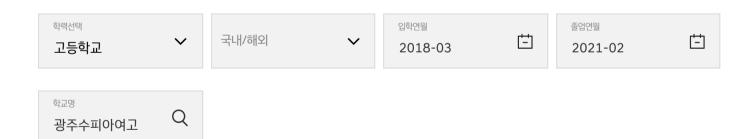
01089974574

비상연락처

01036061109

학력정보*

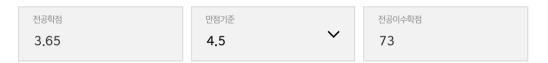
필수 입력 학력 : 고등학교, 학사



최종학력으로설정









직장경력

- 원본 서류로 증빙할 수 있는 사실만을 기반으로 정확하게 작성하여 주시기 바랍니다





재직중

근무부서

전장 SW 개발실

최종직위

직접입력

최종직위

인턴

- 1. 차량용 칩셋 19종의 SW 요구사항 명세서(SRS) 작성
- 칩셋 데이터시트(DS) 분석을 기반으로 SW 기능 요구사항을 정의
- 총 248개의 기능 요구사항을 명세하고 7개의 공통 기능 요구사항을 식별
- 기능별로 요구되는 입력과 기대되는 출력을 분석하여 명세
- 2. C언어 기반의 소자 Complex Device Driver 개발
- SPI 인터페이스 소자 5개의 초기화/결함진단/부하제어 기능 구현 완료
- 공용체(union)를 활용한 레지스터 필드 정의 및 레지스터 주소와 설정 관련 상수 값 정의

산출물: SW 유구사항 명세서 소자 Complex Device Driver 소스코드 추상화 계층 소스코드

347 / 1000

종료사유

~

종료사유

프로젝트



Ξ

수행역할

MMDivider 및 PFD의 s

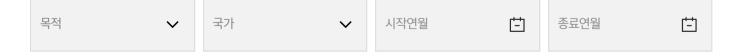
[저전력 아날로그 PLL 설계]

MMDIV(Multi-Modulus Divider) 및 PFD(Phase Frequency Detector) 설계

- Delta Sigma Modulator(DSM)의 Verilog 코드 작성 및 Vivado simulation 수행
- MOSFET 크기 최적화를 통해 초기 설계 대비 약 25% 소모전류 절감
- PFD의 D-flip flop Reset 단에 Delay를 적용하여 Dead-Zone 문제 개선
- Layout 설계 및 DRC, LVS 검증 수행

279 / 330

해외경험





활동명

학생창업유망팀 300

시작연월

2022-08

 $\stackrel{\leftarrow}{=}$

종료연월

2022-11

 $\stackrel{\longleftrightarrow}{=}$

주관기관(회사)명

한국연구재단, 한국청년기

활동내역

figma를 이용한 식품 소년

활동명

생활관 학생회

시작연월

2023-08

Ë

종료연월 2023-12

주관기관(회사)명

한동대학교 카이퍼RC

활동내역

생활관 입주 및 퇴거 안내

활동명

초등학생 코딩 교육

시작연월

2022-02

종료연월

2023-01

주관기관(회사)명

VIC초중등교육지원센터(

활동내역

초등학생을 대상으로 하는

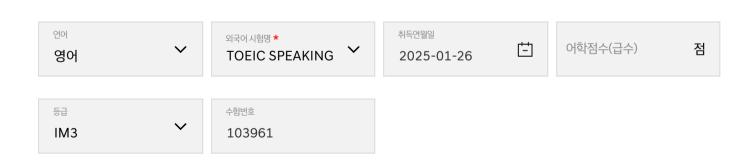


· 논문 : 등재기관 / 등재일 순 작성

· 특허 : 등록번호 / 등록국가 / 등록일 순 작성

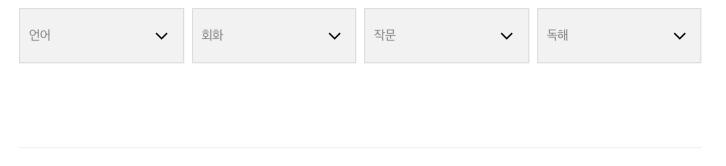
0/1000

외국어시험 *

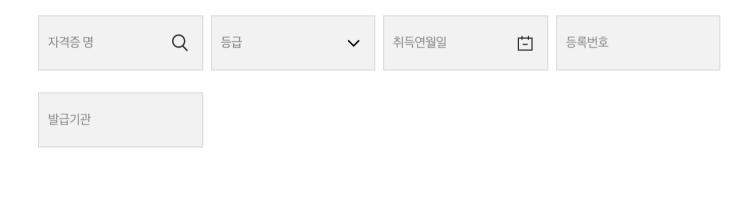








자격



자기소개서1*

지원분야를 선택한 이유와 본인이 해당 직무에 적합하다고 판단할 수 있는 근거를 기술해 주십시오.



인턴십을 통해 전력제어기 하드웨어 추상화 구조 및 디바이스 드라이버 개발을 수행하며 자동차 전장 시스템의 구조와 개발 프로세스를 경험했습니다. Infineon, TI, NXP 등의 반도체 데이터시트를 분석하고 하드웨어 사양을 이해한 후 SW 요구사항을 도출하는 작업을 진행한 경험이 있습니다. 특히 엑셀을 활용하여 19종의 소자로부터 총 248개의 요구사항을 도출 및 관리하며 데이터를 체계적으로 정리하는 업무를 수행하였습니다. 특히, MCU의 GPIO 핀을 활용하여 멀티미터로 클럭 속도를 측정한 결과, 기존 요구사항에 명시된 GPT 기능이 불필요함을 확인하고 해당 요구사항을 제거하여 개발을 최적화할 수 있었습니다

698 / 800

자기소개서2*

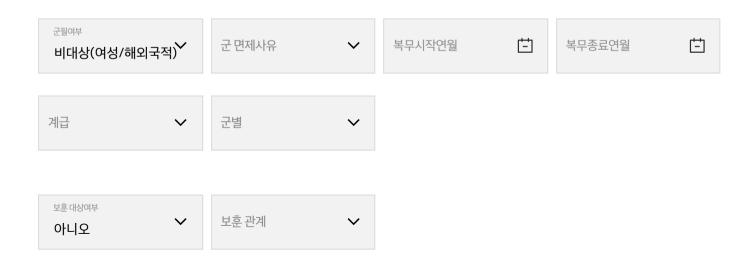


2.4GHz에서 안정적인 Lock을 유지하는 2mA 이내의 저전력 PLL을 구현하는 과제를 수행한 경험이 있습니다. 프로젝트는 1년 동안 진행되었으며 저는 PFD(Phase Frequency Detector)와 MMDIV(Multi Modulus Divider) 블록을 설계하는 역할을 맡았습니다. 각 블록이 상호 연결된 시스템이기에 팀원 간 원활한 소통이 필수적이었고, 프로젝트의 운영과 일정 관리 또한 중요한 요소였습니다.

초기에는 팀원들이 각자의 설계 진행 상황을 공유하는 데 어려움을 겪었습니다. 각자의 일정으로 인해 모든 팀원이한자리에 모이기 어려웠고, 업데이트된 설계 데이터를 제때 공유하지 못하는 문제가 발생했습니다. 이로 인해 블록을통합하는 과정에서 각자 설계한 회로의 버전 관리가 되지 않아 디버깅에 많은 시간이 소요되었고 일정이 지연되는 문제가 있었습니다

965 / 1000

기타*







가점 비율	~	보훈번호	
장애 대상여부 아니오	~	장애 정도	~
장애 내용			

0/1000



