

Partiel S2 – Corrigé

Architecture des ordinateurs

Durée : 1 h 30

Inscrivez vos réponses exclusivement sur le document réponse.
Ne pas détailler les calculs sauf si cela est explicitement demandé.
Ne pas écrire à l'encre rouge ni au crayon à papier.

Exercice 1 (5 points)

1. Convertissez les nombres présents sur le document réponse dans le format IEEE754 **simple précision**. Vous exprimerez le résultat final sous **forme binaire** en précisant les trois champs.
2. Donnez la représentation associée aux mots binaires codés au format IEEE754 **double précision** présents sur le document réponse. Si une représentation est un nombre, vous l'exprimerez en base 10 sous la forme $k \times 2^n$ où k et n sont des entiers relatifs.

Exercice 2 (4,5 points)

On souhaite réaliser une mémoire RAM d'une capacité de 8 Mib (que l'on notera M) à l'aide de plusieurs mémoires RAM d'une capacité de 8 Kio (que l'on notera m). La mémoire M possède un bus de donnée de 32 bits et la mémoire m un bus de donnée de 8 bits. Répondez aux questions sur le document réponse.

Exercice 3 (5,5 points)

On souhaite réaliser la séquence du tableau présent sur le document réponse à l'aide de bascules D.

1. Remplissez le tableau présent sur le document réponse.
2. Donnez les expressions les plus simplifiées des entrées D pour chaque bascule en justifiant par des tableaux de Karnaugh pour les solutions qui ne sont pas évidentes (les bulles sont obligatoires).
On appelle solution évidente celle qui ne comporte aucune opération logique hormis la complémentarité (par exemple : $D_0 = 1$, $D_1 = \overline{Q_0}$). **Ne pas utiliser l'opérateur OU EXCLUSIF.**
3. Simplifiez D_1 et D_2 à l'aide d'un OU EXCLUSIF.

Exercice 4 (3 points)

On souhaite réaliser la séquence du tableau présent sur le document réponse à l'aide de bascules JK.

1. Remplissez le tableau présent sur le document réponse.
2. Donnez les expressions les plus simplifiées des entrées J et K de chaque bascule.

Exercice 5 (2 points)

Que réalisent les deux montages ci-dessous ? Vous préciserez les trois caractéristiques suivantes :

- Compteur ou décompteur ;
- Synchrone ou Asynchrone ;
- Valeur du modulo.

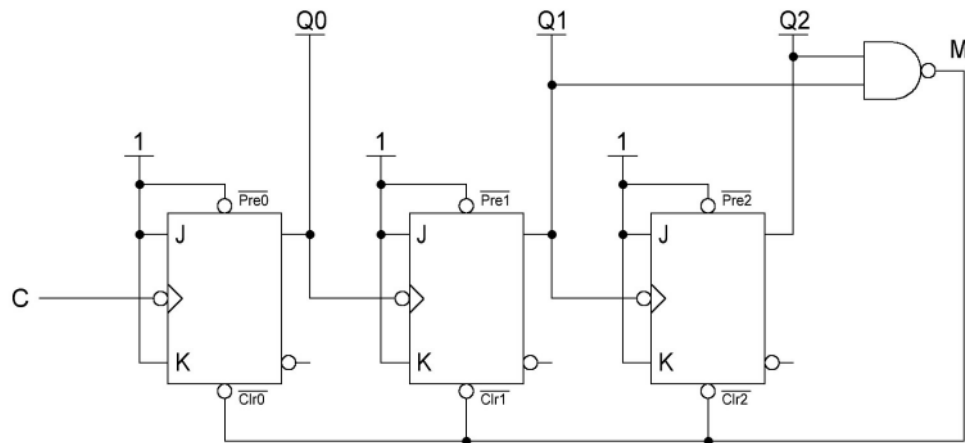


Figure 1

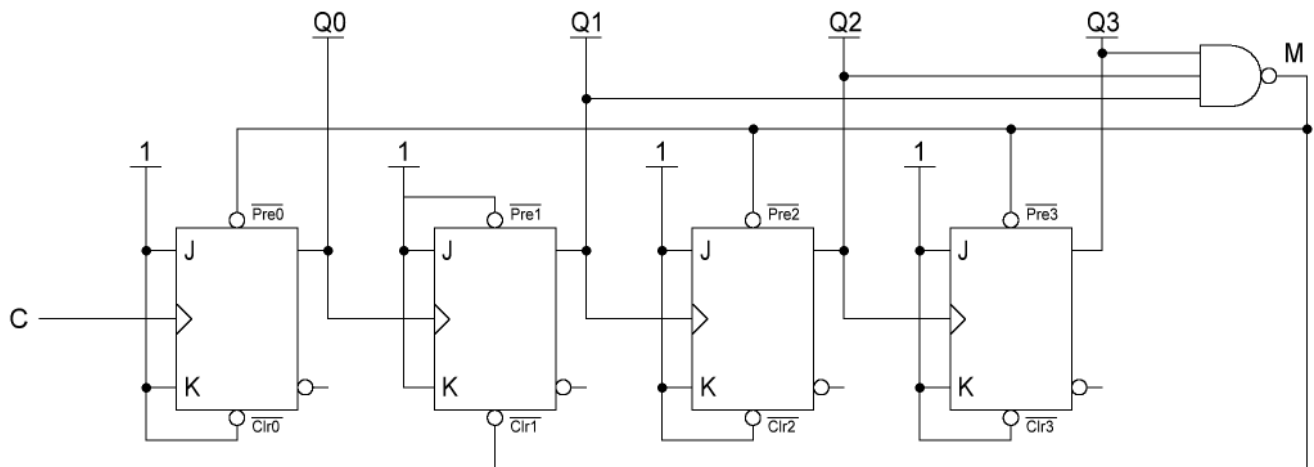


Figure 2

Nom : Prénom : Classe :

DOCUMENT RÉPONSE À RENDRE**Exercice 1**

1.

Nombre	S	E	M
632	0	10001000	001111000000000000000000
3,34375	0	10000000	101011000000000000000000

2.

Représentation IEEE 754	Représentation associée
3344000000000000 ₁₆	5×2^{-205}
7FFFFFFFFFFFFFFF ₁₆	NaN
0000020000000000 ₁₆	1×2^{-1033}

Exercice 2

Question	Réponse
Quelle est la profondeur de la mémoire <i>m</i> ?	2^{13} mots
Quelle est la profondeur de la mémoire <i>M</i> ?	2^{18} mots
Donnez le nombre de fils du bus d'adresse de la mémoire <i>m</i> .	13 fils
Donnez le nombre de fils du bus d'adresse de la mémoire <i>M</i> .	18 fils
Combien de mémoires doit-on assembler en série ?	32 mémoires
Combien de mémoires doit-on assembler en parallèle ?	4 mémoires
Combien de bits d'adresse vont servir à déterminer les entrées CS des mémoires ?	5 bits d'adresse
Quel est le nombre total de mémoires <i>m</i> que contient la mémoire <i>M</i> ?	128 mémoires <i>m</i>
Quand la mémoire <i>M</i> est active, combien de mémoires <i>m</i> sont actives simultanément ?	4 mémoires <i>m</i>

Exercice 3

1.

Q2	Q1	Q0	D2	D1	D0
1	1	1	1	1	0
1	1	0	1	0	1
1	0	1	1	0	0
1	0	0	0	1	0
0	1	0	0	0	1
0	0	1	0	0	0
0	0	0	1	1	1

2.

		Q1 Q0			
	D0	00	01	11	10
Q2	0	1	0	Φ	1
	1	0	0	0	1

$$D0 = \overline{Q2} \cdot \overline{Q0} + Q1 \cdot \overline{Q0}$$

		Q1 Q0			
	D1	00	01	11	10
Q2	0	1	0	Φ	0
	1	1	0	1	0

$$D1 = \overline{Q1} \cdot \overline{Q0} + Q1 \cdot Q0$$

		Q1 Q0			
	D2	00	01	11	10
Q2	0	1	0	Φ	0
	1	0	1	1	1

$$D2 = Q2 \cdot Q0 + Q2 \cdot Q1 + \overline{Q2} \cdot \overline{Q1} \cdot \overline{Q0}$$

3. Avec le OU EXCLUSIF

$$D1 = \overline{Q1} \oplus \overline{Q0}$$

$$D2 = Q2 \oplus \overline{Q0} + Q1$$

Exercice 4

Q1	Q0	J1	K1	J0	K0
1	0	Φ	0	1	Φ
1	1	Φ	1	Φ	0
0	1	0	Φ	Φ	1
0	0	1	Φ	0	Φ

$$K0 = \overline{Q1}$$

$$K1 = Q0$$

$$J0 = Q1$$

$$J1 = \overline{Q0}$$

Exercice 5

Figure 1 :

Compteur asynchrone modulo 6

Figure 2 :

Décompteur asynchrone modulo 14