Nom : Prénom :	Classe :
----------------	----------

DOCUMENT RÉPONSE À RENDRE

Exercice 1

Question	Réponse
Quel type d'assemblage permet d'augmenter la profondeur ?	
Combien de fils d'adresse possède une mémoire d'une profondeur de 32 Ki mots ?	
Une mémoire possède une largeur de 16 bits et une capacité de 64 Kib. Combien de fils d'adresse possède cette mémoire ?	
Un mémoire possède un bus de donnée de 4 fils et un bus d'adresse de 15 fils. En puissance de deux, quelle est la capacité en bits de cette mémoire ?	
Une mémoire M1 possède un bus de donnée de 8 fils et un bus d'adresse de 16 fils. On assemble deux mémoires M1 en série pour former une mémoire M2 . Quelle est la taille du bus d'adresse de la mémoire M2 ?	
Un microprocesseur possède un bus d'adresse de 24 fils. Cinq fils d'adresse sont utilisés pour la sélection des composants. À l'aide du décodage par zone, quel est le nombre maximum de fils d'adresse que peut posséder un composant connecté à ce microprocesseur ?	
Un microprocesseur possède un bus d'adresse de 20 fils. Il est connecté en mode linéaire aux composants suivants : • une ROM (15 fils d'adresse); • une RAM (12 fils d'adresse); • un périphérique quelconque (10 fils d'adresse). Combien de fils d'adresse sont inutilisés dans le cas de la mémoire RAM ?	

S2 – Examen 4 3/6

Exercice 2

Question	Réponse
Quelle est la profondeur de la mémoire <i>m</i> ?	
Quelle est la profondeur de la mémoire $m{M}$?	
Donnez le nombre de fils du bus d'adresse de la mémoire <i>m</i> .	
Donnez le nombre de fils du bus d'adresse de la mémoire M .	
Combien de mémoires doit-on assembler en parallèle ?	
Combien de mémoires doit-on assembler en série ?	
Combien de bits d'adresse vont servir à déterminer les entrées <i>CS</i> des mémoires ?	
Quand la mémoire ${\it M}$ est active, combien de mémoires ${\it m}$ sont actives simultanément ?	

Exercice 3

1. ROM:	2. Bits de sélection :
RAM:	
P1:	
P2:	

3. CS _{ROM} =	$CS_{P1} =$	
$CS_{RAM} =$	$CS_{P2} =$	

4.

Composant	Adresse basse	Adresse haute
ROM		
RAM		
P1		
P2		

S2 – Examen 4 4/6

Exercice 4

1. ROM:	2. Décodage linéaire possible (oui ou non) ?
RAM:	
P1:	3. Bits de sélection :
P2:	

4. CS _{ROM} =	$CS_{P1} =$	
CS _{RAM} =	$CS_{P2} =$	

Commonant	5.	6.	
Composant	Adresse basse	Adresse basse Adresse haute	
ROM			
RAM			
P1			
P2			

S2 – Examen 4 5/6

S2 – Examen 4 6/6