

考点一、理解存储器三级存储体系的构成，外存、内存、高速缓冲存储器的概念。

考点二、掌握存储器的性能指标，半导体存储器的分类。

考点三、理解静态与动态存储器的构成及其特点。

考点四、掌握典型的存储芯片（SRAM 6264、DRAM 2164A）构成。

1.1、存储器体系相关概念。

(1) **存储器** (Memory) 是计算机的重要组成部件，是计算机实现记忆功能的部件，是指许多存储单元的集合，用以存放程序指令、处理数据和运算结果及各种需要计算保存的信息。正是有了 CPU 和存储器才使得计算机可以自动连续地进行工作。在执行程序期间，CPU 自动连续地从存储器中取出指令并执行指令规定的操作，这期间不可避免地要执行访问存储器的操作，并把处理结果存储在存储器中。

(2) **基本存储单元**: 存储一位 (bit) 二进制代码的存储元件称为基本存储单元 (或存储元)。

(3) **存储单元**: 主存中最小可编址的单位，是 CPU 对主存可访问操作的最小单位。

(4) **存储体**: 多个存储单元按一定规则组成一个整体。

(5) **存储系统**: 计算机中存放程序和各种存储设备、控制部件及管理信息调度的设备 (硬件) 和算法 (软件) 所组成的系统。其中，存储器是存储系统中最核心的设备。

(6) **存储容量**: 是指存储器可以容纳的二进制信息的总位数。存储容量 = 存储器单元数 * 每个单元二进制位数

存储器由若干“存储单元”组成,每个单元存放一个“字节”的信息。

(7) 存储时间(memory access time, TA):也称访问时间或读写时间,执行一次读操作或写操作的时间,即从地址传送给主存开始到数据能被使用为止所经历的时间。其值越小存取速度越快。

存储器有三个主要特征即,速度、容量和价位,而对存储器的要求是速度快、容量大、价位低。

(8) 一般情况下,速度越快、容量越大,价位越高;容量越大、速度越大:也就是说,对存储器的要求与各类存储器具有的特点是不统一的。

为了解决一个矛盾,所以采用层次结构的组织形式各类存储器连接起来,以发挥各自的特点。

(9) 通常采用三级存储器结构:高速缓冲存储器、主存储器和辅助存储器,常说的存储器是指主存储器。

(10) CPU 能直接访问存储器(高速缓冲存储器、主存储器)称为内存存储器(内存),不能直接访问外存储器(外存)

(11) 高速缓冲存储器(Cache) 简称快存,介于 CPU 与主存之间的小容量存储器,可以看作主存的缓冲存储器,通常采用高速的双极型半导体存储器或 SRAM 实现。

2.1 存储器及半导体存储器的分类

1. 存储器的分类

存储器按存取速度和用途可分为两大类:内存存储器和外存储器。

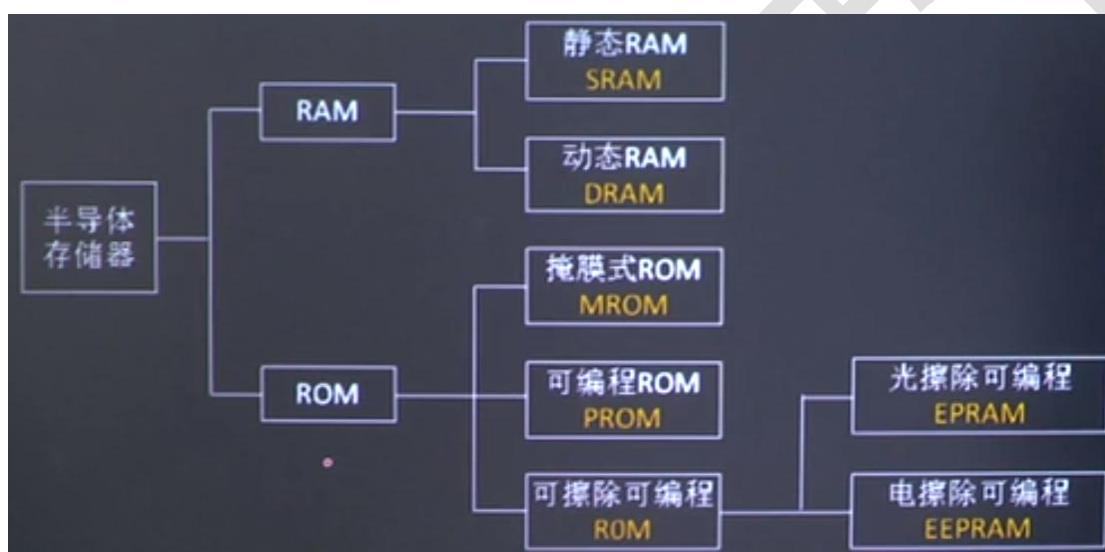
内存存储器:把通过系统总线直接与 CPU 相连、具有一定容量、存取速

度快的存储器称为内存储器，简称内存。

外存储器:把通过接口电路与系统总线相连、存储容量大而速度较慢的存储器称为外存储器，简称外存。

2. 半导体存储器的分类

从应用角度半导体存储器可分为两大类:随机读写存储器 RAM 和只读存储器 ROM。



3. 存储器的作用及特点

存储器是计算机用来存储信息的部件。

内存是计算机的重要组成部分。计算机要执行的程序和要处理的数据等都必须先要调入内存后方可被计算机读取并执行。

外存是用来存放当前暂不被 CPU 处理的程序或数据，以及一些需要永久性保存的信息。

外存中存放的信息必须调入内存后才能被 CPU 使用。

高速缓冲存储器 Cache 位于主存储器和 CPU 之间，用来存放正在执行的程序段和数据，以便 CPU 能高速地使用它们，**Cache** 的存取速度可

以与 CPU 的速度相匹配。但存储容量较小, 价格较高。

2.2 半导体存储器的基本概念

1. 存储器芯片的存储容量

存储容量是用来反映存储器芯片存储信息能力的。有两种表示方法:

①位表示法: 也称字位表示法, 即单元数 \times 位数/单元。

例如: 2114 SRAM 存储容量为 1K \times 4 (位)

表示这种存储器芯片有 1K 个单元(1024 个单元), 每个单元由 4 位二进制位组成。即可存放 4096 个二进制位

例如: 2716 EPROM 存储容量为 2K \times 8 (位)

表示这种存储器芯片有 2K 个单元(2048 个单元), 每个单元能存放 8 位二进制数。即可存放 16384 个二进制位。

②字表示法: 也叫字节数表示法。

当存储器芯片的每个存储单元位数是 8 位(1 个字节)时, 存储容量可直接用字节数表示(单元数表示)。

例如: 2716 EPROM 存储容量为 2KB, 即 2K \times 8(位)

字表示法通常用来表示存储器的容量。

2. 存储器芯片的引脚

存储器芯片的引脚分为地址引脚、数据引脚、控制引脚和其他引脚(电源、地等)。

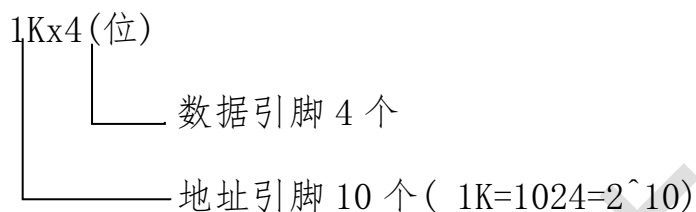
①地址引脚数目与存储单元数的关系

存储器芯片上有 n 个地址引脚, 芯片内部就有 2^n 个存储单元。

②数据引脚数目与存储单元数的关系

数据引脚数目等于存储单元的位数。

其实从存储器芯片的容量表示就可以知道存储芯片的地址引脚和数据引脚的数目。即:



反之,知道了存储芯片的地址引脚和数据引脚,也就知道了存储芯片的容量。

③控制引脚

选片信号 CS (或 CE) : 一个或两个。用来接收外部送来的片选信号以控制芯片是否工作。

读写控制引脚: OE 允许输入, WE 允许写入 (只有 RAM 芯片或 EEPROM 芯片才有此引脚)

例如: 对 6116 SRAM (2Kx8) 芯片, 它的引脚如下:

地址引脚 $A_{10} \sim A_0$, 共 11 个, 芯片内有 $2K(2^{11})$ 个单元。

数据引脚 $D_7 \sim D_0$, 共 8 个, 每个存储单元有 8 位。

控制引脚片选端 $\#CS$, 输入允许 $\#WE$, 输出允许 $\#OE$ 。

3.1 存储器的连接方法

CPU 对存储器进行访问时, 首先要在地址总线上发地址信号选择要访问的存储单元, 还要向存储器发出读/写控制信号, 最后在数据总线上进行信息交换。因此, 存储器与 CPU 的连接实际上就是存储器与系

统三总线的连接。

1. 与系统地址总线的连接

存储器与地址总线的连接分成两部分：

①低位地址线与存储器芯片的地址引脚直接连接，它们所传送的地址信息将能唯一地选中存储器芯片上某个存储单元，即完成片内寻址。

②高位地址线的全部或部分和存储器 I/O 端口控制信号(对 8086 系统是 $M/\#IO$, 对 8088 是 $IO/\#M$)，通过译码器或逻辑电路进行逻辑组合产生片选信号与存储器芯片的片选信号连接，完成存储器芯片的选择，即实现存储器芯片的片间寻址。

2. 与系统数据总线的连接

存储器芯片的数据引脚与系统的数据线直接连接，完成数据信息的传送。

3. 与系统控制总线的连接

来自 8086CPU 的读(RD)、写(WR)等控制信号，必须分别和存储器芯片上的输出允许(OE)、写控制(WE)等信号连接，以保证对存储器芯片的读写操作。

4. 高位地址线的连接方式

在高位地址线与存储器芯片的连接中一般有两种方法：[线选法](#)和[译码法](#)。

[线选法](#)就是直接将某高位地址线连接到存储器芯片的片选段。线选法不许外加逻辑电路，线路简单，但会出现一个单元的地址不惟一，和地址重叠问题。

译码法就是将高位地址线的全部或部分通过译码器或逻辑电路进行译码后与存储器芯片的片选信号连接。这种方法需要外加逻辑电路，线路较复杂。好处是存储单元的地址唯一，译码法又可分为全译码和部分译码。

①全译码

系统的所有高位地址线都参与译码，表现为每个存储单元只有一个物理地址。物理地址和存储单元一一对应。

②部分译码

系统的高位地址线中，只选用了其中部分地址参与译码，表现为一个存储单元有多个物理地址，并存在地址重叠问题。

③基本地址

在部分译码中，未参加译码的系统地址线状态取 0 时，所对应的物理地址被称为基本地址。

④重叠地址

在部分译码中，未参加译码的系统地址线状态取不全为 0 时，所对应的物理地址被称为基本地址。

实际上，在使用线选和部分译码时，一个存储芯片的地址范围会出现好几组地址范围，其中，有一个基本地址范围，有多个重叠地址范围。这跟未使用的地址线数目有关。

4.1 常见 SRAM 6264 芯片及其与系统的连接

6264(8Kx8 位)

Intel 6264 是 8Kx8 位 SRAM，单一的+5V 电源，所有的输入端和输出

端都与 TTL 电路兼容。它的电路原理图符号如图所示:

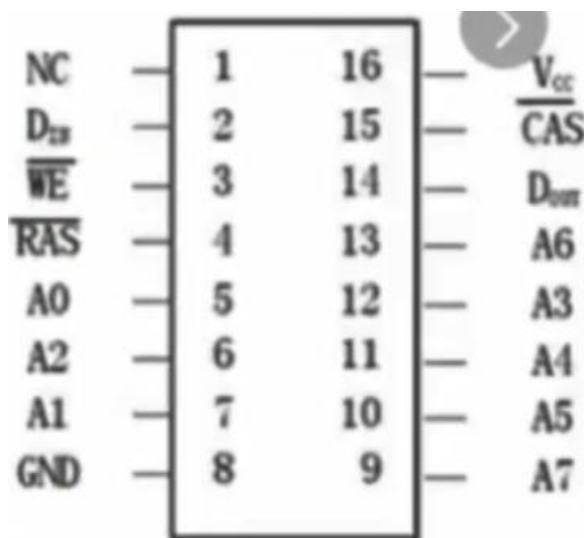


• 6264			
$A_0 \sim A_{12}$	地址线	NC	1 •
$I/O_0 \sim I/O_7$	双向数据线	A_{12}	2
\overline{CE}_1	片选线1	A_7	3
CE_2	片选线2	A_6	4
\overline{WE}	写允许	A_5	5
\overline{OE}	读允许	A_4	6
		A_3	7
		A_2	8
		A_1	9
		A_0	10
		I/O_1	11
		I/O_2	12
		I/O_3	13
		GND	14
		28	V_{CC}
		27	\overline{WE}
		26	CE_2
		25	A_8
		24	A_9
		23	A_{11}
		22	\overline{OE}
		21	A_{10}
		20	\overline{CE}_1
		19	I/O_8
		18	I/O_7
		17	I/O_6
		16	I/O_5
		15	I/O_4

\overline{WE}	\overline{CE}_1	CE_2	\overline{OE}	方式	$I/O_0 \sim I/O_7$
x	H	x	x	未选中(掉电)	高阻
x	x	L	x	未选中(掉电)	高阻
H	L	H	H	输出禁止	高阻
H	L	H	L	<u>读</u>	OUT
L	L	H	H	<u>写</u>	IN
L	L	H	L	<u>写</u>	IN

4.2 常见 DRAM 2164A 芯片及其与系统的连接

2164A (64Kx1 位)



引脚

- 地址线复用 A₀~A₇
- 行地址选通 RAS
- 列地址选通 CAS, 也起片选作用
- 分开的输入 D_{in} 和输出数据线 D_{out}

可以看出, 2164 只有 8 根地址线 A₇~A₀, 而按其存储容量, 片内寻址应使用 16 位地址线。这里采用了地址线复用技术, 只安排了一半地址线。使用时, 地址分时进行传送: 先送 8 位 (称为行地址), 再送 8 位 (称为列地址)。为此, 2164 设置了两个引脚, 用来分别输入行地址选通信号 RAS# 和列地址选通信号 CAS#。在 2164 内部设有行地址

锁存器和列地址锁存器。

(1) 作为“1 位”芯片，通常数据线只需要一根，但是 2164 采用了两根数据线 Din 和 Dout 这是为了对输入数据和输出数据分别进行缓冲。在使用时，这两个引脚在芯片外部连接在一起，接至 CPU 或系统数据总线上的某一位。

(2) 2164 没有设置读信号引脚，只设置了写信号引脚 WE#。同样，为了减少引脚的数目，2164 没有设置片选信号引脚，而是由行地址选通信号 RAS#兼作片选信号。

(3) 当 WE#和 RAS#同时有效时，表示进行写操作；当 WE#无效而 RAS#有效时，表示进行读操作。由于刷新是按行进行的，所以在刷新时只需要 RAS#有效。在 2164 中 RAS#起 3 个作用：

- ①当正常读/写时，进行行地址选通，将行地址送入行地址锁存器中；
- ②在刷新时，进行刷新行地址选通；
- ③兼作片选信号。

DRAM 2164A 与系统连接的几点说明：

(1) 片上的每个单元中只存放 1 位二进制码，每字节数据分别存放在 8 片芯片中；

(2) 系统的每一次访存操作需同时访问 8 片 2164A 芯片，该 8 片芯片必须具有完全相同的地址；

(3) 芯片的地址选择是按行、列分时传送，由系统的低 8 位送出行地址，高 8 位送出列地址。

结论：

(1) 每 8 片 2164A 构成一个存储体(单独一片则无意义);

(2) 每个存储体内的所有芯片具有相同的地址(片内地址),应同时被选中,仅有数据信号由各片分别引出。

4.3 存储器的扩展方法

存储器的扩展主要解决两个问题:一个是如何用容量较小(字和位较小)芯片,组成微机系统所需的存储器;另一个是组成的存储器如何与 CPU 的连接。

存储芯片的扩展包括位扩展、字扩展和字位同时扩展等三种情况。

①位扩展

位扩展是指存储芯片的字数(单元数)满足要求而位数不够,需要对每个存储单元的位数进行扩展。

例如:用 2114SRAM(1K X 4)芯片组成一个 1KB(1K X 8)的存储器。

②字扩展

字扩展是指存储芯片的位数满足要求而字(单元)数不够,需要对存储单元数进行扩展。

例如:用 2716EPROM(2Kx8)芯片组成一个 4KB(4KX8)的存储器。

③字位同时扩展

字位同时扩展是指存储芯片的位数和字数都不满足要求需要对位数和字数同时进行扩展。扩展的方法是先进行位扩展,组成一个满足位数要求的存储芯片组,再用这个芯片组进行字扩展,以构成一个既满足位数又满足字数的存储器。

例如:用 2114 SRAM(1Kx 4)芯片组成一个 4KB(4K x 8)的存储器。

在存储器的扩展时,常常要根据要扩展的存储器空间容量和可供选用的存储器芯片容量,计算出所需的存储器芯片数。通常有两种方法:

①公式法

$$\text{所需的芯片数} = \frac{\text{要求的存储空间容量 (字节数)}}{\text{芯片单元数}} \times \frac{8}{\text{位数/单元}}$$

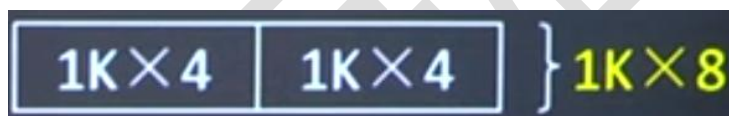
例如:用 2114 SRAM(1KX 4)芯片组成一个 4KB(4K X 8)的存储器。

$$\text{所需的芯片数} = 4K * 8 / 1K * 4 = 8 (\text{片})$$

②拼图法

例如:用 2114SRAM(1K x 4)芯片组成一个 4KB(4K x 8)的存储器。

(1) 位扩展:用 2 片 1Kx4 位的芯片拼接成一个芯片组, 容量扩展成 1Kx8 位。



(2) 字扩展:用上面的芯片组(每组 1Kx8 位) 4 组, 将容量最终扩展到 4K x 8 位(4KB)



真题演练

1. 断电后所存储资料会丢失的存储器是

- A. ROM B. RAM C. CD-ROM D. FLASH MEMA kY

2. EPROM 是指

- A. 只读存储器 B. 可编程的只读存储器
C. 可擦除可编程的只读存储器 D. 电可改写只读存储器

3. 某- SRAM 芯片其容量为 $2K \times 8$ 位, 除电源和接地线之外, 该芯片引出线的最小数目是_

- A. 24 B. 26 C. 20 D. 22

4. 某一计算机系统要配置 64KBRAM, 若用 6264 存储器芯片 ($8K \times 8$ 位), 则需该芯片 8 片, 6264 芯片上需连接 13 根系统地址线。

5. 设有一块 $4K \times 8$ 位存储器芯片, 其有 12 条地址线和 8 条数据线。

6. 若用 1024×1 位 RAM 芯片组成 16KB 的存储器, 需要 128 芯片, 至少需 14 地址线, 在地址线中有 10 位参与片内寻址。