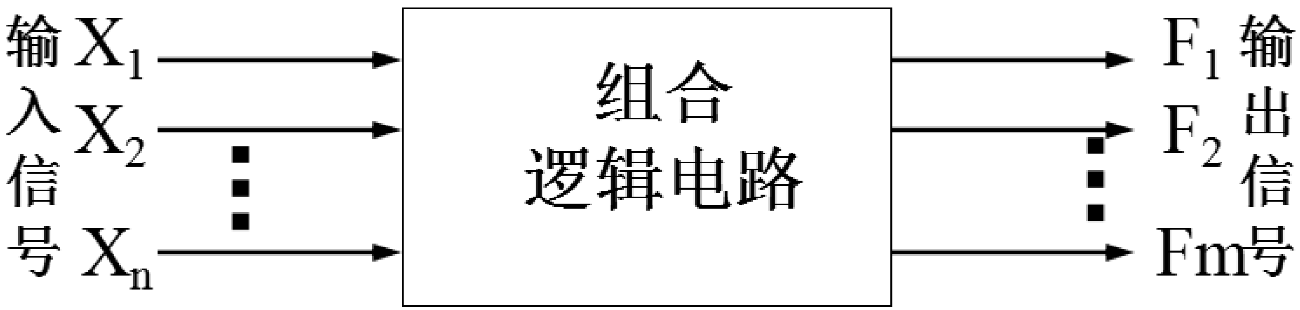
Lecture 05 组合逻辑电路OK

一、组合逻辑电路概述

若逻辑电路在任何时刻产生的稳定输出值仅仅取决于该时刻各输入值的组合，而与过去的输入值无关，则称为**组合逻辑电路**。



可用一组逻辑函数表达式来描述其逻辑功能，函数表达式可表示为：

$$F_i = f_i(X_1, X_2, \cdots, X_n) \quad i = 1, 2, \cdots, m$$

组合电路具有两个**特点**：

1）由逻辑门电路组成，不包含任何记忆元件；

2）信号是单向传输的，不存在反馈回路。

二、组合逻辑电路分析

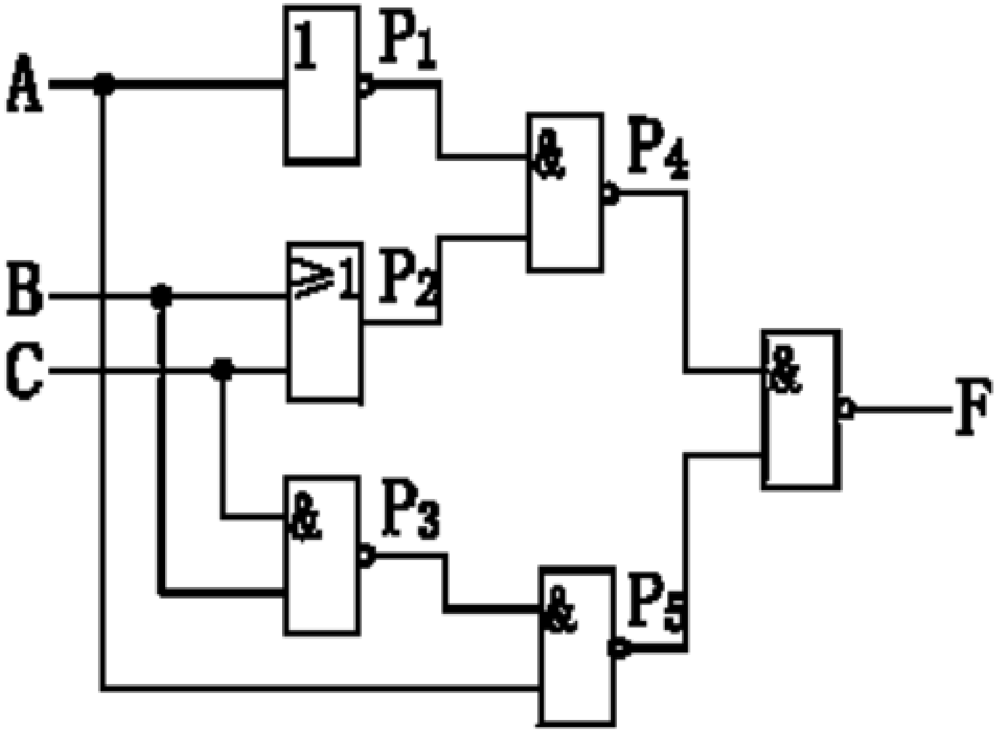
所谓**逻辑电路分析**，是指对一个给定的逻辑电路，找出其输出与输入之间的逻辑关系。

一般步骤如下：

1. 根据逻辑电路写出输出函数表达式
2. 化简输出函数表达式
3. 列出输出函数真值表

4. 功能评述与评价

【例 1】分析下图所示组合逻辑电路：



【分析】输出函数：

$$P_1=\overline{A}，\ P_2=B+C$$

$$P_3=\overline{BC}$$

$$P_4=\overline{P_1P_2}=\overline{\overline{A}(B+C)}$$

$$P_5=\overline{AP_3}=\overline{A\overline{BC}}$$

$$F=\overline{P_4P_5}=\overline{\overline{\overline{A}(B+C)}\,\overline{A\overline{BC}}}$$

化简：$F=\overline{\overline{\overline{A}(B+C)}\,\overline{A\overline{BC}}}$

$$=\overline{A}(B+C)+A\overline{BC}$$

$$=\overline{A}B+\overline{A}C+A(\overline{B}+\overline{C})$$

$$=\overline{A}B+\overline{A}C+A\overline{B}+A\overline{C}$$

$$=(\overline{A}B+A\overline{B})+(\overline{A}C+A\overline{C})$$

$$=(A\oplus B)+(A\oplus C)$$

真值表：

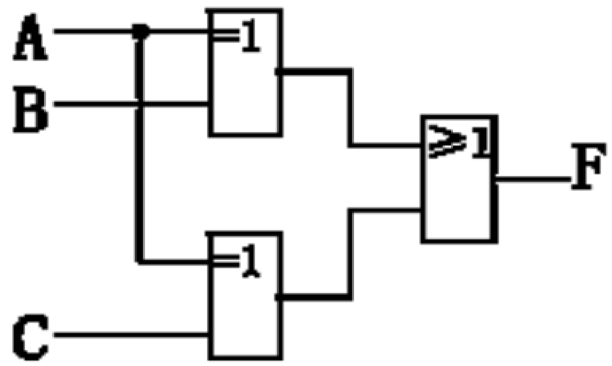
1，

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

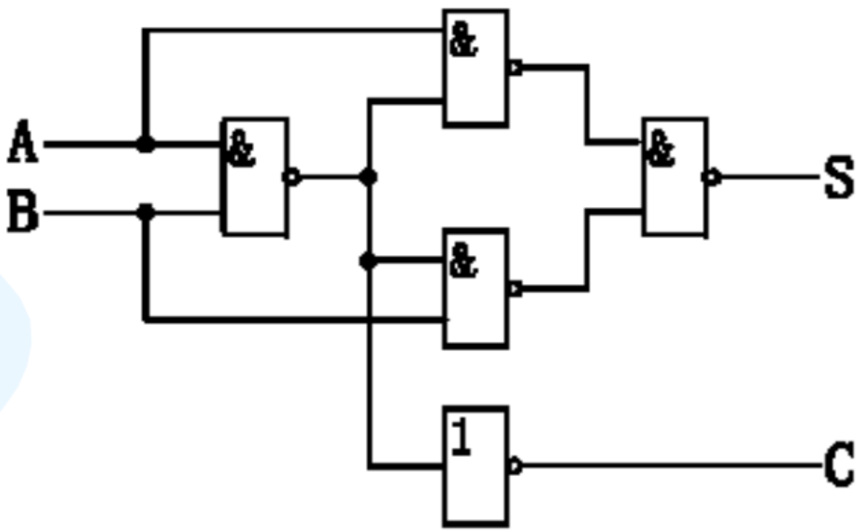
功能评述：由真值表可知，该电路具有检查输入信号取值是否一致的逻辑功能，一旦输出为1，则表明输入不一致。通常称该电路为“**不一致电路**”。

由分析可知，该电路的设计方案并不是最简的。根据化简后的输出函数表达式，可采用**异或**

门和或门画出实现给定功能的逻辑电路，如下图所示：



【例 2】分析下图所示逻辑电路：



【分析】**输出函数**：

$$S=\overline{\overline{\overline{AB}\cdot A}\cdot\overline{\overline{AB}\cdot B}}$$

$$C=\overline{\overline{AB}}$$

化简： $S=\overline{\overline{\overline{AB}\cdot A}\cdot\overline{\overline{AB}\cdot B}}=\overline{AB}\cdot A+\overline{AB}\cdot B$

$$=(\bar{A}+\bar{B})A+(\bar{A}+\bar{B})B$$

$$=A\bar{B}+\bar{A}B=A\oplus B$$

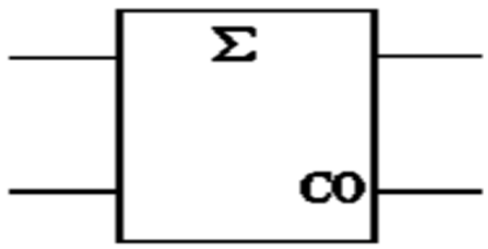
$$C=\overline{\overline{AB}}$$

真值表：

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

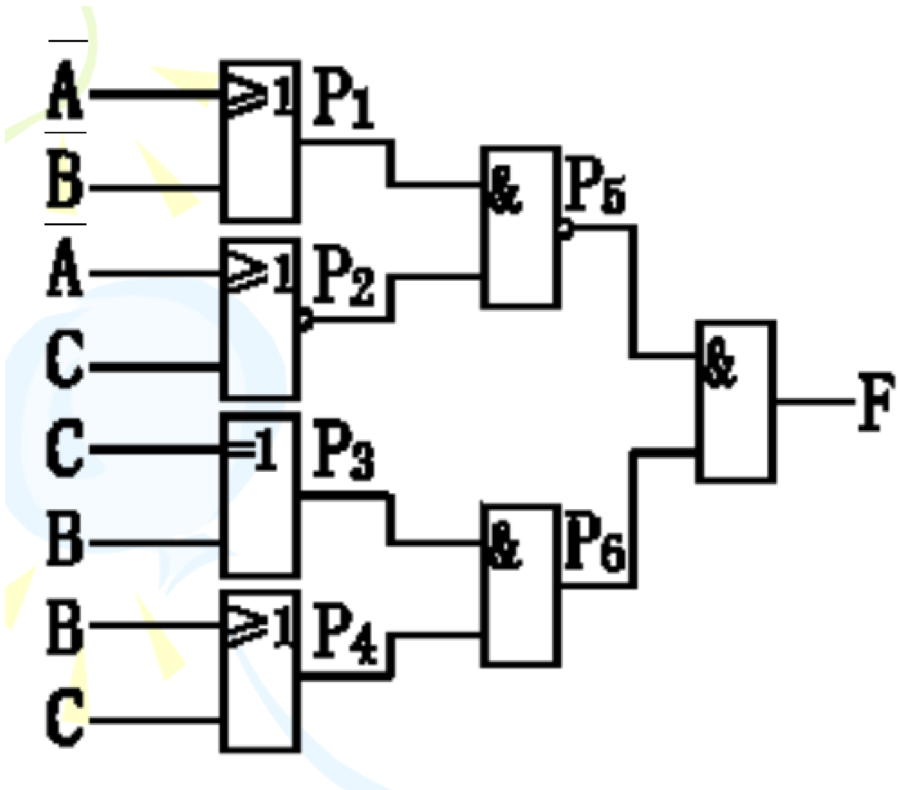
功能描述：由真值表可以看出，若将 A、B 分别作为一位二进制数，则 S 是 A、B 相加的“和”，而 C 是相加产生的“进位”。该电路称作“**半加器**”，它能实现两个一位二进制数的加法运算。

半加器已被加工成小规模集成电路，其逻辑符号如下：



说明：在电路本身并不复杂的时候，也可以直接根据电路列真值表！

【例 3】分析下图所示组合逻辑电路：



【分析】**输出函数**：

$$F=\overline{(\bar{A}+\bar{B})\overline{\bar{A}+C}}$$

$$\cdot(B\oplus C)(B+C)$$

化简：$F=\overline{(\bar{A}+\bar{B})\overline{\bar{A}+C}}(B\oplus C)(B+C)$

$$=\overline{\overline{AB}\,\overline{\bar{A}+C}}(B\oplus C)(B+C)$$

$$=(AB+\bar{A}+C)(B\oplus C)(B+C)$$

$$=(AB+\bar{A}+C)(\bar{B}C+B\bar{C})(B+C)$$

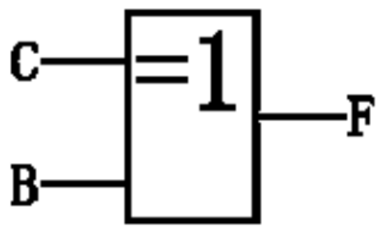
$$=(AB+\bar{A}+C)(B\bar{C}+\bar{B}C)$$

$$=AB\bar{C}+\bar{A}B\bar{C}+\bar{A}\bar{B}C+\bar{B}C$$

$$= B\overline{C} + \overline{B}C = B \oplus C$$

根据化简结果可知，该电路实现“**异或**”逻辑功能。

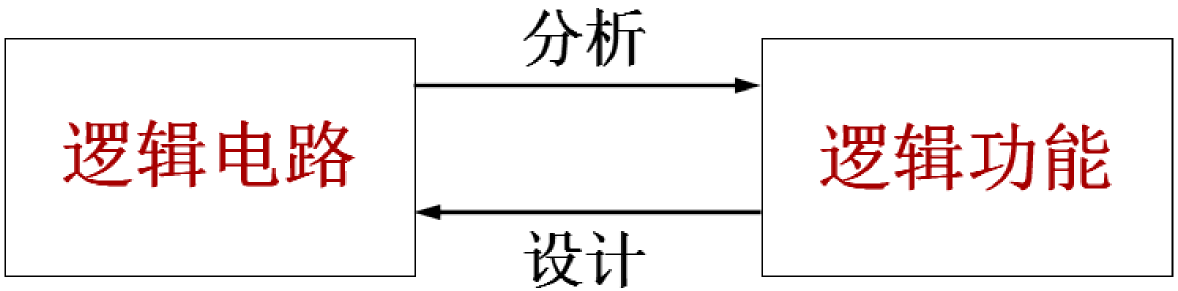
显然，原逻辑电路的设计是不合理的，该电路的逻辑功能只需要一个异或门便能实现，其逻辑电路可简化如下：



从上述例子可以看出，通过对电路进行分析，不仅可以找出电路输入、输出之间的关系，确定电路的逻辑功能，同时还能对某些设计不合理的电路进行改进和完善。

三、组合逻辑电路设计

根据问题要求完成的逻辑功能，求出在特定条件下实现给定功能的逻辑电路，称为**逻辑设计**，又叫做**逻辑综合**。



一般过程：

1. 建立给定问题的逻辑描述，可以采用真值表法和**分析法。**

2. 求出逻辑函数的最简表达式

3. 选择逻辑门类型并将逻辑函数变换成相应形式

4. 画出逻辑电路图

根据实际情况，可跳过其中的某些步骤。

【例 4】设计一个三变量“多数表决电路”。

分析：逻辑变量 A、B、C 分别代表参加表决的 3 个成员：0 表示反对，1 表示赞成；逻辑变量 F 表示表决结果：0 表示被否定，1 表示通过。真值表如左：

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

F 的最小项表达式为：

$$F(A,B,C)=\sum m(3,5,6,7)$$

$F(A,B,C)=\sum m(3,5,6,7)$的卡诺图：

C \ AB	00	01	11	10
0	0	0	1	0
1	0	1	1	1

F的最简“与-或”式为：

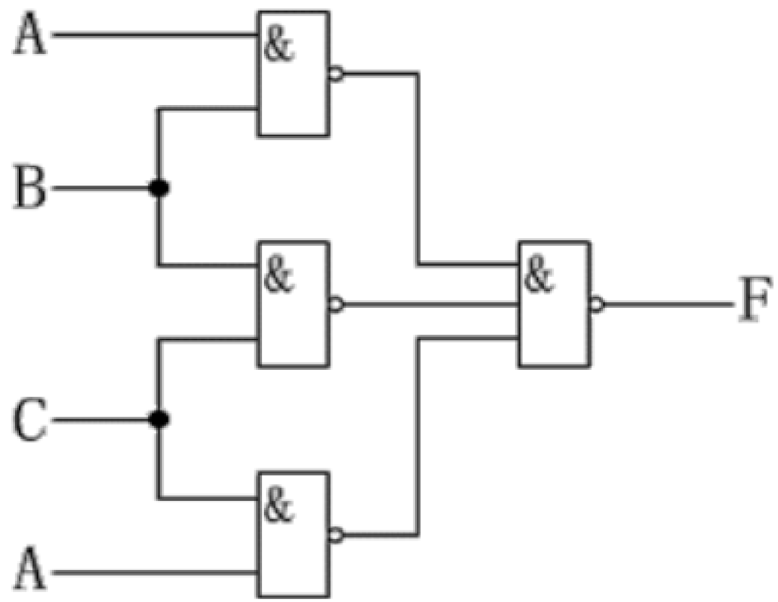
$$F(A,B,C)=AB+AC+BC$$

假定采用**与非门**实现给定功能的电路，则应

将上述表达式变换成“与非”式：

$$F(A,B,C)=AB+AC+BC=\overline{\overline{AB}\cdot\overline{AC}\cdot\overline{BC}}$$

由函数的“与非”式，可画出实现给定功能的逻辑电路如右图所示：



【例 5】设计一个比较两个三位二进制数是否相等的**数值比较器**。

分析：令两个 3 位二进制数分别为 $A = a_3a_2a_1$，$B = b_3b_2b_1$，比较结果为函数 F。

当 A=B 时，F 为 1；否则 F 为 0。

显然，该电路有 6 个输入变量，1 个输出函数。

由于二进制数 A 和 B 相等，必须同时满足

$a_3 = b_3$、$a_2 = b_2$、$a_1 = b_1$，而$a_i = b_i$只有a_i和b_i同时为0或者同时为1两种情况，可用$\overline{a}_i\overline{b}_i + a_i b_i = a_i \odot b_i$表示。因此，该问题可用逻辑表达式描述为：

$$F = (\overline{a}_3\overline{b}_3 + a_3 b_3)(\overline{a}_2\overline{b}_2 + a_2 b_2)(\overline{a}_1\overline{b}_1 + a_1 b_1)$$

假定将上述逻辑表达式展开成“与-或”式，则表达式中包含8个6变量“与项”。

假定采用**异或门**和**或非门**实现给定功能，可

将逻辑表达式作如下变换：

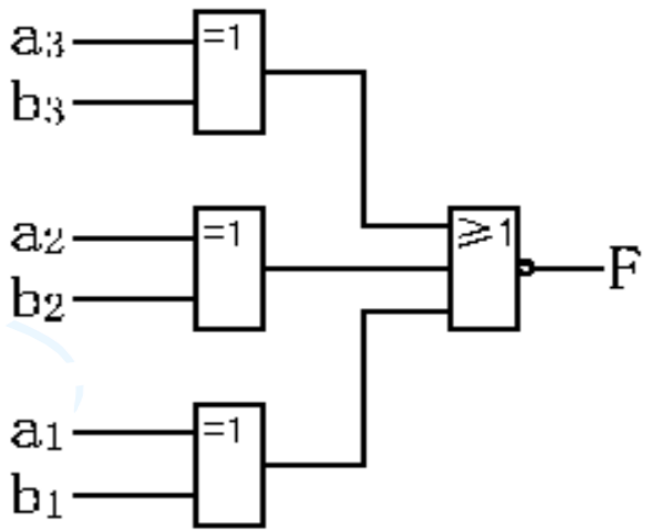
$$F=(\bar{a}_3\bar{b}_3+a_3b_3)(\bar{a}_2\bar{b}_2+a_2b_2)(\bar{a}_1\bar{b}_1+a_1b_1)$$

$$=(a_3\odot b_3)(a_2\odot b_2)(a_1\odot b_1)$$

$$=\overline{a_3\oplus b_3}\cdot\overline{a_2\oplus b_2}\cdot\overline{a_1\oplus b_1}$$

$$=\overline{a_3\oplus b_3+a_2\oplus b_2+a_1\oplus b_1}$$

根据变换后的表达式可画出逻辑电路图如下：



再如：设计一个电路，判断一个 8421BCD 码形式的 1 位数是否为合数。

解答：真值表如下

A	B	C	D	F	A	B	C	D	F	A	B	C	D	F	A	B	C	D	F
0	0	0	0	0	0	1	0	0	1	1	0	0	0	1	1	1	0	0	d
0	0	0	1	0	0	1	0	1	0	1	0	0	1	1	1	1	0	1	d
0	0	1	0	0	0	1	1	0	1	1	0	1	0	d	1	1	1	0	d

0	0	1	1	0	0	1	1	1	0	1	0	1	1	d	1	1	1	1	d

如果利用无关项化简，卡诺图如下：

CD / AB	00	01	11	10
00				
01	1			1
11	d	d	d	d
10	1	1	d	d

$$F = A + B\overline{D}$$