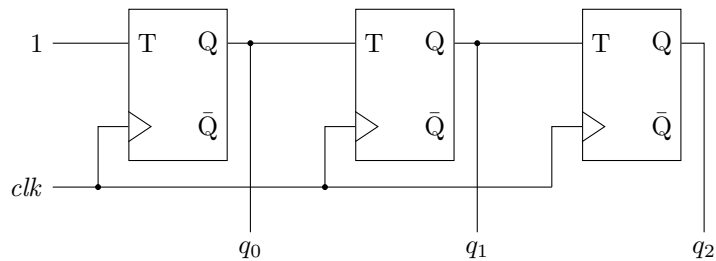


# Logika cyfrowa

Lista zadań nr 7

Termin: 20 kwietnia 2020

1. Zaprojektuj 3-bitowy **licznik synchroniczny z ładowaniem równoległym** przy użyciu przerzutników typu T.
2. Zaprojektuj 3-bitowy licznik synchroniczny odliczający w górę lub w dół, wykorzystujący przerzutniki typu T. Układ powinien zawierać wejście  $\overline{up}/down$ .
3. Poniższy układ wygląda jak licznik. Jak wygląda jego sekwencja odliczania?



4. Zaprojektuj układ obliczający uzupełnienie do dwóch  $n$ -bitowej liczby binarnej, wykorzystując rejestr przesuwny z ładowaniem równoległym oraz przerzutnik. Zasada działania układu powinna być następująca:
  - liczba wejściowa jest ładowana w jednym cyklu do rejestru,
  - w  $n$  cyklach układ oblicza uzupełnienie do dwóch,
  - wynik można odczytać z wyjść rejestru.
5. Jednocyfrowy **licznik BCD** z wykładu posiada 6 nieużywanych stanów. Określ, jaki będzie kolejny stan licznika dla każdego z tych stanów. Co się stanie, jeśli z powodu usterki układ znajdzie się w jednym z nich?
6. Zaprojektuj obwód, który, dla zegara wejściowego o częstotliwości 50 MHz, wygeneruje zegar o okresie 50 ns.
7. Zaprojektuj obwód, który, po otrzymaniu sygnału startowego, wygeneruje na swoim wyjściu stan wysoki przez dokładnie 12 cykli, po czym zmieni stan wyjścia na niski. Wyjście powinno pozostać w stanie niskim do pojawienia się kolejnego sygnału startowego.