西安电子科技大学

___电子线路实验 (Ⅱ) 课程实验报告

实验名称 ___ 电饭煲控制系统

指导教师评语:

指导教师:

_____年___月___日

实验报告内容基本要求及参考格式

- 一、实验目的
- 二、实验所用仪器(或实验环境)
- 三、实验基本原理及步骤(或方案设计及理论计算)
- 四、实验数据记录(或仿真及软件设计)
- 五、实验结果分析及回答问题(或测试环境及测试结果)

实验七 大规模集成数字电路设计

一、实验目的

- 1、熟悉大规模集成数字电路的设计方法。
- 2、熟悉数字系统调试及故障排除方法。

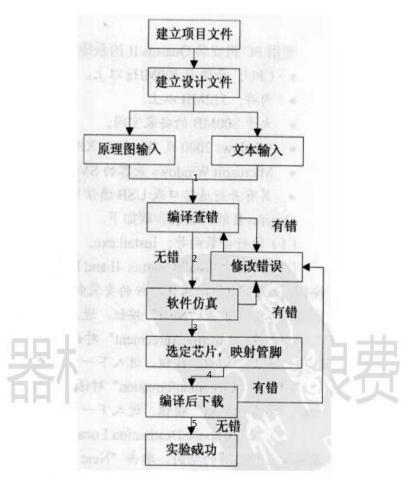
为达到以上目的,学生应具备基本的自主学习能力、对实验结果数据进行处理和 分析的能力和设计实验方案进行实验的能力。

二、实验原理

第一周:崭新的实验课程,需要崭新的电路设计。请设计一个你认为最崭新的数字电路(必须与实验五、六和其他小组不同,使用芯片 EPM7128SLC84-15!),提交设计报告,并选派一个实验组携纸质版参加筛选试做。扣除试做满分后的设计分根据第二周选做结果评定,选做一组扣1分直至0分,筛选未过组取筛选通过设计的最低分。具体要求如下:

- 以小组为单位,标准设计组成员必须是5~6 人,自由组合,每人只能参加一个组,最 多接受一个非标准组。
- 每个组交一个pdf格式的设计报告,用满分组员名+简短的设计名命名,如陈某某组时钟.pdf,其它要求同实验报告。此外,只要认为有用的内容,都可写入设计报告,例如,崭新点,根据特定要求对需求、研制成本和性价比的分析等。抄袭零分。
- 为鼓励竞争,设计报告中必须包含自评成绩:最少一个100分,n人总分等于80n。
- 时间:一周。之后,课代表将公布设计报告(要筛除的话,我会联系课代表),未看到的同学请与课代表联系。注意时间节点。

第二周:在公布的全部设计中选做一个,根据实验结果评定实验分。



设计流程(分六步记分)

三、 实验仪器

1、 数字逻辑电路实验箱+CPLD开发板

1块

四、 实验内容(自由)及步骤

实验题目在筛选后公布的全部设计电路中选择。

五、实验注意事项

✓ 两人一实验组(12分钟)接力完成,课前在课代表处排号(过时重排!);请课

27

四、实验内容(自由)及步骤

1、实验名称

电饭煲控制系统

2、功能介绍

本设计基于 VHDL 语言,模仿完成了一台家用电饭煲的功能.具有开关 start,模式 model 调节分为小火精煮 0 和大火快煮 1,根据外部输入温度 变化控制输出端 heat 加热模式变化,并在开始后自动计时,在两种模式 的不同停止时间下,到时间 beep 开始响动,提示时间已到,后过设定好的时间 beep 自动停止响动.

3、设计创新点

我们利用 VHDL 语言来实现电饭煲的功能,将所学知识与生活所需结合到了一起,真正做到了学以致用。在家用电饭煲的基础上,我们着重强化了计时提醒设置,当饭煮好后,蜂鸣器就会即时提醒,让人来即时关闭,可以节约能源。

3、程序代码

LIBRARY IEEE;

USE IEEE.STD_LOGIC_1164.ALL;

use ieee.std logic signed.all;

entity dfg is

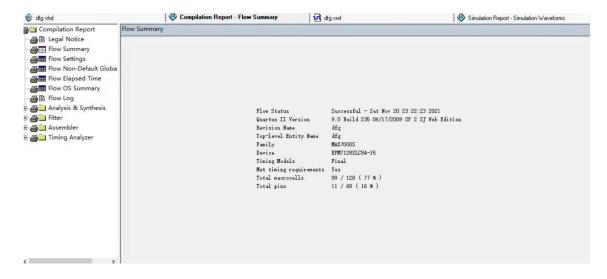
PORT(

clk: IN STD LOGIC;

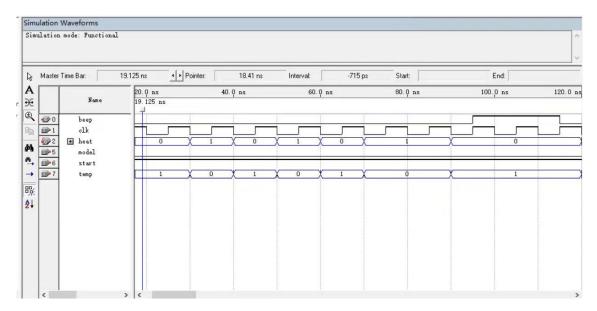
```
start: IN STD_LOGIC;
       model: IN STD_LOGIC;
      temp: IN STD_LOGIC;
       heat: OUT STD_LOGIC_VECTOR(0 TO 1);
       beep: OUT STD_LOGIC
      );
END dfg;
ARCHITECTURE timer OF dfg is
SIGNAL timetemp1: STD_LOGIC_VECTOR(0 TO 3);
SIGNAL count1: STD_LOGIC_VECTOR(0 TO 3);
BEGIN
PROCESS(clk,model)
variable count :integer:=0;
variable count1 :integer:=0;
variable timetemp: integer range 0 to 1800;
begin
if model='0' then
       timetemp:=9;
   elsif model='1' then
```

```
timetemp:=18;
   else
       timetemp:=NULL;
end if;
if clk'event and clk='1' and start='1'then
   count:=count+1;
   if count>timetemp then
       count1:=count1+1;
       beep<='1';
       if count1=3 then
        beep<='0';
        count1:=0;
        count:=0;
       end if;
   end if;
end if;
end process;
PROCESS(start,model,temp)
BEGIN
if start='1' then
```

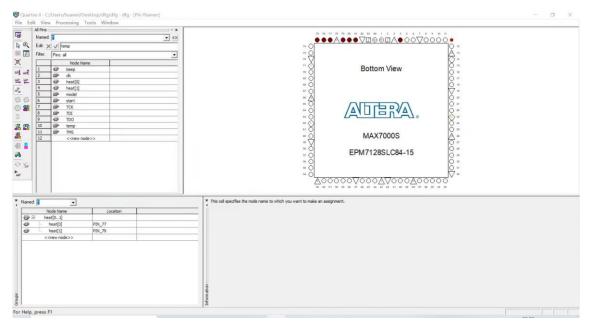
```
if model='0'then
   if temp='0' then
       heat<="01";
   else
       heat<="00";
    end if;
    end if;
    if model='1'then
   if temp='1' then
       heat<="11";
   else
       heat<="00";
    end if;
    end if;
end if;
end process;
end timer;
4、Flow Summary:
```



5、仿真波形图:



Pinplaner 截图



波形解释:

输入为

start 总使能

clk 时钟端

model 模式有 0 1

- 0 为定时时间短 火力大
- 1 为定时时间长 火力小

temp 为外来输入温度变化 若为 0 表示温度降低 在 heat 端输出若为

11 或 01 温度升高 heat 输出 00 不加热 使温度保持在同一水平

输出端为

Heat 有三档 00 为不加热 01 为加热 11 为加强热

beep 在定时时间到时候使能 开始响提示时间已到,再过一段时间后自动不响

五、实验过程中出现的问题及解决办法

编写代码过程中出现很多错误.由于纯属于原创创作,只有简单的基础

让我们在独自编写崭新的程序和完善过程中遇到了许多困难.而且我们想完成更多的功能,每增加一个功能就会遇到一些问题,让我们的编译困难重重.

解决办法:通过去图书馆查找资料,网上寻找编译错误的问题,不断学习终于完善了我们想要的功能,实现了预定的操作.

六、实验心得

在本次实验中,我们对设计大规模集成数字电路有了更深的理解,也对实际工程有了更深的体会。单从学术上说,我们对于 VHDL 的编程有了更加深入的理解,对他的掌握运用也更加娴熟。更广泛的说,此次实验锻炼了我们的意志与耐力,也提升了对于完成一项工程的责任意识,这将是受益终生的品质。

七、组内自评

刘嘉欣 100

商洪伟 80

原玮浚 80

张天伟 70

王雪彤 70