

1. 冯诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区别它们的依据是：

- A. 指令操作码的译码结果
- B. 指令和数据的寻址方式
- C. 指令周期的不同阶段
- D. 指令和数据所在的存储单元

C。通常完成一条指令可以分为取址、译码、执行三个阶段。在取址阶段通过访问存储器可将指令取出。在执行阶段通过访问存储器可以将操作数取出。这样，虽然指令和数据都是以二进制代码形式存放在存储器中，但 CPU 可以判断在取址阶段访问存储器去除的二进制代码是指令，在执行阶段访存取出的是数据。

2. 某计算机的 Cache 共有 16 块，采用二路组相联映射方式（即每组两块）。每个主存块大小为 32 字节，按字节编址。主存 129 号单元所在的主存块应装入到 Cache 的组号是：

- A. 0
- B. 1
- C. 4
- D. 6

C。由于 Cache 共有 16 块，采用二路组相联，因此共有 8 组，0，1，2，……，7。贮存的某一字块按模 8 映射到 Cache 某组的任意字块中，即主存的第 0，8，16……字块可以映射到 Cache 的第 0 组 2 个字块的任一字块中，而 129 号单元是位于第 4 块主存块中，因此将映射到 Cache 第 4 组 2 个字块的任一字块中。

3. 某计算机字长 16 位，主存按字节编址，转移指令采用相对寻址，由两个字节组成，第一字节为操作码字段，第二字节为相对位移量字段。假定取指令时，没取一个字节 PC 自动加 1。若某转移指令所在的主存地址为 2000H，相对位移字段的内容为 06H，则该转移指令成功转移后目标地址是：

- A. 2006H
- B. 2007H
- C. 2008H
- D. 2009H

C。相对寻址 $EA=(PC)+A$ ，首先要求的是取指令后 PC 的值。转移指令由两个字节组成，每取一个字节 PC 自动加 1，因此取指令后 PC 值为 2002H，故 $EA=(PC)+A=2002H+06H=2008H$ 。

4. 下列关于 RISC 的叙述中，错误的是：

- A. RISC 普遍采用微程序控制器
- B. RISC 大多数指令在一个时钟周期内完成
- C. RISC 的内部通用寄存器数量相对 CISC 多
- D. RISC 的指令数、寻址方式和指令格式相对 CISC 少

A。相对于 CISC 计算机，RISC 计算机的特点是指令数少；指令长度固定，指令格式和寻址种类少；只有取数/存数指令访问存储器，数据传送的操作均在寄存器之间进行；CPU 中动用寄存器多；大部分指令在一个或小于一个机器周期内完成；以硬布线逻辑为主，不用或者少用微程序控制。

5. 相对于微程序控制器，硬布线控制器的特点是：

- A. 执行指令速度慢，指令功能的修改和扩展容易
- B. 指令执行速度慢，指令功能的修改和扩展难
- C. 执行指令速度快，指令功能的修改和扩展容易
- D. 执行指令速度快，指令功能的修改和扩展难
- E. 执行指令速度快，指令功能的修改和扩展难。硬布线控制器的速度取决于电路延迟，所以速度快。微程序控制器采用存储程序原理，每条指令都要访控存，所以速度慢。硬布线控制器采用专门的逻辑电路实现，修改和扩展困难。

6. 下列寄存器中，汇编语言程序员可见的是：

- A. 存储器地址寄存器 MAR
- B. 程序计数器 PC
- C. 存储器数据寄存器 MDR
- D. 指令寄存器 IR

B。汇编语言程序员可以通过指定待执行指令的地址来设计 PC 值，而 IR、MAR、MDR 是 CPU 的内部工作寄存器，对程序员不可见。

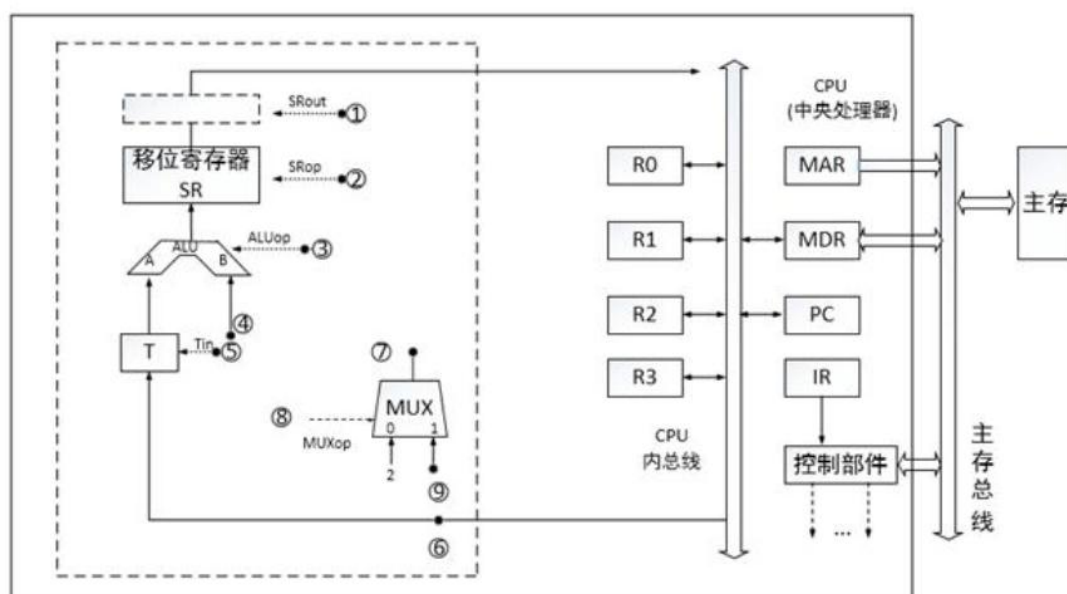
7. 下列选项中，不会引起指令流水线阻塞的是：

- A. 数据旁路（转发）
- B. 数据相关
- C. 条件转移
- D. 资源冲突

A. 由三种相关可能引起流水线阻塞：①结构相关，又称为资源相关；②数据相关；③控制相关，主要由转移指令引起。

数据旁路技术，其主要思想是不必待某条指令的执行结果送回寄存器，再从寄存器中取出该结果，作为下一条指令的资源操作数，而是直接将执行结果送到其他指令所需要的地方，这样可以使流水线不发生停顿。

8. 某 16 位计算机主存按字节编码。存取单位为 16 位；采用 16 位定长指令格式；CPU 采用单总线结构，主要部分如下图所示。图中 R0~R3 为通用寄存器；T 为暂存器；SR 为移位寄存器，可实现直送（mov）、左移一位（left）、右移一位（right）3 种操作，控制信号为 Srop，SR 的输出信号 SROUT 控制；ALU 可实现直送 A（mov）、A 加 B（add）、A 减 B（sub）、A 与 B（and）、A 或 B（or）、非 A（not）、A 加 1（inc）7 种操作，控制信号为 ALUop。



回答以下问题：

- (1) 图中哪些寄存器是程序员可见的？为何要设计暂存器 T？
- (2) 控制信号 ALUop 和 SROP 的位数至少各是多少？
- (3) 控制信号 SROUT 所控制部件的名称或作用是什么？
- (4) 端点①~⑨中，哪些端点须连接到控制部件的输出端？
- (5) 为完善单总线数据通路，需要在端点①~⑨中相应的端点之间添加必要的连线。写出连线的起点和终点，以正确表示数据的流动方向。
- (6) 为什么二路选择器 MUX 的一个输入端是 2？

答：

- (1) 图中程序员可见的寄存器有通用寄存器 R0~R3 和程序计数器 PC；设置暂存器 T 用于暂存数据总线发送的数据。
- (2) ALUop 和 SROP 的位数分别为 3, 2。
- (3) SROUT 所控制的部件作用是控制计算机运算结果的输出。
- (4) 须连接到控制部件的输出端端点有①②③⑤⑧。
- (5) ⑥→⑨，⑦→④。
- (6) 使 PC 自增 2 以获取下一条指令地址。