1、某计算机系统按字节编址,采用二级页表的分页存储管理方式,虚拟地址格式如下所示: 10 位 10 位 12 位

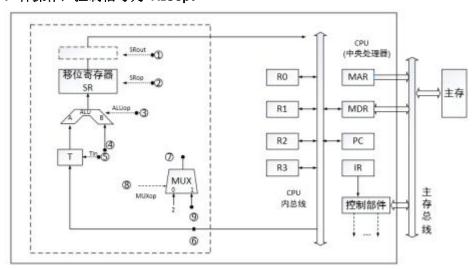
页目录号 页表索引 页内偏移量

请回答下列问题。

- 1) 页和页框的大小各为多少字节? 进程的虚拟地址空间大小为多少页?
- 2) 假定页目录项和页表项均占 4 个字节,则进程的页目录和页表共占多少页?要求写出计算过程。
- 3) 若某指令周期内访问的虚拟地址为 0100 0000H 和 0111 2048H,则进行地址转换时共访问多少 个二级页表?要求说明理由。

答:

- 1) 页和页框大小均为 4KB 。进程的虚拟地址空间大小为 232/212=220 页。
- 2) (210*4) /212 (页目录所占页数) + (220*4) /212 (页表所占页数) =1025 页。
- 3)需要访问一个二级也表。因为虚拟地址 0100 0000H 和 0111 2048H 的最高 10 位的值都是 4 ,访问的是同一个二级页表。
- 2、某 16 位计算机的主存按字节编码,存取单位为 16 位; 采用 16 位定长指令字格式; CPU 采用单总线结构,主要部分如下图所示。图中 R0~R3 为通用寄存器; T 为暂存器; SR 为移位寄 存器,可实现直送(mov)、左移一位(left)和右移一位(right)3 种操作,控制信号为 SRop,SR 的 输出由信号 SRout 控制; ALU 可实现直送 A(mova)、A 加 B(add)、A 减 B(sub)、A 与 B(and)、A 或 B(or)、非 A(not)、A 加 1(inc) 7 种操作,控制信号为 ALUop。



请回答下列问题。

- 1)图中哪些寄存器是程序员可见的?为何要设置暂存器 T?
- 2) 控制信号 ALUop 和 SRop 的位数至少各是多少?
- 3) 控制信号 SRout 所控制部件的名称或作用是什么?
- 4) 端点①~⑨中,哪些端点须连接到控制部件的输出端?
- 5)为完善单总线数据通路,需要在端点①~⑨中相应的端点之间添加必要的连线。写出 连线 的起点和终点,以正确表示数据的流动方向。
- 6) 为什么二路选择器 MUX 的一个输入端是 2?
- 答: 1)程序员可见寄存器为通用寄存器(RO ~ R3)和 PC 。因为采用了单总线结构,

因此,若无暂存器 T ,则 ALU 的 A 、 B 端口会同时获得两个相同的数据,使数据通路不能正常工作。

- 2)ALU 共有 7 种操作,故其操作控制信号 ALUop 至少需要 3 位;移位寄存器有 3 种操作,其操作控制信号 SRop 至少需要 2 位。
- 3)信号 SRout 所控制的部件是一个三态门,用于控制移位器与总线之间数据通路的连接与断开。
 - 4)端口(1)、(2)、(3)、(5)、(8)须连接到控制部件输出端。
 - 5) 连线 1 , 6 → 9; 连线 2, 7 → 4.
- 6) 因为每条指令的长度为 16 位,按字节编址,所以每条指令占用 2 个内存单元,顺序执行时,下条指令地址为 (PC)+2 。 MUX 的一个输入端为 2 ,可便于执行 (PC)+2 操作。
- 3、假设对于 44 题中的计算机 M 和程序 P 的机器代码,M 采用页式虚拟存储管理。P 开始执行时,(R1)= (R2)=0. (R2)=1000,其机器代码已调入主最后存但不在 Cache 中;数组 A 未调入主存,其所有数组元素在同一页,并存储在磁盘同一个地区,请回答下列问题,并说明理由。
- (1) P 执行结束时, R2 的内容是多少?
- (2) M 的指令 Cache 和数据 Cache 分离,若指令 Cache 共有 16 行,Cache 和主存交换的块大小为 32 字节,则其数据区的容量是多少?若仅考虑程序段 P 的执行,则指令 Cache 的命中率为多少?
- (3) P在执行过程中, 哪条指令的执行可能发生溢出异常? 哪条指令的执行可能产生缺页异常? 对于数组 A的访问, 需要读磁和 TLB 至少各多少次?
- 答: (1) 由于(R6) =1000, 故(R2) =1000;

解析:因为 R2 里面存放的是循环变量 i,而 R6 里面存放的是循环的边界 1000,故当循环执行结束后, i=1000,即 R2 的内容是 1000;

(2) 指令 Cache 数据区的容量 16×32B=512B; 99.98%(过程见解析);

解析: 此题没有什么难度,可以认为 Cache 每一行就是一个独立的块,由于每块大小应和主存块大小一致,故所得。 因为程序段共有 6 条指令,占 24 字节,小于一个主存块的大小(32B),故所有指令都在同一个主存块中,起始地址为 0804 8100H。当读取第一个指令时,Cache 不命中,将 P 所在的主存块调入 Cache 中的某一行,以后每次读取指令,Cache 都命中,所以在 1000 次循环当中只出现了一次指令访问缺失,所以 Cache 的命中率为:

(1000×6-1) / (1000×6) =99.98%

(3) P 执行的过程中,指令 4(或 add R1,R1,R5)的执行可能发生溢出异常; load 指令 (指令 3)的执行可能会产生缺页异常。因为 load 指令需要读取数组 A 的内容,当数组 A 不在主存时发生缺页异常。;对于数组 A 的访问,需要读磁盘一次,读 TLB 1001次(过程见解析);

解析:

- 1. 因为指令 4 实际上对应的是 sum+=A[i]这一过程,这样有可能因为所得的结果超出了寄存器 R1 所能表示的最大的数而发生溢出异常;而其余的指令的运算都是涉及地址的运算或者是循环变量的自增(对于自增运算,只要 R6 和 R2 位数一致,就不可能溢出)是不会出现溢出的;
- 2. load 指令需要访问数组 A 中的元素 A[i], 当数组 A 不在主存当中时就发生缺页异常。
- 3. 当第一次执行 load 指令时,因为数组 A 尚未调入主存,此时 TLB 访问失效,并且产

生缺页,需要从磁盘上读取数组 A, 因为数组 A 所在的页在同一个磁盘扇区中,所以在不考虑页面置换的情况下,只需要读磁盘 1 次, (2)并且读取磁盘结束后,并将快表中的内容更新;缺页异常处理结束后,重新执行 load 指令,load 指令的随后 1000 次执行中,每次都能在 TLB 中命中,所以无需访问内存页表和磁盘,故 P 在 1000 次循环执行的过程中,对于数组 A, 共需读取 TLB1001 次。

- 4、某 32 位计算机, CPU 主频为 800MHz, Cache 命中时的 CPI 为 4, Cache 块大小为 32 字节; 主存采用 8 体交叉存储方式,每个体的存储字长为 32 位、存储周期为 40 ns; 存储器总线宽度为 32 位,总线时钟频率为 200 MHz,支持突发传送总线事务。每次读突发传送总线事务的过程包括:送首地址和命令、存储器准备数据、传送数据。每次突发传送 32 字节,传送地址或 32 位数据均需要一个总线时钟周期。请回答下列问题,要求给出理由或计算过程。
- (1) CPU 和总线的时钟周期各为多少?总线的带宽(即最大数据传输率)为多少?
- (2) Cache 缺失时,需要用几个读突发传送总线事务来完成一个主存块的读取?
- (3) 存储器总线完成一次读突发传送总线事务所需的时间是多少?
- (4) 若程序 BP 执行过程中,共执行了 100 条指令,平均每条指令需进行 1.2 次访存, Cache 缺失率为 5%,不考虑替换等开销,则 BP 的 CPU 执行时间是多少? 答:
- 1) CPU 的时钟周期为: 1/800 MHz = 1.25 ns。

总线的时钟周期为: 1/200 MHz = 5 ns。

总线带宽为: 4 B×200 MHz = 800 MB/s 或 4 B/5 ns = 800 MB/s。

- (2) Cache 块大小是 32 B, 因此 Cache 缺失时需要一个读突发传送总线事务读取一个主存块。
- (3) 85 ns.
- (4) BP 的 CPU 执行时间包括 Cache 命中时的指令执行时间和 Cache 缺失时带来的额外开销。命中时的指令执行时间: 100×4×1.25 ns = 500 ns。指令执行过程中 Cache 缺失时的额外开销: 1.2×100×5%×85 ns = 510 ns。 BP 的 CPU 执行时间: 500 ns+510 ns=1 010ns。
- 5、某文件系统为一级目录结构,文件的数据一次性写入磁盘,已写入的文件不可修改,但 可多次创建新文件。请回答如下问题:
- (1) 在连续、链式、索引三种文件的数据块组织方式中,哪种更合适?要求说明理由。为定位文件数据块,需要在 FCB 中设计哪些相关描述字段?
- (2) 为快速找到文件,对于 FCB,是集中存储好,还是与对应的文件数据块连续存储好?要求说明理由。

答:

- (1) 在磁盘中连续存放(采取连续结构),磁盘寻道时间更短,文件随机访问效率更高;在 FCB 中加入的字段为<起始块号,块数>或者<起始块号,结束块号>。
- (2) 将所有 FCB 集中存放,文件数据集中存放。这样在随机查找文件名时,只需访问 FCB 对应的块,可减少磁头移动和磁盘 I/O 访问次数。
- 6、某计算机字长 16 位, 主存地址空间大小为 128KB, 按字编址。采用 单 字长指令格式, 指令 各 段定义如下:

源操作数 目的操作数

转移指令采用相对寻址 方式 , 相对偏移 量 用补码表示, 寻址 方式 定义如下:

Ms/Md 寻址方式 助记符 含义 000B 寄存器直接 操作数一(Rn) Rn 001B 寄存器间接 (Rn) 操作数一((Rn)) 寄存器间接、自 (Rn)操作数一((Rn)) 010B (Rn) +1→Rn 011B 相对 D(Rn) 转移目标地址一 (PC) +(Rn)

注: (X)表示 存储器 地址 X 或寄存器 X 的内容,请回答下列问题:

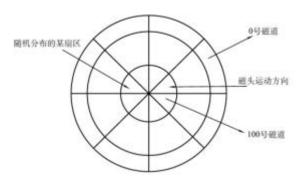
- (1)该指令系统最多可有多少指令?该计算机最多有多少个通用寄存器?存储器 地址寄存器 (MAR)和存储器 数据寄存器(MDR)至少各需多少位?
- (2)转移指令的目标地址范围是多少?
- (3)若操作码 0010B 表示加法操作(助记符为 add),寄存器 R4 和 R5 得编号分别为 100B 和 101B, R4 的内容为 1234H, R5 的内容为 5678H, 地址 1234H 中的内容为 5678H, 地址 5678H 中的内容为 1234H, 则汇编语 句" add(R4), (R5) +" (逗号前为源操作 数 ,逗号后目的操作数)对应的机器码是 什么 (十六进制 表示)?该指令执行后,哪些寄存器和存储单 元 的内容会改变?改变后的内容是 什么 ?

答:

- (1) 该指令系统最多可有 16 条指令;该机器最多有 8 个通用寄存器; 因为地址空间大小为 128KB,按字编址,故共有 64K 个存储单元,地址位数为 16 位,所以 MAR 至少为 16 位; 因为字长为 16 位, 所以 MDR 至少为 16 位。
- (2) 转移目标地址范围为 0000H~FFFFH。
- (3) 对于汇编语句" add(R4), (R5)+", 对应的机器码为 0010 001 100 010 101B, 用十六进制表示为 2315H。

汇编语句"add(R4), (R5)+"指令执行后, R5 和存储单元 5678H 的内容会改变。执行后, R5 的内容从 5678H 变为 5679H;存储单元 5678H 中的内容从 1234H 变为 68ACH。

- 7、假设 计 算机系统采用 CSCAN(循环扫描)磁盘调度策略 。使 用 2KB 的内存空间记录 16384 个磁盘的 空闲 状态 。
- (1)请说明在上述条件 下 如何进行磁盘 空闲 状态的管理。
- (2)设某单面磁盘的旋转速度为每分钟 6000 转 , 每个磁道有 100 个扇区,相 邻 磁道间的 平均移动的时间为 1ms 。 若在某时刻,磁头位于 100 号磁道处,并沿着磁道号增大的方向移动(如下图所示),磁道号 请求 队列为 50,90,30,120 , 对 请求 队列中的每个磁道 需 要 读取 1 个随机分布的扇区,则读完这个扇区点共需要多少时间? 要求 给出计算过程。



- (3)如果将磁盘替换为随机访问的 Flash 半导体存储器(如 U 盘,SSD等),是否有比 CSCAN 更高效的磁盘调度策略?若有,给出磁盘调度策略的名称并说明理由;若无,说明理由。
- 答: (1) 用位示图表示磁盘的空闲状态。 每一位表示一个磁盘块的空闲状态,共需要 16384/8=2048 字节=2KB。系统提供的 2KB 内存正好能表示这 16384 个磁盘块。
- (2) 采用 CSCAN 调度算法,访问磁道的顺序为 120、 30、 50、 90,则磁头移动磁道长度为 20+90+20+40=170,总的移动磁道时间为 170×1 ms=170ms。每分钟 6000 转,则每圈所需时间为 60s/6000=0.01s=10ms,平均旋转延迟为 0.5×10 ms=5ms,总的旋转延迟时间为 4×5 ms=20ms。

每分钟 6000 转,可求出读取一个磁道上的一个扇区的平均时间为 10ms/100=0.1ms,总的读取扇区的时间为 4×0.1ms=0.4ms。

将上述求和可得到读取上述磁道上所有扇区所花时间为 170ms+20ms+0.4ms=190.4ms。

(3) 采用 FCFS(先来先服务)调度策略更高效。 因为 Flash 的半导体存储器的物理结构 不需要考虑寻道时间和旋转延迟,可直接按 I/O 请求的先后顺序服务。