相对简单的CPU设计

智能1602 201607020301 孟祥炜

一、实验相关要求

- ▶ 16位地址引脚,8位数据引脚
- ▶ 内存寄存器: AC、R、Z、AR、 PC、DR、IR、TR
- ► 指令集架构: NOP、LDAC、STAC、MVAC、MOVR、JUMP、JMPZ、JPNZ、ADD、SUB、INAC、CLAC、AND、OR、XOR、NOT

▶ 待实现的 (汇编) 代码段

```
CLAC
      STAC total > total = 0, i = 0
      STAC i
Loop: LDAC i
      INAC
                 j = j + 1
      STAC i
      MVAC
      LDAC total
                  total = total + i
      ADD
      STAC total
      LDAC n
      SUB
                 IF i≠n THEN GOTO Loop
      JPNZ Loop
total:
```

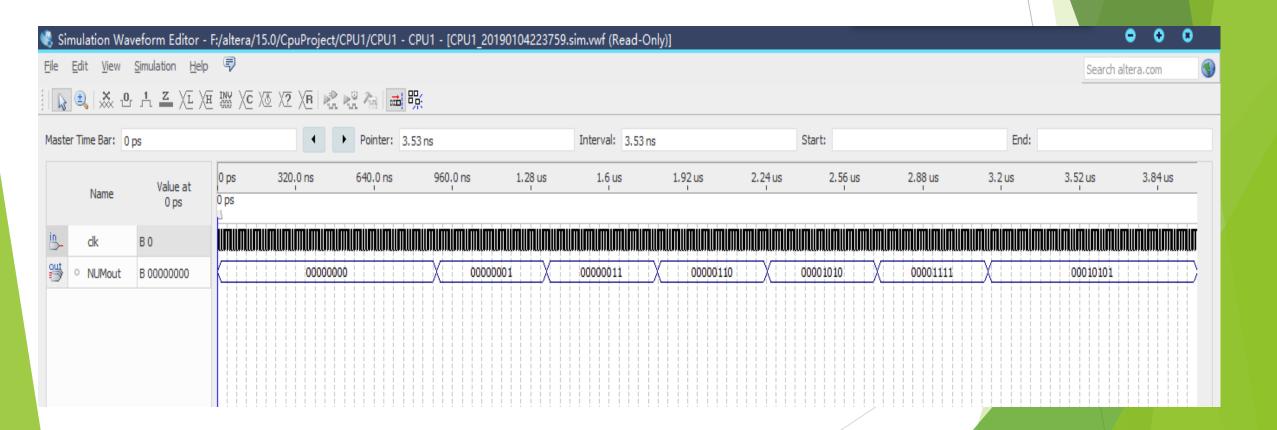
二、CPU设计过程

- ▶ 通过分析指令得到指令执行过程以及对应的状态图
- ▶ 使用硬布线逻辑,根据数据的处理过程建立数据通路并优化
- ▶ 根据数据通路和指令执行过程设计产生控制信号的控制逻辑单元
- ▶ 设计并验证CPU,一般使用一个或多个包含所有指令及可能的特殊情况的指令段进行验证

详细的实验过程都在实验报告中,因此这里没有写得太多,具体内容见实验报告

三、实验结果

▶ 根据仿真的波形图可以看到,计算的结果 (total值) 每进行一次 loop循环,+i,直到截止时,total=21 (1+2+3+4+5+6)



谢谢观看

智能1602 201607020301 孟祥炜