

1. 某计算机的 CPU 主频为 500MHz，CPI 为 5（即执行每条指令平均需 5 个时钟周期）。假定某外设的数据传输率为 0.5MB/s，采用中断方式与主机进行数据传送，以 32 位为传输单位，对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。请回答下列问题，要求给出计算过程。

- 1) 在中断方式下，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？
- 2) 当该外设的数据传输率达到 5MB/s 时，改用 DMA 方式传送数据。假定每次 DMA 传送块大小为 5000B，且 DMA 预处理和后处理的总开销为 500 个时钟周期，则 CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少（假设 DMA 与 CPU 之间没有访存冲突）？

解答：

1) 按题意，外设每秒传送 0.5MB，中断时每次传送 4B。中断方式下，CPU 每次用于数据传送的时钟周期为 $5 \times 18 + 5 \times 2 = 100$ 。为达到外设 0.5MB/s 的数据传输率，外设每秒申请的中断次数为 $0.5\text{MB}/4\text{B} = 125\,000$ 。1s 内用于中断的开销为 $100 \times 125\,000 = 12\,500\,000 = 12.5\text{M}$ 个时钟周期。CPU 用于外设 I/O 的时间占整个 CPU 时间的百分比为 $12.5\text{M}/500\text{M} = 2.5\%$ 。

2) 当外设数据传输率提高到 5MB/s 时，改用 DMA 方式传送，每次 DMA 传送 5 000B，1s 内需产生的 DMA 次数为 $5\text{MB}/5\,000\text{B} = 1\,000$ 。

2. RISC 机器具有什么优点，试简单论述。

解：RISC 是精简指令系统计算机，它有以下特点：

- (1) 选取使用频率最高的一些简单指令，以及很有用但不复杂的指令
- (2) 指令长度固定，指令格式种类少，寻址方式种类少。
- (3) 只有取数/存数指令访问存储器，其余指令的操作都在寄存器之间进行。
- (4) 大部分指令在一个机器周期内完成。
- (5) CPU 中通用寄存器数量相当多。
- (6) 以硬布线控制为主，不用或少用微指令码控制。
- (7) 一般用高级语言编程，特别重视编译优化工作，以减少程序执行时间。

3. 假定在一个 8 位字长的计算机中运行如下 C 程序段：

```

unsigned int x=134;
unsigned int y=246;
int m=x;
int n=y;
unsigned int z1=x-y;
unsigned int z2=x+y;
int k1=m-n;
int k2=m+n;

```

若编译器编译时将 8 个 8 位寄存器 R1~R8 分别分配给变量 x、y、m、n、z1、z2、k1 和 k2。请回答下列问题。（提示：带符号整数用补码表示。）

(1) 执行上述程序段后, 寄存器 R1、R5 和 R6 的内容分别是什么(用十六进制表示)?

(2) 执行上述程序段后, 变量 m 和 k1 的值分别是多少(用十进制表示)?

(3) 上述程序段涉及带符号整数加/减、无符号整数加/减运算, 这四种运算能否利用同一个加法器辅助电路实现? 简述理由。

(4) 计算机内部如何判断带符号整数加/减运算的结果是否发生溢出? 上述程序段中, 哪些带符号整数运算语句的执行结果会发生溢出?

解答:

1) $134=128+6=10000110B$, 所以 x 的机器数为 10000110B, 故 R1 的内容为 86H。 $246=255-9=11110110B$, 所以 y 的机器数为 11110110B。 $x-y: 10000110+00001010=(0)10010000$, 加法器的进位为 0, 故 R5 的内容为 90H。 $x+y: 10000110+11110110=(1)01111100$, 加法器的进位为 1, 故 R6 的内容为 7CH。

2) m 的机器数与 x 的机器数相同, 皆为 86H=1000 0110B。因为带符号整数 m (用补码表示) 时, 其值为 $-1111010B=-122$ 。m-n 的机器数与 x-y 的机器数相同, 皆为 90H=1001 0000B, 因为带符号整数 k1 (用补码表示) 时, 其值为 $-11110000B=-112$ 。

3) 能。n 位加法器实现的是模 2^n 无符号整数加法运算。对于无符号整数 a 和 b, $a+b$ 可以直接用加法器实现, 而 $a-b$ 可用 a 加 b 的补数实现, 即 $a-b=a+[-b]补(mod 2^n)$, 所以 n 位无符号整数加/减运算都可在 n 位加法器中实现。由于带符号整数用补码表示, 补码加/减运算公式为: $[a+b]补=[a]补+[b]补(mod 2^n)$, $[a-b]补=[a]补+[-b]补(mod 2^n)$, 所以 n 位带符号整数加/减运算都可 n 位加法器中实现。

4) 带符号整数加/减运算的溢出判断规则为: 若加法器的两个输入端(加法)的符号相同, 且不同于输出端(和)的符号, 则结果溢出, 或加法器完成加法操作时, 若次高位的进位和最高位的进位不同, 则结果溢出。最后一条语句执行时会发生溢出。因为 $10000110+11110110=(1)01111100$, 加法器的进位为 1, 根据上述溢出判断规则, 可知结果溢出。

4. 顺序存取、直接存取和随机存取三者有何不同？

- 1) 顺序访问：将内存组织为数据单元，称为记录。必须以特定的线性顺序进行访问。
- 2) 直接访问：单个块或记录具有基于物理位置的唯一地址。通过直接访问一般附近区域以及顺序搜索，计数或等待到达最终位置来完成访问。
- 3) 随机访问：内存中的每个可寻址位置都具有唯一的物理布线寻址机制。访问给定位置的时间与先前访问的顺序和常数无关；

5. CPU 中有哪些主要寄存器, 简述这些寄存器的功能。

解：CPU 有以下寄存器：

指令寄存器 (IR)：用来保存当前正在执行的一条指令。

程序计数器 (PC)：用来确定下一条指令的地址。

地址寄存器 (AR)：用来保存当前 CPU 所访问的内存单元的地址。

缓冲寄存器 (DR)：<1>作为 CPU 和内存、外部设备之间信息传送的中转站。

<2>补偿 CPU 和内存、外围设备之间在操作速度上的差别。

<3>在单累加器结构的运算器中，缓冲寄存器还可兼作为操作数寄存器。

通用寄存器 (AC)：当运算器的算术逻辑单元 (ALU) 执行全部算术和逻辑运算时，为 ALU 提供一个工作区。

状态条件寄存 (PSW)：保存由算术指令和逻辑指令运行或测试的结果建立的各种条件码内容。除此之外，还保存中断和系统工

作状态等信息，以便使 CPU 和系统能及时了解机器运行状态和程序运行状态。

6. 定义寻道时间、旋转延迟、存取时间和传送时间四个术语。

- 1) 寻道时间：在可移动磁道系统中，磁头定位到该磁道所花的时间称为寻道时间。
- 2) 旋转延迟：一旦磁道选定，磁盘控制器将处于等待状态，直到相关扇区旋转到磁头可读写的位置，这段时间称为旋转延迟。
- 3) 存取时间：寻道时间和旋转延迟的总和称为存取时间。
- 4) 传送时间：待磁头定位后，扇区旋转到磁头下面时就可以完成读写操作，这就是整个操作的传送部分，传送所需时间称为传送时间。

7. 列出并简要说明指令流水线处理条件转移指令的几种方式。

多个指令流、预取转移目标、循环缓冲器、转移预测、延迟转移。

- 1) 多个指令流：复制流水线的初始部分，并允许流水线同时取这两条指令，使用两个指令流。
- 2) 预取转移目标：识别出一个条件转移指令时，除了取此转移指令后的指令外，转移目标处的指令也被取来。这个目标被保存，直到转移指令被执行。
- 3) 循环缓冲器：由流水线指令取阶段维护的一个容量小的但极高速的存储器，用来存储一段连续的指令。
- 4) 转移预测：根据程序指示或执行历史预测一条转移路径，提前转移执行。
- 5) 延迟转移：自动重排程序中的指令，以致一条转移指令出现在实际所要求的位置之后。无论转移是否发生，转移之后的指令总会执行。利用转移指令直到下一条指令之后才产生影响的特点，在转移指令之后安排一条有用指令来代替仅为延迟的空操作。