

Tarea 3

Caracterización de Flip Flop Estático Amo-Esclavo

Curso: Introducción al Diseño de Circuitos Integrados

Código: EL-5807

I semestre 2024

Fecha de entrega: 15 de mayo 2024. Subir PDF al TEC Digital.

Profesor: Alfonso Chacón Rodríguez

1. Instancie en Custom Compiler, el esquemático y trazado de un flip flop estático Amo-Esclavo de 1 bit. Para ello en su diseño, usted deberá hacer uso del Flip Flop que se encuentra en la biblioteca de la herramienta, en la librería D_CELLS_HDLL. La celda es la DFFHDLLX0. Este modelo no cuenta con reset, solo posee las entradas D y CN, con salida Q y QN.
2. Los FF tienen una sola señal de reloj, por lo que deberá implementar un reloj el cuál debe conectar en un metal adecuado dentro del trazado (al menos metal 3 o superior), y manejarse con dos inversores de al menos un tamaño 1X, 4X. No se quiere conectar una señal de fuente ideal (un generador de onda cuadrada de SPICE) directamente a los pines de reloj del FF, sino usar esta cadena de inversores. La idea de los inversores es conformar de manera realista la pendiente de clk a la entrada de los FFs, tal como vimos en la Tarea 1.
3. Con el reloj listo determine según lo visto en [2] y compruebe mediante simulación en Hspice a nivel de trazado (LPE) los parámetros de t_{setup} , t_{hold} , usando la técnica de variación de t_{cd} y midiendo t_{pcq} . Estos se deberán comparar con los tiempos t_{setup} , t_{hold} , que se listan para este FF a través de la herramienta, LibertyDisplayer, de forma que pueda ver que tan alejados o cercanos se encuentran. Se deberá implementar un conjunto de simulaciones que permitan obtener cada uno de estos parámetros siguiendo la metodología dada en el inserto E de caracterización de celdas de [2] (archivo Insert-E-Characterizing-Cells.pdf subido al Tec Digital en Documentos/Apuntes, pp.431-

434) y, especialmente, lo expuesto en la sección 10.4.2 de [1]. Utilice una carga de FO4 inversores mínimos en la salida del FF (puede modelarse esta carga a nivel de esquemático, sin necesidad de trazarlos).

Se adjunta un pequeño tutorial de cómo leer las características eléctricas del FF usando el Liberty Displayer.

Bibliografía

[1] N. Weste and D. Harris, CMOS VLSI Design: A Circuits and Systems Perspective, 4 edition. Boston: Addison-Wesley, 2010.

[2] J. Rabaey, A. Chandrakasan y B. Nikolic. Circuitos integrados digitales. Segunda Edición. Prentice Hall. 2005