## **Laboratory 4**

```
PROBLEMS OUTPUT DEBUG CONSOLE
                                   TERMINAL
                                             JUPYTER
 PS C:\Users\jesie\OneDrive\Documents\verilogg> iverilog -o laboratory4llanes laboratory4llanes.v
PS C:\Users\jesie\OneDrive\Documents\verilogg> vvp laboratory4llanes
 VCD info: dumpfile laboratory4llanes.vcd opened for output.
 00x
 part1
                   2 a=0, b=0 : f=0
                   3 a=0, b=1 : f=1
                   4 a=1, b=0 : f=1
                   5 a=1, b=1 : f=0
                   6 a=0, b=0: f=0
 part3
                   7 a=0, b=0, c-0 : g=0
                   8 a=0, b=0, c-1 : g=0
                   9 a=0, b=1, c-0 : g=1
                  10 a=0, b=1, c-1 : g=0
                  11 a=1, b=0, c-0 : g=0
                  12 a=1, b=0, c-1 : g=1
                  13 a=1, b=1, c-0 : g=1
                  14 a=1, b=1, c-1 : g=1
                  15 a=0, b=0, c-0 : g=0
 part5
                  16 a=0, b=0, c-0, d=0 : h=0
                      a=0, b=0, c-0, d=1 : h=1
                  17
                      a=0, b=0, c-1, d=0 : h=1
                  19 a=0, b=0, c-1, d=1 : h=1
                  20 a=0, b=1, c-0, d=0 : h=0
                  21 a=0, b=1, c-0, d=1 : h=1
                  22 a=0, b=1, c-1, d=0 : h=1
                  23 a=0, b=1, c-1, d=1 : h=1
                  24 a=1, b=0, c-0, d=0 : h=0
                  25 a=1, b=0, c-0, d=1 : h=1
                  26 a=1, b=0, c-1, d=0 : h=1
                  27 a=1, b=0, c-1, d=1 : h=1
                  28 a=1, b=1, c-0, d=0 : h=0
                   29 a=1, b=1, c-0, d=1 : h=1
                   30 a=1, b=1, c-1, d=0 : h=0
                   31 a=1, b=1, c-1, d=1 : h=1
```



