

实验二

试验名称：计时模块设计

1、功能描述：

在 Spartan - 3E FPGA Starter Kit Board 上有 8 个发光二极管（LED7 ~ LED0）。使用 8 个发光二极管作为 8 位计数器的输出显示。

（1）使用滑动开关 SW3 控制计数器开始/停止：

a) 当 SW3=0 时，停止计数，此时，计数器为 0，8 个 LED 都为关闭状态（缺省值为：LEDOut = 8' b0000_0000）；

b) 当 SW3 = 1 时，开始计数；

（2）使用滑动开关 SW0，管脚 P=L13，作为设置开关，当 SW3=0 时，即，停止计数时，使用 SW0 选择计数方式：

a) 当 SW0=0 时，8 位计数器每秒计数，从 0 到 127，循环反复。

b) 当 SW0=1 时，计数器为两个四位计数器：

高四位：0~9，每秒计数，从 0 到 9，循环反复。

低四位：0~9，每 1/10 秒计数，从 0 到 9，循环反复。

要求，计数过程中，不可进行计数方式转换。

2、实验要求：

基于 FPGA 集成开发环境 Xilinx ISE 10.1 和仿真工具 ModelSim XE 6.3c:

（1）编写设计模块和测试台模块；

（2）完成行为（功能）仿真；

（3）完成设计实现（Implement）布局布线后仿真。