

Задание к лабораторной работе

Промоделировать работу АЛУ в системе MCL при выполнении операции деления в соответствии с номером варианта. Номера вариантов даны в таблице 3. При написании программы рекомендуется использовать следующие обозначения:

TS – знак операции деления;

SCH - счетчик циклов;

R1 – регистр делителя;

R2, RB – регистр делимого;

R3, SM – регистры АЛУ для организации сдвига;

RC – регистр суммы АЛУ;

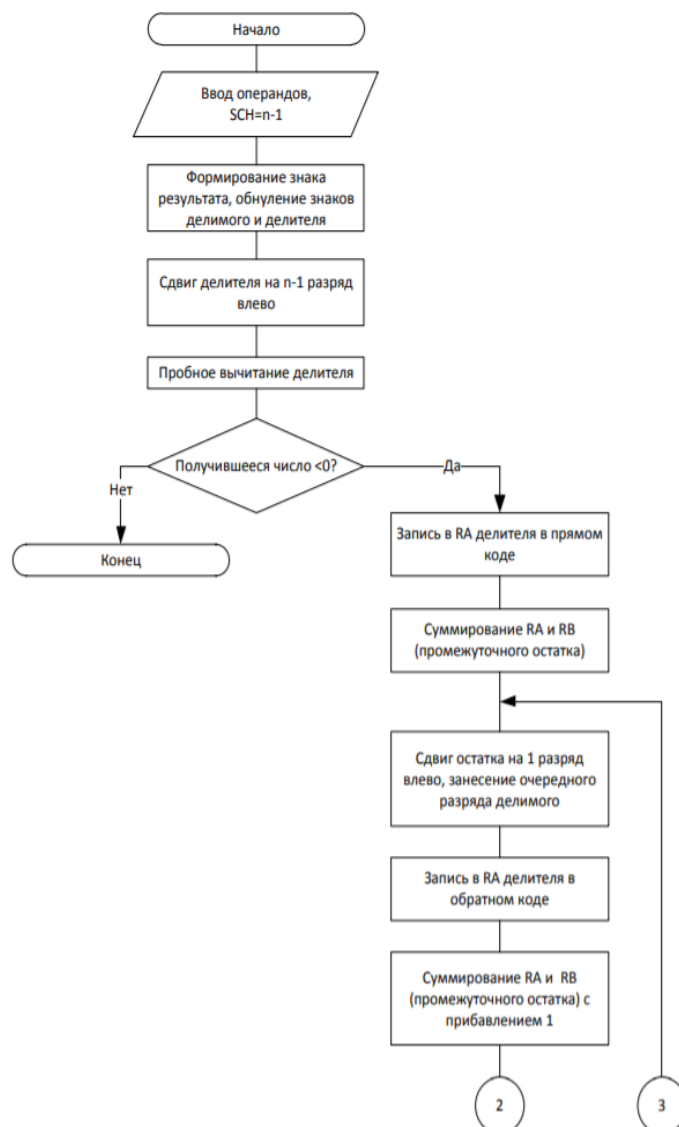
RA – регистр для формирования дополнительного и прямого кода делителя;

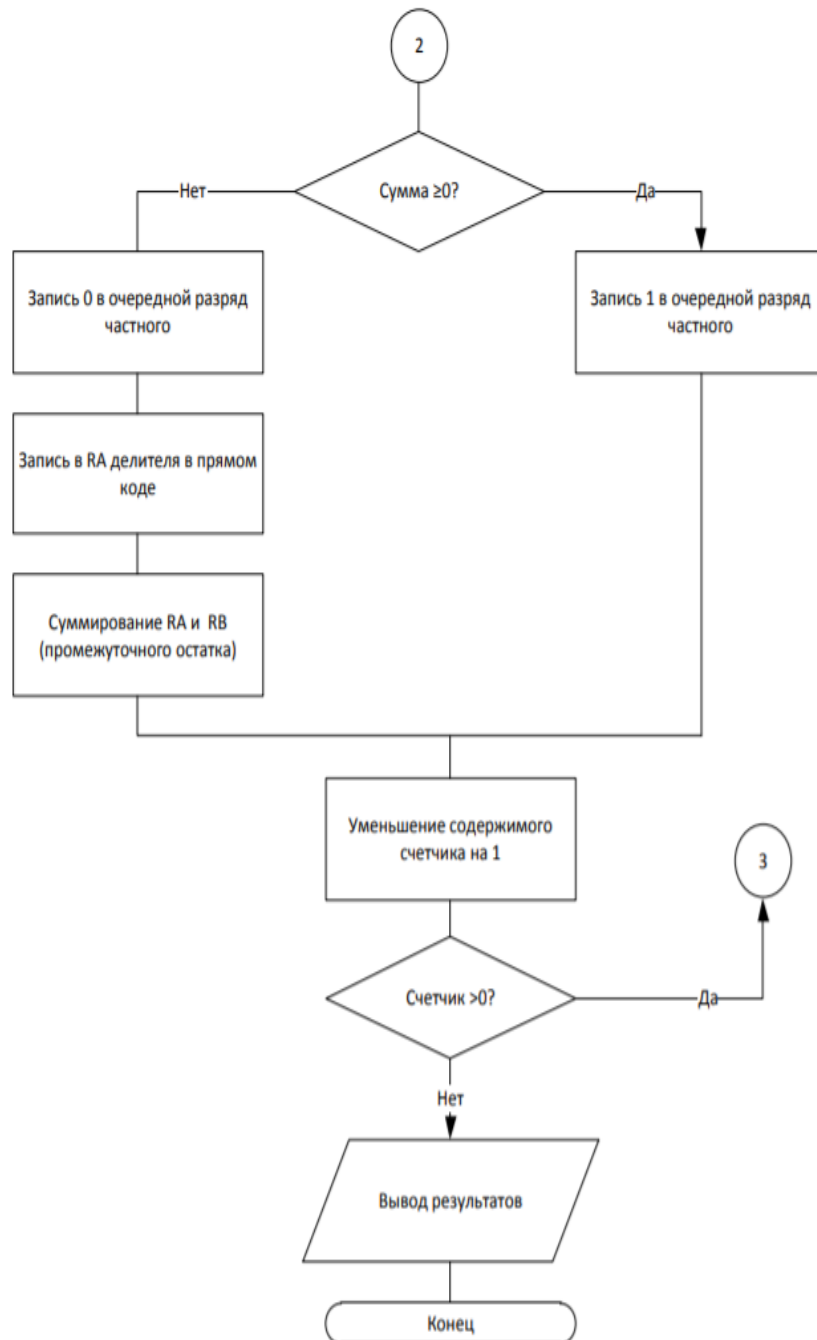
INP1, INP2 – входные регистры.

Разрядность регистров АЛУ принимается 8 бит. Число циклов деления равно разрядности операндов, т.е. восьми. При выполнении лабораторной работы для наглядности, необходимо печатать содержимое всех регистров АЛУ на каждом такте деления. Содержимое регистров должно быть представлено в двоичной форме, исходные значения операндов и результаты – в десятичной системе счисления

9	18	6
	-1089	4
	3000	-40
	-720	-24
	--	-

Блок-схема алгоритма выполнения операции деления





Программа на языке MCL, моделирующая выполнение операции деления

```
writeln "*****";
writeln "* Моделирование алгоритма деления *";
writeln "*****";

REG RA[16],RB[16],R1[8],R2[16],R3[8],SM[16],TZ[1],RC[8],SCH[4];
VAR i;
start:
write "A = "; read R2;
write "B = "; read R1;
TZ[0..0] := R1[8..8] XOR R2[16..16];

if R1[8..8] = 1 THEN
R1 := COM(R1);
if R2[16..16] = 1 THEN
R2 := COM(R2);

SCH := 0;
RB := R2;
RA := COM(R1);
RA := RA SHL 8;

writeln "R1 = ", $B16 R1;
writeln "R2 = ", $B16 R2;
writeln "RA = ", $B16 RA;

SM := RA + RB;
writeln "SM = ", $B16 SM;
writeln "";

if SM[15..15] = 0 THEN
writeln "Ошибка: ";
if SM[15..15] = 0 THEN
GOTO EXET;

FOR i := 1 TO 8;
RC := RC SHL 1;
RB := RB SHL 1;
SM := RA + RB;

if SM[15..15] = 0 THEN
RC[0..0] := 1;
if SM[15..15] = 0 THEN
RB := SM;
if SM[15..15] = 1 THEN
RC[0..0] := 0;
SCH := SCH + 1;

writeln "SCH = ", $D1 SCH;
writeln "SM = ", $B16 SM;
writeln "RC= ", $B8 RC;
writeln "";
NEXT;

PRINTRES:
write "Ответ: ";
if TZ = 1 THEN
write "-";
write $D3 RC, " = ";
if TZ = 1 THEN
RC := COM(RC);
writeln $B8 RC;

EXIT:
writeln "***** Конец программы *****";
END;
```

Результаты выполнения программы в виде распечатки содержимого поля для вывода текстовой информации и скриншота (как показано в примере на рис. 7, 8, 9) в момент завершения выполнения программы.

* Моделирование алгоритма деления *

A = 18

B = 6

R1 = 00000000000000110

R2 = 00000000000010010

RA = 1111101000000000

SM = 1111101000010010

SCH = 1

SM = 1111101000100100

RC= 00000000

SCH = 2

SM = 1111101001001000

RC= 00000000

SCH = 3

SM = 1111101010010000

RC= 00000000

SCH = 4

SM = 1111101100100000

RC= 00000000

SCH = 5

SM = 1111110001000000

RC= 00000000

SCH = 6

SM = 1111111010000000

RC= 00000000

SCH = 7

SM = 0000001100000000

RC= 00000001

SCH = 8

SM = 0000000000000000

RC= 00000011

Ответ: 3 = 00000011

***** Конец программы *****

Содержимое таблицы переменных

00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 1

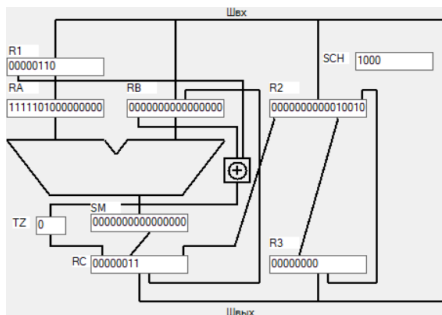
01 Переменная: NF типа регистр; разрядность 1 бит; значение = 0

02 Переменная: CF типа регистр; разрядность 1 бит; значение = 0

03 Переменная: RA типа регистр; разрядность 16 бит; значение =

64000

- 04 Переменная: RB типа регистр; разрядность 16 бит; значение = 0
05 Переменная: R1 типа регистр; разрядность 8 бит; значение = 6
06 Переменная: R2 типа регистр; разрядность 16 бит; значение = 18
07 Переменная: R3 типа регистр; разрядность 8 бит; значение = 0
08 Переменная: SM типа регистр; разрядность 16 бит; значение = 0
09 Переменная: TZ типа регистр; разрядность 1 бит; значение = 0
10 Переменная: RC типа регистр; разрядность 8 бит; значение = 3
11 Переменная: SCH типа регистр; разрядность 4 бит; значение = 8
12 Переменная: I типа простая переменная; Значение = 9



```
writeln "*****";
writeln "* Моделирование алгоритма деления *";
writeln "*****";

REG RA[16],RB[16],R1[8],R2[16],R3[8],SM[16],TZ[1],RC[8],SCH[4];
VAR i;
start:
write "A = "; read R2;
write "B = "; read R1;
TZ[0..0] := R1[8..8] XOR R2[16..16];

if R1[8..8] = 1 THEN
R1 := COM(R1);
if R2[16..16] = 1 THEN
R2 := COM(R2);

SCH := 0;
RB := R2;
RA := COM(R1);
RA := RA SHL 8;

writeln "R1 = ", $B16 R1;
writeln "R2 = ", $B16 R2;
writeln "RA = ", $B16 RA;

SM := RA + RB;
writeln "SM = ", $B16 SM;
writeln "";
```

```
***** Моделирование алгоритма деления *
*****A = 18B = 6R1 = 0000000000000110R2 =
0000000000010010RA = 1111101000000000SM = 1111101000010010SCH = 1SM = 1111101000100100RC=
000000000SCH = 2SM = 1111101001001000RC= 00000000SCH = 3SM = 1111101010010000RC= 00000000SCH = 4
SM = 1111101100100000RC= 00000000SCH = 5SM = 1111100010000000RC= 00000000SCH = 6SM =
1111110100000000RC= 00000000SCH = 7SM = 0000001100000000RC= 00000001SCH = 8SM =
0000000000000000RC= 00000011Ответ: 3 = 00000011***** Конец программы
*****Содержимое таблиц переменных00 Переменная: ZF типа регистр; разрядность 1 бит;
значение = 101 Переменная: NF типа регистр; разрядность 1 бит; значение = 002 Переменная: CF
типа регистр; разрядность 1 бит; значение = 003 Переменная: RA типа регистр; разрядность 16 бит;
значение = 6400004 Переменная: RB типа регистр; разрядность 16 бит; значение = 005 Переменная:
R1 типа регистр; разрядность 8 бит; значение = 606 Переменная: R2 типа регистр; разрядность 16
бит; значение = 1807 Переменная: R3 типа регистр; разрядность 8 бит; значение = 008 Переменная:
SM типа регистр; разрядность 16 бит; значение = 009 Переменная: TZ типа регистр; разрядность 1
```

* Моделирование алгоритма деления *

A = -1089

B = 4

R1 = 00000000000000100

R2 = 0000010001000001

RA = 1111110000000000

SM = 0000000001000001

Ошибка;

Содержимое таблицы переменных

00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 0

01 Переменная: NF типа регистр; разрядность 1 бит; значение = 1

02 Переменная: CF типа регистр; разрядность 1 бит; значение = 0

03 Переменная: RA типа регистр; разрядность 16 бит; значение = 64512

04 Переменная: RB типа регистр; разрядность 16 бит; значение = 1089

05 Переменная: R1 типа регистр; разрядность 8 бит; значение = 4

06 Переменная: R2 типа регистр; разрядность 16 бит; значение = 1089

07 Переменная: R3 типа регистр; разрядность 8 бит; значение = 0

08 Переменная: SM типа регистр; разрядность 16 бит; значение = 65

09 Переменная: TZ типа регистр; разрядность 1 бит; значение = 1

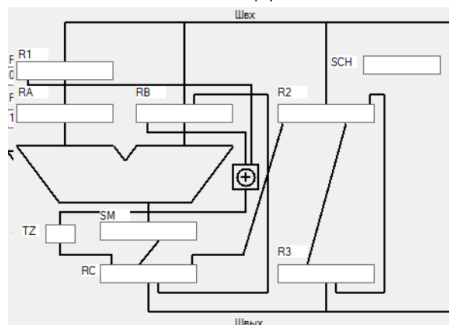
10 Переменная: RC типа регистр; разрядность 8 бит; значение = 0

11 Переменная: SCH типа регистр; разрядность 4 бит; значение = 0

12 Переменная: I типа простая переменная; Значение = 0

Ошибка! В строке номер: 33

Метка с данным именем не определена.



```
writeln "*****";
writeln "* Моделирование алгоритма деления *";
writeln "*****";

REG RA[16],RB[16],R1[8],R2[16],R3[8],SM[16],TZ[1],RC[8],SCH[4];
VAR i:
start:
write "A = "; read R2;
write "B = "; read R1;
TZ[0..0] := R1[8..8] XOR R2[16..16];

if R1[8..8] = 1 THEN
R1 := COM(R1);
if R2[16..16] = 1 THEN
R2 := COM(R2);

SCH := 0;
RB := R2;
RA := COM(R1);
RA := RA SHL 8;

writeln "R1 = ", $B16 R1;
writeln "R2 = ", $B16 R2;
writeln "RA = ", $B16 RA;

SM := RA + RB;
writeln "SM = ", $B16 SM;
writeln "";
```

```
***** Моделирование алгоритма деления *
*****A = -1089B = 4R1 = 00000000000000100R2 = 00000100010000001RA = 1111110000000000SM = 00000000010000001Ошибка: Содержимое таблиц переменных
00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 001 Переменная: NF типа регистр;
разрядность 1 бит; значение = 102 Переменная: CF типа регистр; разрядность 1 бит; значение = 003
Переменная: RA типа регистр; разрядность 16 бит; значение = 6451204 Переменная: RB типа регистр;
разрядность 16 бит; значение = 108905 Переменная: R1 типа регистр; разрядность 8 бит; значение =
406 Переменная: R2 типа регистр; разрядность 16 бит; значение = 108907 Переменная: R3 типа
регистр; разрядность 8 бит; значение = 008 Переменная: SM типа регистр; разрядность 16 бит;
значение = 6509 Переменная: TZ типа регистр; разрядность 1 бит; значение = 110 Переменная: RC
типа регистр; разрядность 8 бит; значение = 011 Переменная: SCH типа регистр; разрядность 4 бит;
значение = 012 Переменная: I типа простая переменная; Значение = 0Ошибка! В строке номер: 33
Метка с данным именем не определена.
```

* Моделирование алгоритма деления *

A = 3000

B = -40

R = 0000000000101000

R2 = 0000101110111000

RA = 1101100000000000

SM = 1110001110111000

SCH = 1

SM = 1110111101110000

RC= 00000000

SCH = 2

SM = 0000011011100000

RC= 00000001

SCH = 3

SM = 1110010111000000

RC= 00000010

SCH = 4

SM = 1111001110000000

RC= 00000100

SCH = 5

SM = 0000111100000000

RC= 00001001

SCH = 6

SM = 1111011000000000

RC= 00010010

SCH = 7

SM = 0001010000000000

RC= 00100101

SCH = 8

SM = 0000000000000000

RC= 01001011

Ответ: - 75 = 10110101

***** Конец программы *****

Содержимое таблицы переменных

00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 0

01 Переменная: NF типа регистр; разрядность 1 бит; значение = 1

02 Переменная: CF типа регистр; разрядность 1 бит; значение = 0

03 Переменная: RA типа регистр; разрядность 16 бит; значение = 55296

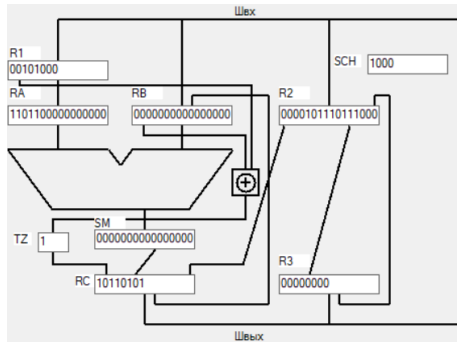
04 Переменная: RB типа регистр; разрядность 16 бит; значение = 0

05 Переменная: R1 типа регистр; разрядность 8 бит; значение = 40

06 Переменная: R2 типа регистр; разрядность 16 бит; значение =

3000

- 07 Переменная: R3 типа регистр; разрядность 8 бит; значение = 0
08 Переменная: SM типа регистр; разрядность 16 бит; значение = 0
09 Переменная: TZ типа регистр; разрядность 1 бит; значение = 1
10 Переменная: RC типа регистр; разрядность 8 бит; значение = 181
11 Переменная: SCH типа регистр; разрядность 4 бит; значение = 8
12 Переменная: I типа простая переменная; Значение = 9



```
writeln "*****";
writeln "** Моделирование алгоритма деления **";
writeln "*****";

REG RA[16],RB[16],R1[8],R2[16],R3[8],SM[16],TZ[1],RC[8],SCH[4];
VAR i;
start:
write "A = "; read R2;
write "B = "; read R1;
TZ[0..0] := R1[8..8] XOR R2[16..16];

if R1[8..8] = 1 THEN
R1 := COM(R1);
if R2[16..16] = 1 THEN
R2 := COM(R2);

SCH := 0;
RB := R2;
RA := COM(R1);
RA := RA SHL 8;

writeln "R = ", $B16 R1;
writeln "R2 = ", $B16 R2;
writeln "RA = ", $B16 RA;

SM := RA + RB;
writeln "SM = ", $B16 SM;
writeln "";
```

```
SM = 1111001110000000RC= 00000100SCH = 5SM = 0000111100000000RC= 00001001SCH = 6SM =
1111011000000000RC= 00010010SCH = 7SM = 0001010000000000RC= 00100101SCH = 8SM =
0000000000000000RC= 01001011Ответ: - 75 = 10110101***** Конец программы
*****Содержимое таблицы переменных00 Переменная: ZF типа регистр; разрядность 1 бит;
значение = 001 Переменная: NF типа регистр; разрядность 1 бит; значение = 102 Переменная: CF
типа регистр; разрядность 1 бит; значение = 003 Переменная: RA типа регистр; разрядность 16 бит;
значение = 5529604 Переменная: RB типа регистр; разрядность 16 бит; значение = 005 Переменная:
R1 типа регистр; разрядность 8 бит; значение = 4006 Переменная: R2 типа регистр; разрядность 16
бит; значение = 300007 Переменная: R3 типа регистр; разрядность 8 бит; значение = 008
Переменная: SM типа регистр; разрядность 16 бит; значение = 009 Переменная: TZ типа регистр;
разрядность 1 бит; значение = 110 Переменная: RC типа регистр; разрядность 8 бит; значение =
18111 Переменная: SCH типа регистр; разрядность 4 бит; значение = 812 Переменная: I типа проста
```

* Моделирование алгоритма деления *

A = -720

B = -24

R = 0000000000011000

R2 = 0000001011010000

RA = 1110100000000000

SM = 1110101011010000

SCH = 1

SM = 1110110110100000

RC= 00000000

SCH = 2

SM = 1111001101000000

RC= 00000000

SCH = 3

SM = 1111111010000000

RC= 00000000

SCH = 4

SM = 0001010100000000

RC= 00000001

SCH = 5

SM = 0001001000000000

RC= 00000011

SCH = 6

SM = 0000110000000000

RC= 00000111

SCH = 7

SM = 0000000000000000

RC= 00001111

SCH = 8

SM = 1110100000000000

RC= 00011110

Ответ: 30 = 00011110

***** Конец программы *****

Содержимое таблицы переменных

00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 1

01 Переменная: NF типа регистр; разрядность 1 бит; значение = 0

02 Переменная: CF типа регистр; разрядность 1 бит; значение = 0

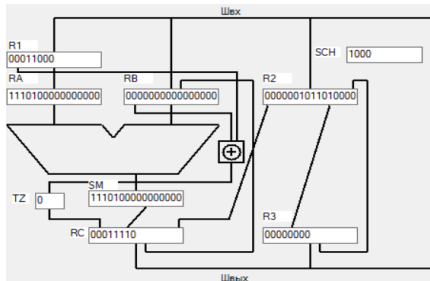
03 Переменная: RA типа регистр; разрядность 16 бит; значение = 59392

04 Переменная: RB типа регистр; разрядность 16 бит; значение = 0

05 Переменная: R1 типа регистр; разрядность 8 бит; значение = 24

06 Переменная: R2 типа регистр; разрядность 16 бит; значение = 720

- 07 Переменная: R3 типа регистр; разрядность 8 бит; значение = 0
 08 Переменная: SM типа регистр; разрядность 16 бит; значение = 59392
 09 Переменная: TZ типа регистр; разрядность 1 бит; значение = 0
 10 Переменная: RC типа регистр; разрядность 8 бит; значение = 30
 11 Переменная: SCH типа регистр; разрядность 4 бит; значение = 8
 12 Переменная: I типа простая переменная; Значение = 9



```
writeln "*****";
writeln "Моделирование алгоритма деления ";
writeln "*****";

REG RA[16],RB[16],R1[8],R2[16],R3[8],SM[16],TZ[1],RC[8],SCH[4];
VAR i;
start;
write "A = "; read R2;
write "B = "; read R1;
TZ[0..0] := R1[8..8] XOR R2[16..16];

if R1[8..8] = 1 THEN
  R1 := COM(R1);
if R2[16..16] = 1 THEN
  R2 := COM(R2);

SCH := 0;
RB := R2;
RA := COM(R1);
RA := RA SHL 8;

writeln "R = ", $B16 R1;
writeln "R2 = ", $B16 R2;
writeln "RA = ", $B16 RA;

SM := RA + RB;
writeln "SM = ", $B16 SM;
writeln "";
```

```
***** Моделирование алгоритма деления *
*****Д = -720B = -24R = 0000000000011000R2 =
0000001011010000RA = 1110100000000000SM = 1110101011010000SCH = 1SM = 1110110110100000RC=
00000000SCH = 2SM = 1110011010000000RC= 00000000SCH = 3SM = 1111110100000000RC= 00000000SCH = 4
SM = 0001010100000000RC= 00000001SCH = 5SM = 0001001000000000RC= 00000011SCH = 6SM =
0000110000000000RC= 00000111SCH = 7SM = 0000000000000000RC= 00001111SCH = 8SM =
1110100000000000RC= 00011110ответ: 30 = 00011110***** Конец программы
*****Содержание таблиц переменных00 Переменная: ZF типа регистр; разрядность 1 бит;
значение = 101 Переменная: NF типа регистр; разрядность 1 бит; значение = 002 Переменная: CF
типа регистр; разрядность 1 бит; значение = 003 Переменная: RA типа регистр; разрядность 16 бит;
значение = 5939204 Переменная: RB типа регистр; разрядность 16 бит; значение = 005 Переменная:
R1 типа регистр; разрядность 8 бит; значение = 2406 Переменная: R2 типа регистр; разрядность 16
бит; значение = 72007 Переменная: R3 типа регистр; разрядность 8 бит; значение = 008 Переменная:
SM типа регистр; разрядность 16 бит; значение = 5939206 Переменная: TZ типа регистр; разрядность 1
бит; значение = 009
```