

**Московский авиационный институт
(национальный исследовательский
университет)**

Институт №3.

«Системы управления, информатика и электроэнергетика»

Кафедра №304

«Автоматизированные системы обработки информации и
управления»

Отчет по Лабораторной работа № 5.

по учебной дисциплине

организация ЭВМ

на тему

«Моделирование блока устройства
управления»

Группа М30-207Б

Выполнил:

Гордеев Н.М.

Принял:

Шаповалов Ю. В.

Мевис А. В.

Цель работы

Изучение функционирования блока УУ при выполнении команд центрального процессора с различными способами адресации.

Задание к лабораторной работе

Промоделировать функционирование горизонтального микропрограммного УУ при выполнении 2-х адресной арифметико-логической команды, хранящейся на регистре команд. При моделировании использовать совмещение микроопераций во времени.

Принять, что:

- а) длина команды 16-ть бит и под код операции отводится 2 разряда. Разрядность полей, отводимых под операнды, 7 бит;
- б) объем памяти 16 ячеек по 16 бит;
- в) существует 16-ть регистров общего назначения разрядностью 16 бит;
- г) РАП - 4 разрядов,
РЧП - 16 разрядов,
РАРП - 4 разряда,
РЧРП - 16 разрядов.

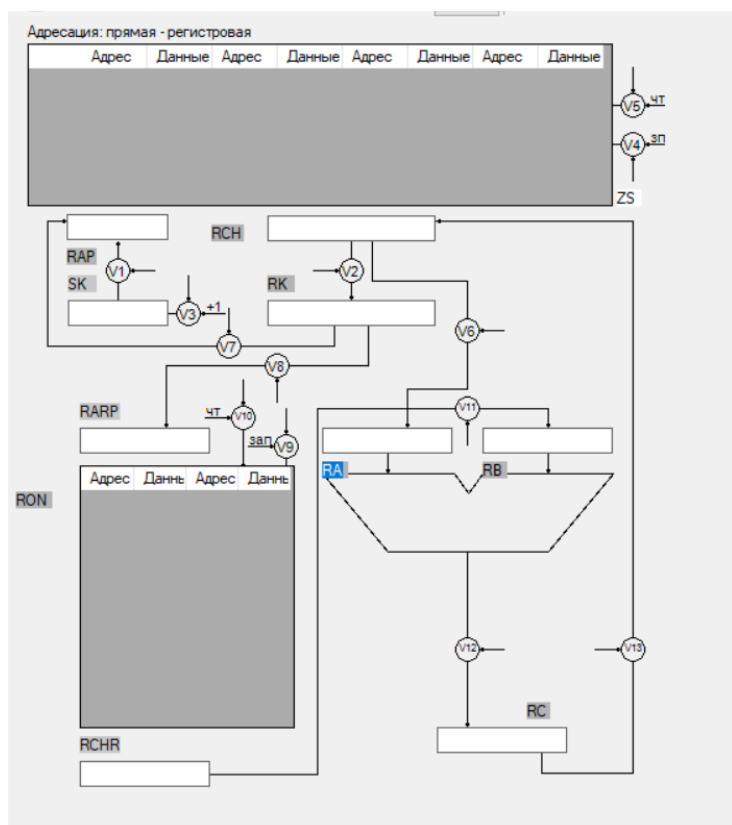
КОП для всех вариантов представлять 1, что соответствует операции сложения. Задать содержимое РОН и ОП. Вывести на печать:

1. скриншот с заданным содержимым РОНов и ОП до выполнения программы;
2. скриншоты на каждом этапе выполнения микропрограммы.

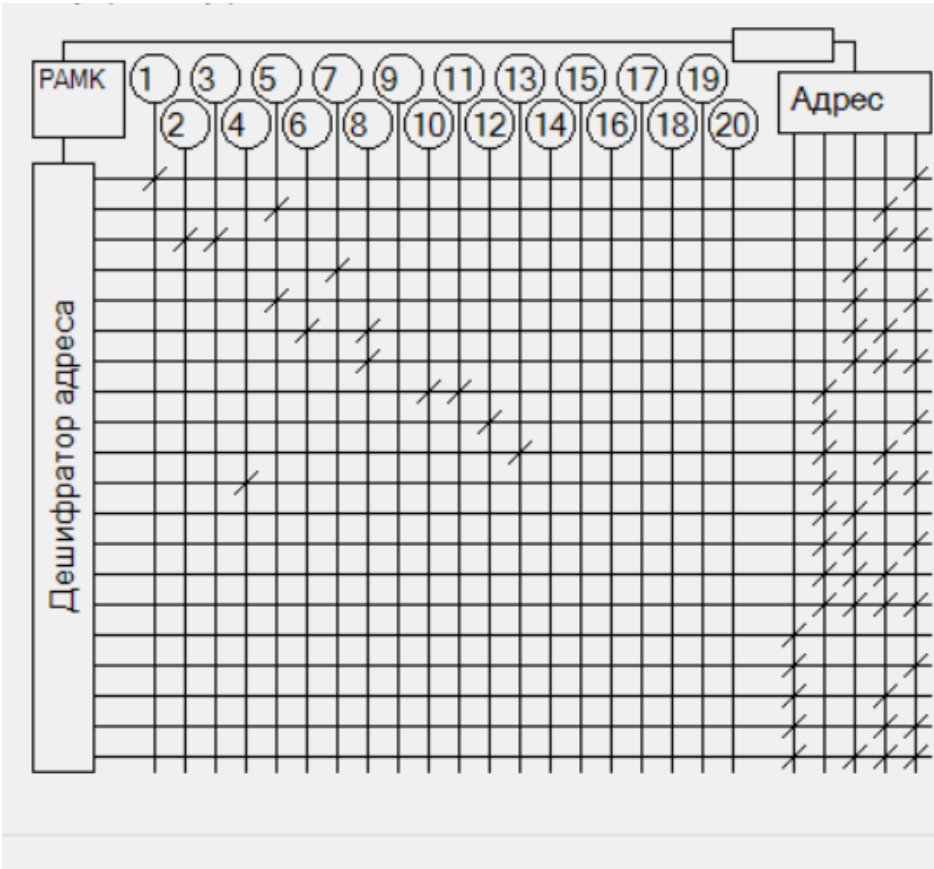
Варианты заданий смотрите в таблице 4 из предыдущей лабораторной работы.

5	Прямая	Регистровая	1ый операнд
---	--------	-------------	-------------

Структурная схема ЦП при выполнении команд в соответствии с заданными способами адресации



Структурная схема горизонтального микропрограммного УУ в соответствии с вариантами задания.



Начальные данные

Среда разработки MCL MAI. Кафедра 304. MDS Edition 1.5

Файл Правка Программа Отчет Справка

Размер шрифта: ВЫКЛЮЧЕН Пауза! Нажмите, чтобы продолжить:

Адресация: прямая - регистровая

Адрес	Данные	Адрес	Данные	Адрес	Данные	Адрес	Данные
0	0	1	391	2	0	3	5
4	0	5	0	6	0	7	0
8	0	9	0	10	0	11	0
12	0	13	0	14	0	15	0

Блок устройства управления

Ввод содержимого РОНов:

РОН №	Значение
РОН 0	
РОН 1	
РОН 2	
РОН 3	
РОН 4	
РОН 5	
РОН 6	
РОН 7	7
РОН 8	
РОН 9	

Ввод содержимого ОП:

Нач.	КОП	ОП1	ОП2
1	0	3	7

Ввод команды: Нач. Данные

Ввод данных: 0 00000

Очистить БУУ

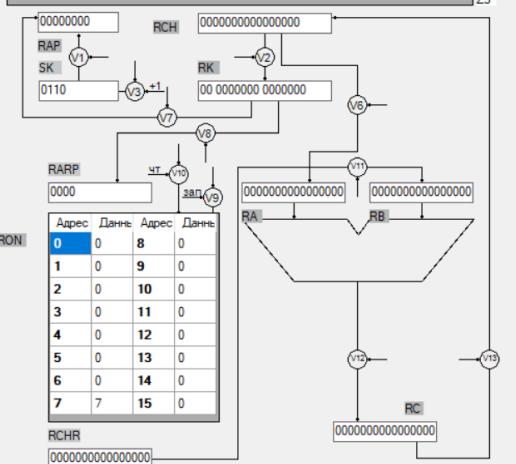
Введите ячейку в которую записана команда!

	Адрес	Данные	Адрес	Данные	Адрес	Данные	Адрес	Данные
0	0	1	391	2	0	3	12	
4	0	5	0	6	0	7	0	
8	0	9	0	10	0	11	0	
12	0	13	0	14	0	15	0	

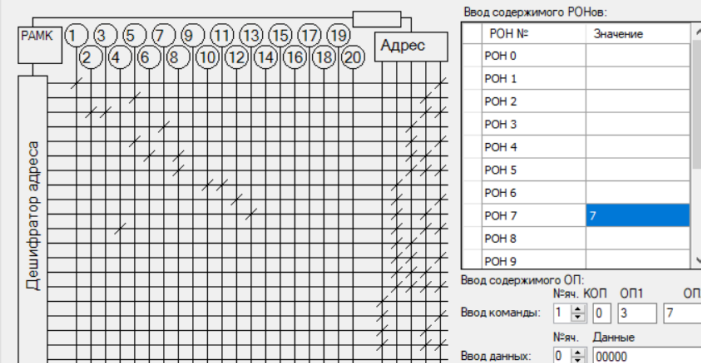
U5

U4

75



Блок устройства управления



```

Введите ячейку в которую записана команда: Содержимое таблиц переменных:
00 Переменная: ZF типа регистр; разрядность 1 бит; значение = 101
Переменная: NF типа регистр; разрядность 1 бит; значение = 002
Переменная: CF типа регистр; разрядность 1 бит; значение = 003
Переменная: I типа простая переменная; Значение = 10104
Переменная: RA типа регистр; разрядность 16 бит; значение = 005
Переменная: RB типа регистр; разрядность 16 бит; значение = 006
Переменная: RC типа регистр; разрядность 16 бит; значение = 007
Переменная: RCH типа регистр; разрядность 16 бит; значение = 008
Переменная: RAP типа регистр; разрядность 8 бит; значение = 009
Переменная: SK типа регистр; разрядность 4 бит; значение = 610
Переменная: RARP типа регистр; разрядность 4 бит; значение = 011
Переменная: RCHR типа регистр; разрядность 16 бит; значение = 012
Переменная: RAMK типа регистр; разрядность 5 бит; значение = 013
Переменная: RMK типа регистр; разрядность 20 бит; значение = 014
Переменная: RON типа память; из 16 ячеек по 16 бит
15 Переменная: ZS типа память; из 16 ячеек по 16 бит
16 Переменная: PMK типа память; из 20 ячеек по 20 бит
17 Переменная: RAMK типа память; из 20 ячеек по 5 бит
18 Переменная: RK типа структура; разрядность 16 бит; значение = 0
Поле: OF2; разрядность 7 бит; Поле: OF1; разрядность 7 бит; Поле: KOF; разрядность

```