

情報エレクトロニクス実験Ⅱ報告書

実験題目

デコード回路の作成

実験場所 電子工学実験室 担当 楡井 雅巳

報告者

3 学年 2 組 10 班

組番号 211 氏名 古城隆人

共同実験者

組番号 234 氏名 山本悠介

組番号 222 氏名 塚田 勇人

実験年月日

2024 年 9 月 27 日 (3 コマ ~ 4 コマ)

天気 曇り 気温 26.2 湿度 68

2024 年 10 月 4 日 (3 コマ ~ 4 コマ)

天気 曇り 気温 25.9 湿度 74

2024 年 10 月 11 日 (3 コマ ~ 4 コマ)

天気 晴れ 気温 22.1 湿度 53

2024 年 10 月 17 日 (3 コマ ~ 4 コマ)

天気 晴れ 気温 25.0 湿度 51

提出期限

2024/10/24

1 目的

電子天秤の制作を行うにあたり、値を表示させるために 7 セグメント LED1 の表示回路を作成する。デコーダ回路の入力は、セレクト回路から 3bit の信号を受け取る。

2 原理

実際に回路の制作を行うにあたって使用する部品と動作原理を説明する。

2.1 ブレッドボード

ブレッドボードを使用し、デコード回路の作成を行う。この部品はジャンパ線を使用して自由に回路を組み替えられるので、回路の制作に適している。ブレッドボード上で配線するときはショートしているピンについて理解をしないとイケない。図 1 にブレッドボード写真を示す。このブレッ

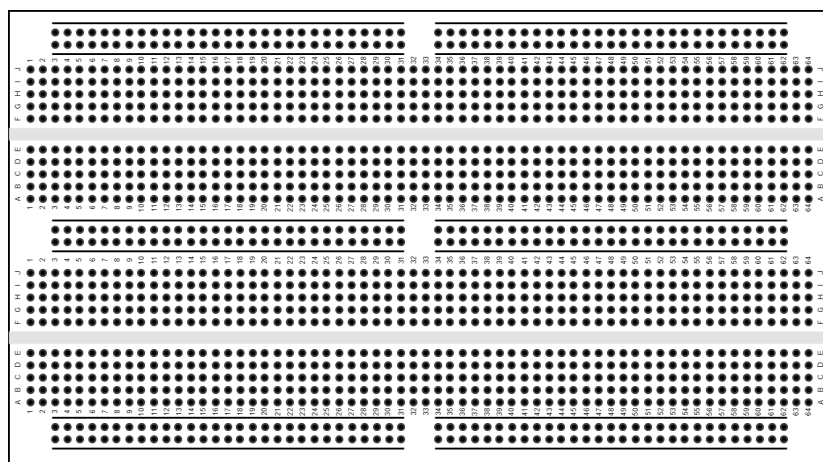


図 1 ブレッドボード

ドボードは 5 個の部品に分かれており、2 この穴が縦に空いてる場所が 3 個ある。その間に 10 個の穴が縦に空いて真ん中に溝がある部品がある。3 個ある横長の部品は内部で電氣的に横につながっており、それは青色と赤色の線が横に書いてある穴同士がつながっている。個の基板では横に 2 本の線があるので真ん中のピン同士の電氣的なつながりはない。この部品は主に電源の端子として使用される。今回は青色の線が描かれているところを *GND*、赤色の線が描かれているところを +5V として使用する。2 個ある長方形の部品は縦にショートしており、5 個の穴が内部で電氣的につながっている。真ん中の溝で電氣的なつながりは切れている。そのためこのブレッドボードは縦に 5 個つながっている穴が縦に 4 個配置されている。この部品は主に IC、ジャンパ線を挿して回路を作成する部品である。

2.2 7セグメント LED

7セグメント LED は7つの LED を組み合わせたもので、数字を表示させる用途で使用する。7つの LED はそれぞれ a から g までの名前がついており、それぞれの LED を点灯させることで数字を表示させる。7セグメント LED の略図を図 2 に示す。基本的に一番上から時計回りに a から g までの LED が配置されている。今回使用する LED はアノードコモン型の 7セグ LED を使用する

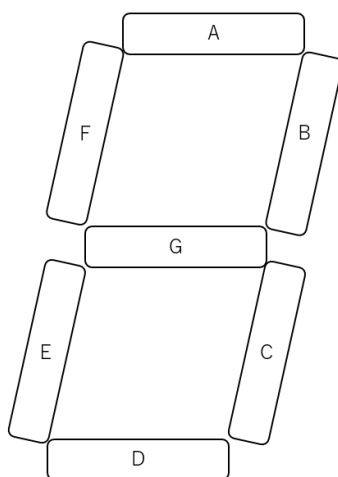


図 2 7セグメント LED の略図

る。アノードコモン型では、その名の通り LED のアノード端子が共有になっている。LED のアノードとは、電流が入力される方向の端子であり、電流を出力する端子をカソードという。アノードからカソードに電流を流すことにより LED を光らせることが出来る。そのため、7セグ LED の各 LED の端子とアノードコモンのピンで電圧差が生じたら LED が光る。アノードコモンのピンには今回は 5V をつなぐため、各 LED のピンには *GND* を接続すると光らせることが出来る。7セグ LED のピン配置を図 3 に示す。左下のピンから反時計回りに 1 から 10 までのピンがあり、3,8 がアノードでそれ以外がカソードに接続している。

2.3 汎用ロジック IC

汎用ロジック IC では、論理演算を行うことが出来る回路部品である。2進数の情報を基に 7セグ LED の光らせ方を制御するのに使用する。論理演算では AND / OR などがある。例えば AND 演算では 2 本の信号が HIGH(+5V) の時に出力が HIGH になる。これはどちらも 1 であるためである。論理回路の入力と出力を示したものを真理値表という。表の列の数だけ変数があり、入力/出力、場合によっては内部の状態を示す。AND、OR、NOT、XOR の真理値表を表 1 に示す。今回では A、B が入力で、AND、OR、NOT、XOR、が出力である。この 0 1 はそれぞれ

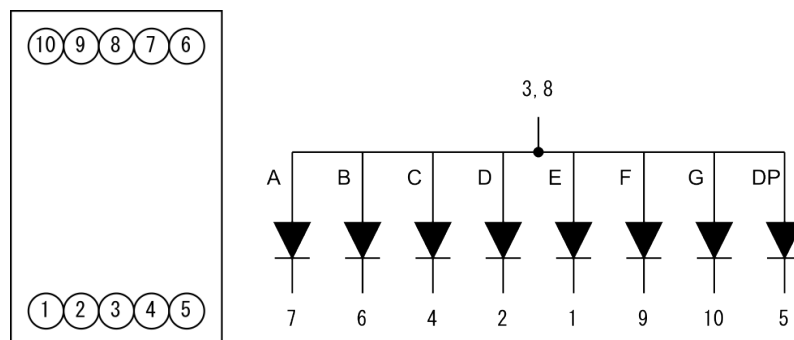


図3 7セグメント LED のピン配置

LOW(*GND*)、HIGH(+5*V*) を示している。IC では内部の特徴に違いがあり、それを名前で表し

表1 論理演算の真理値表

A	B	AND	OR	NOT (A)	NOT (B)	XOR
0	0	0	0	1	1	0
0	1	0	1	1	0	1
1	0	0	1	0	1	1
1	1	1	1	0	0	0

ている。今回使用する IC は 74LS シリーズである。74LS シリーズはバイポーラトランジスタを使用している。**IC の出力端子** IC には論理回路に入出力があるように、入出力するための端子がある。その内部の構造として、出力端子を説明する。IC の内部は複数のトランジスタで構成されている。トランジスタとはスイッチのようなもので、ベースとエミッタの電位差によってコレクタとエミッタ間の電流を制御できる。トランジスタには NPN 型と PNP 型の 2 種類があるが今回は NPN 型で説明を行う。NPN 型トランジスタの特性はベースとエミッタ間に電流が流れる、ようは電位がベースのほうが大きくなるとコレクタからエミッタにかけて電流が流れる。図 4 では、B をベース、C をコレクタ、E をエミッタとしている。図 4(a) に IC の出力端子の一個前のイラストを示す。右側の四角いのでっぱりが出力端子で内部に書かれているものが出力の一個前のトランジスタである。図 4(b) にトランジスタの特性を示す。ベースとエミッタ間に電流が流れるとコレクタとエミッタ間に電流が流れる。そのため出力端子に電流が流れないため、出力は LOW となる。この出力の先に電流が流れるかもしれないが、この先に接続する IC の内部抵抗よりもトランジスタの抵抗のほうが小さいのでエミッタに電流が流れる。図 4(c) では、ベースとエミッタが同じ電位にあるため、コレクタからエミッタにかけて電流が流れない。そのため出力端子の先に違う電位があれば電流が流れる。IC 内部で発生するこれらの電流のことを前者をシンク電流、後者をソース電流という。IC によってシンク電流、ソース電流の値が異なるのでデータシートで確認を行い、電子回路を組むことが出来るのかを把握する必要がある。例えば今回ではアノード共通の LED を制御するため出力端子に LED のカソードを接続し、シンク電流を流すことで LED を

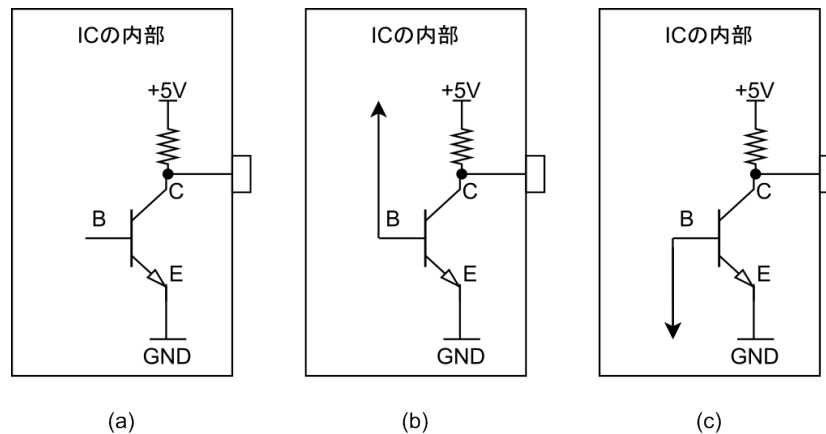


図4 トランジスタの特性

光らせる。そのため、 I_{ol} の電流を確認する必要がある。 I_{ol} はシンク電流、 I_{oh} はソース電流である。IC の入力端子汎用ロジック IC ではピン番号が同じように命名されている。今回使用する IC は 74LS04(NOT)、74LS08(AND)、74LS32(OR)、74LS86 である。いずれも 14 ピンの DIP 型の IC である。DIP とは Dual Inline Package の略称であり、パッケージの表面にくぼみがあるのが特徴である。このくぼみがあるほうを表、端子が出てるほうが裏である。表の状態にくぼみを上にした時に、左上から反時計回りに 1 から 14 までの数字が命名されている。74 シリーズでは 7 番に GND、14 番に +5V を接続する。それ以外の端子は入出力端子である。

2.4 ピンヘッダ

ピンヘッダを用いて、2 進数から 10 進数に変換する基盤とブレッドボードを接続する。今回使うピンヘッダは 2×7 、端子間距離が $2.54mm$ である。これは一般的なピンヘッダの端子間距離であり今回使用するブレッドボードもこの端子間距離である。2 列のピンヘッダをブレッドボードにそのまま刺すと、2 つのピンがショートしてしまうため、T 字型コネクタを用いる。

2.5 カルノー図

デコーダ回路は複雑な回路になるため、論理式を立てる。論理式は真理値表を基に作成することが出来るが、複雑な回路になると論理式が複雑になる。そのため、カルノー図を使用することで論理式を簡単に作成することが出来る。カルノー図は出力の数だけ表を作成し、論理式の作成を行う。表 ?? にカルノー図の例を示す。これは 7 セグ LED の B 端子用のカルノー図である。真理値表からここから論理式の計算を行う。まず初めに、表の中で 1 の部分をグループ化を行う。その後、グループ化した部分を論理式に変換する。グループ化したものを 6 に示す。これを論理式に変換すると 数式 (1) となる。これを簡単にすると、(2) となる。6 個の論理素子の使用から、3 個の論理素子の使用に減らすことが出来る。カルノー図から論理式を立てて簡略化してないように見え

るが真理値表から論理式を立てた場合、出力が HIGH の量の数 $\times 3$ 個の論理素子が必要になる式になる。そのため今回はカルノー図にする前は 30 個の論理素子が必要であった。

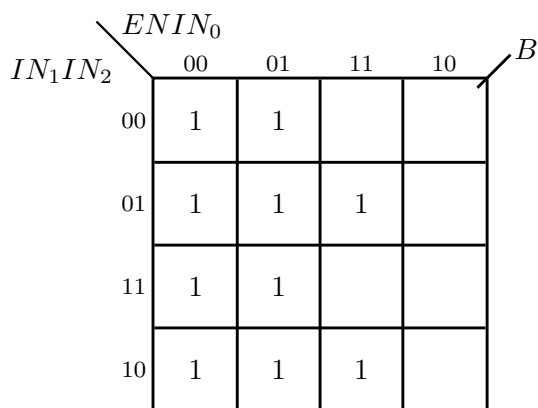


図 5 B のカルノー図

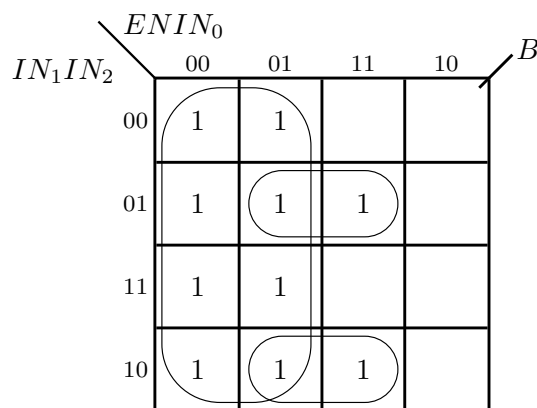


図 6 B のカルノー図

3 実験方法

3.1 論理式の作成

デコーダ回路の回路図を作成するために真理値表を作成して論理式を立てていく。作成した真理値表を表 2 に示す。この真理値表を元にカルノー図を作成し、論理式を立ててセグメントごとの回路図を作成する。

表 2 真理値表

EN	IN_2	IN_1	IN_0	A	B	C	D	E	F	G
0	*	*	*	1	1	1	1	1	1	1
1	0	0	0	0	0	0	0	0	0	1
1	0	0	1	1	0	1	1	1	1	0
1	0	1	0	0	0	0	0	0	1	0
1	0	1	1	0	0	0	0	1	1	0
1	1	0	0	1	0	0	1	1	0	0
1	1	0	1	0	1	0	0	1	0	0
1	1	1	0	0	1	0	0	0	0	0
1	1	1	1	0	0	0	1	1	0	1

3.2 セグメント B

セグメント B のカルノー図を図 7 に示す。このカルノー図を基に作成した式を数式 (1) に示す。
これを基に作成したセグメント B の回路図を図 3.2 に示す。

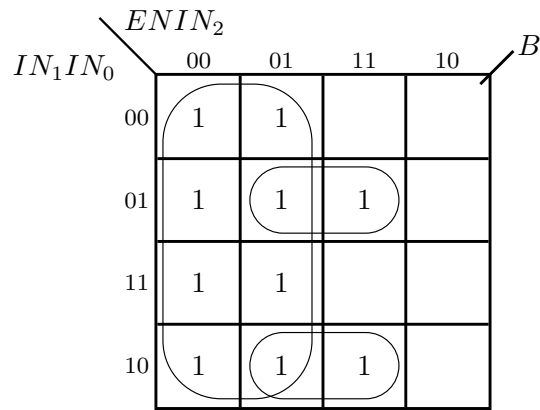


図 7 B のカルノー図

$$B = \overline{EN} + IN_0 \cdot \overline{IN_1} \cdot IN_2 + \overline{IN_0} \cdot IN_1 \cdot IN_2 \quad (1)$$

$$= \overline{EN} + IN_2 \cdot (IN_0 \oplus IN_1) \quad (2)$$

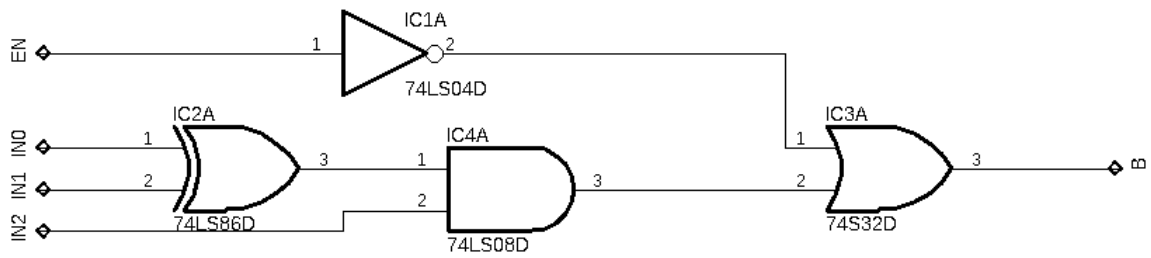


図 8 セグメント B の回路図

3.3 セグメント C

セグメント C のカルノー図を図 9 に示す。このカルノー図を基に作成した式を数式 (3) に示す。
これを基に作成したセグメント C の回路図を図 3.3 に示す。

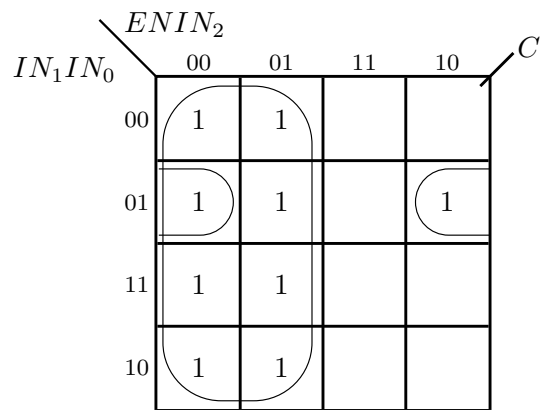


図 9 C のカルノー図

$$C = \overline{EN} + \overline{IN_2} \cdot IN_1 \cdot \overline{IN_0} \quad (3)$$

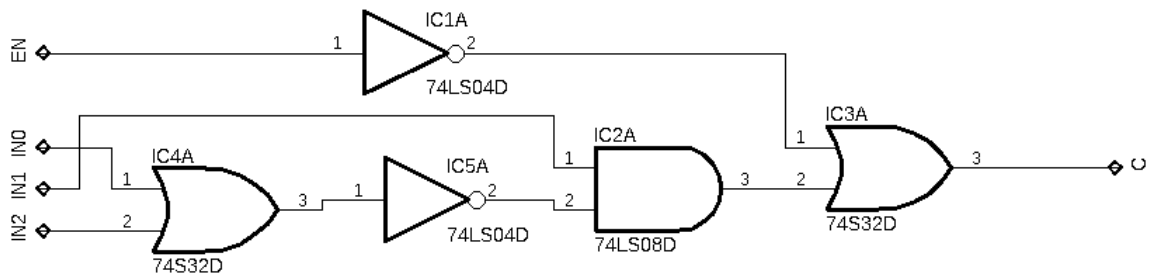


図 10 セグメント C の回路図

3.4 セグメント D

セグメント D のカルノー図を図 11 に示す。このカルノー図を基に作成した式を数式 (4) に示す。これを基に作成したセグメント D の回路図を図 3.4 に示す。

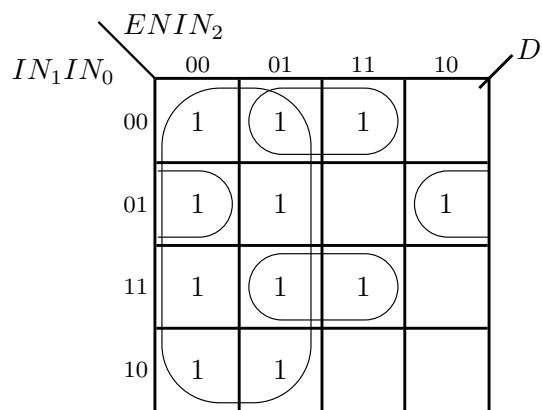


図 11 D のカルノー図

$$D = \overline{EN} + IN_2 \cdot IN_1 \cdot IN_0 + IN_2 \cdot \overline{IN_1} \cdot \overline{IN_0} + \overline{IN_2} \cdot \overline{IN_1} \cdot IN_0 \quad (4)$$

$$= \overline{EN} + IN_1 \cdot (IN_2 \oplus IN_0) + IN_2 \cdot IN_1 \cdot IN_0 \quad (5)$$

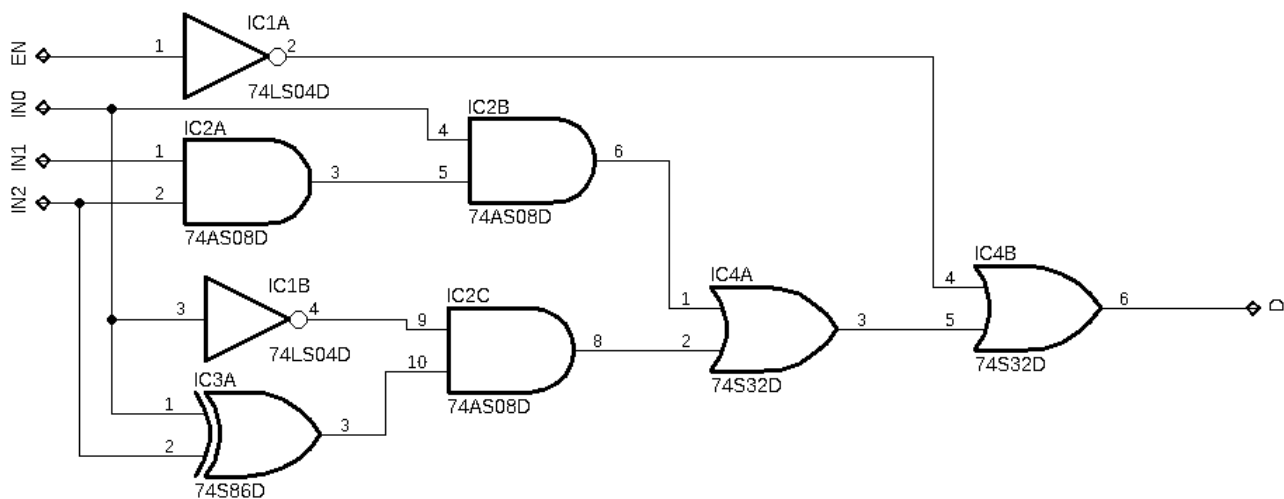


図 12 セグメント D の回路図

3.5 セグメント E

セグメント E のカルノー図を図 13 に示す。このカルノー図を基に作成した式を数式 (6) に示す。これを基に作成したセグメント E の回路図を図 3.5 に示す。

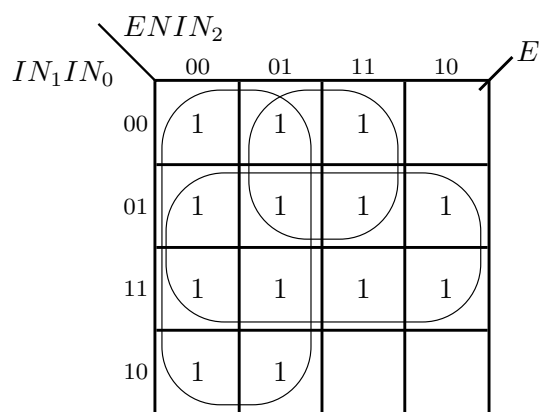


図 13 E のカルノー図

$$E = \overline{E}N + IN_0 + \overline{IN}_1 \cdot IN_2 \quad (6)$$

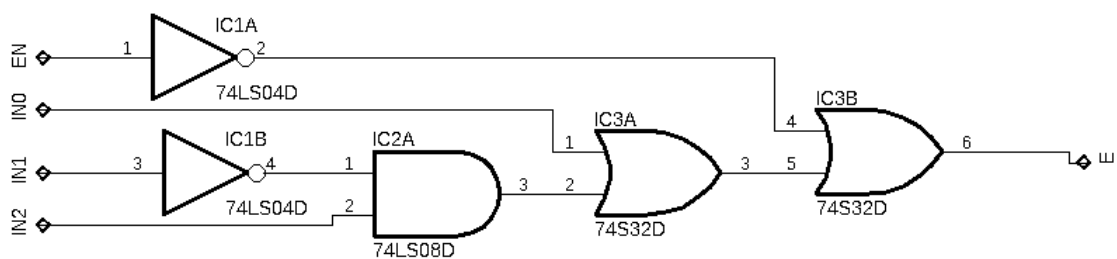


図 14 セグメント E の回路図

3.6 セグメント F

セグメント F のカルノー図を図 15 に示す。このカルノー図を基に作成した式を数式 (7) に示す。これを基に作成したセグメント F の回路図を図 3.6 に示す。

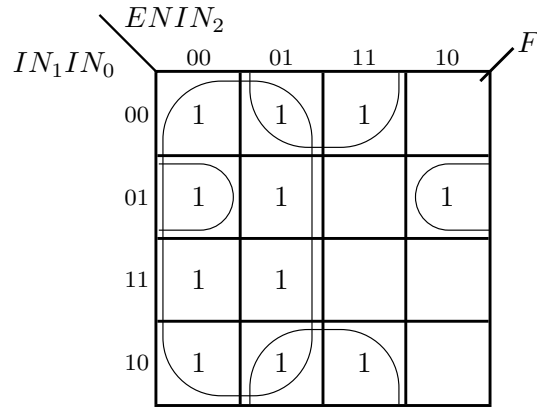


図 15 F のカルノー図

$$F = \overline{EN} + IN_0 \cdot \overline{IN_2} + IN_1 \cdot \overline{IN_2} \quad (7)$$

$$= \overline{EN} + \overline{IN_2} \cdot (IN_0 + IN_1) \quad (8)$$

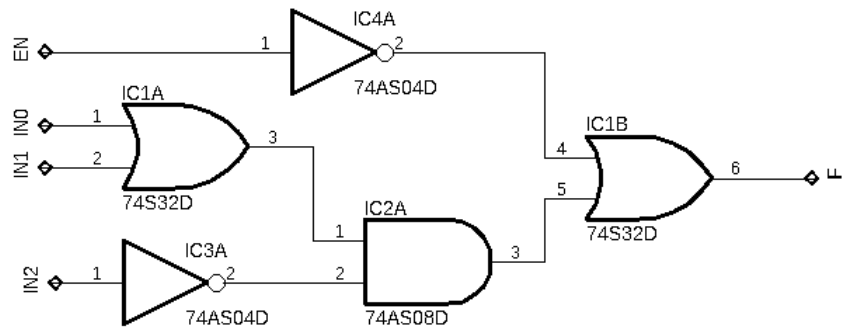


図 16 セグメント F の回路図

3.7 セグメント G

セグメント G のカルノー図を図 17 に示す。このカルノー図を基に作成した式を数式 (9) に示す。これを基に作成したセグメント G の回路図を図 3.7 に示す。

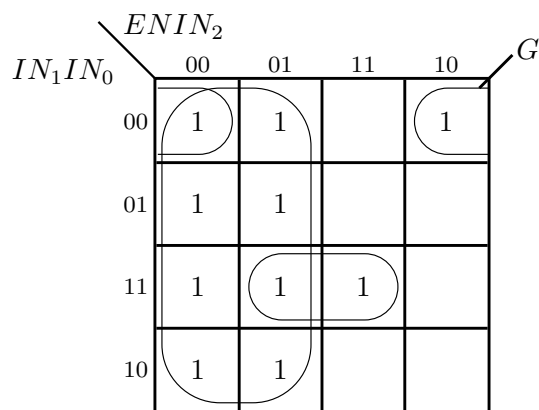


図 17 G のカルノー図

$$G = \overline{EN} + \overline{IN_2} \cdot \overline{IN_1} + IN_2 \cdot IN_1 \cdot IN_0 \quad (9)$$

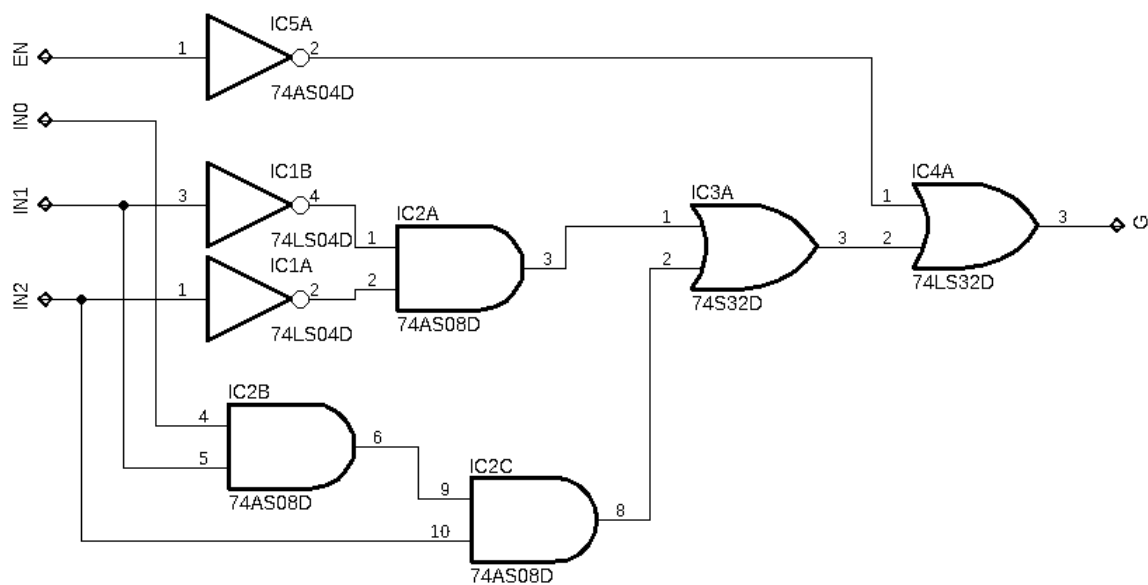


図 18 セグメント G の回路図

3.8 ブレッドボードへの配線

作成した回路図を基にブレッドボードへの配線を行う。使用する部品を表 3 に示す。

表 3 使用部品

部品名	数量	用途
ブレッドボード	1	配線用部品
74LS04	2	NOT 回路
74LS08	2	AND 回路
74LS32	4	OR 回路
74LS86	2	XOR 回路
7 セグ LED	1	表示部品
ピンヘッダ	1	ブレッドボードと基盤の接続
ブレッドボード	1	配線用部品
エンコーダ回路	1	2 進数から 10 進数への変換
抵抗 (380 Ω)	7	7 セグ LED の入力電流制御

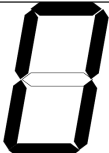
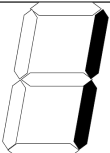
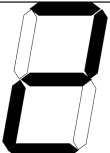
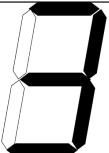
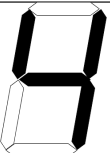
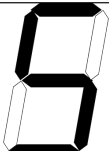
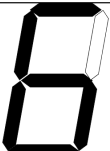
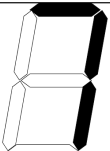
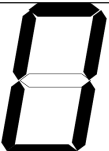
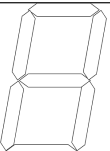
3.9 動作確認

デコード回路が正しく動作しているかの確認に動作確認基盤を用いる。これはピンヘッダを用いてブレッドボードに接続する部品で、2 進数の出力を行うことが出来る。この基盤を用いて、2 進数の入力を行い、7 セグ LED が正しく表示されるか確認を行う。

4 結果

作成した回路をブレッドボードに配線を行い、LED が正常に点灯することを確認した。入力と出力の関係を表 4 に示す。

表 4 入力と出力の関係

$(0)_{10}$	$(1)_{10}$	$(2)_{10}$	$(3)_{10}$	$(4)_{10}$
				
$(5)_{10}$	$(6)_{10}$	$(7)_{10}$	EN_{on}	EN_{off}
				

5 報告事項

5.1 $VCC = 5[V]$ の電源を使って $I_f = 8[mA]$ 、 $V_f = 1.98[V]$ の LED を適切に光らせるには、抵抗の値をいくらにすればよいか。

$$R = \frac{VCC - V_f}{I_f} = \frac{5 - 1.98}{0.008} = 377.5[\Omega] \text{ より、} 380[\Omega] \text{ にすればよい。}$$

5.2 バイポーラトランジスタと COMS の特徴を調べて報告してください。

バイポーラトランジスタには PNP 型と NPN 型があり、NPN 型は PNP 型と逆の特性を持っている。NPN 型ではベースからエミッタにかけて電流が流れるとコレクタからエミッタにかけて電流が流れる。そして、ベースからエミッタにかけて流れる電流はコレクタからエミッタにかける電流よりも小さいため、電流の増幅を行うことが出来る。CMOS は、MOSFET を用いた回路である。MOSFET とはバイポーラトランジスタと違いゲートに電圧を印加することによりチャネルを形成し、電流を流すことが出来る。そのため一度駆動してしまえば電流の消費が少ないため駆動しているときの消費電力が少ない。

5.3 ファンイン、ファンアウトについて調べて報告してさい

ファンイン、ファンアウトとは論理素子の入力端子、出力端子の数のことを言う。バイポーラトランジスタで構成されている IC の場合、シンク電流やソース電流によって同じ配線

で次に駆動できる IC の数が決まる。例えば $I_{ol} = 0.4[mA]$ 、 $I_{il} = 0.1[mA]$ の場合、 $I_{ol} = I_{il} \times n$ より、 $n = 4$ となる。この同時に接続できる数がファンアウトである。ファンインとは、IC の入力端子に接続できる数のことである。

5.4 表 2.2 にある真理値表を完成させてください

表 2 に真理値表を示す。

5.5 7 セグメント LED および抵抗を含めた、すべてのセグメントをまとめた回路図を描いてください

7 セグメント LED および抵抗を含めた、すべてのセグメントをまとめた回路図を図 19 に示す。

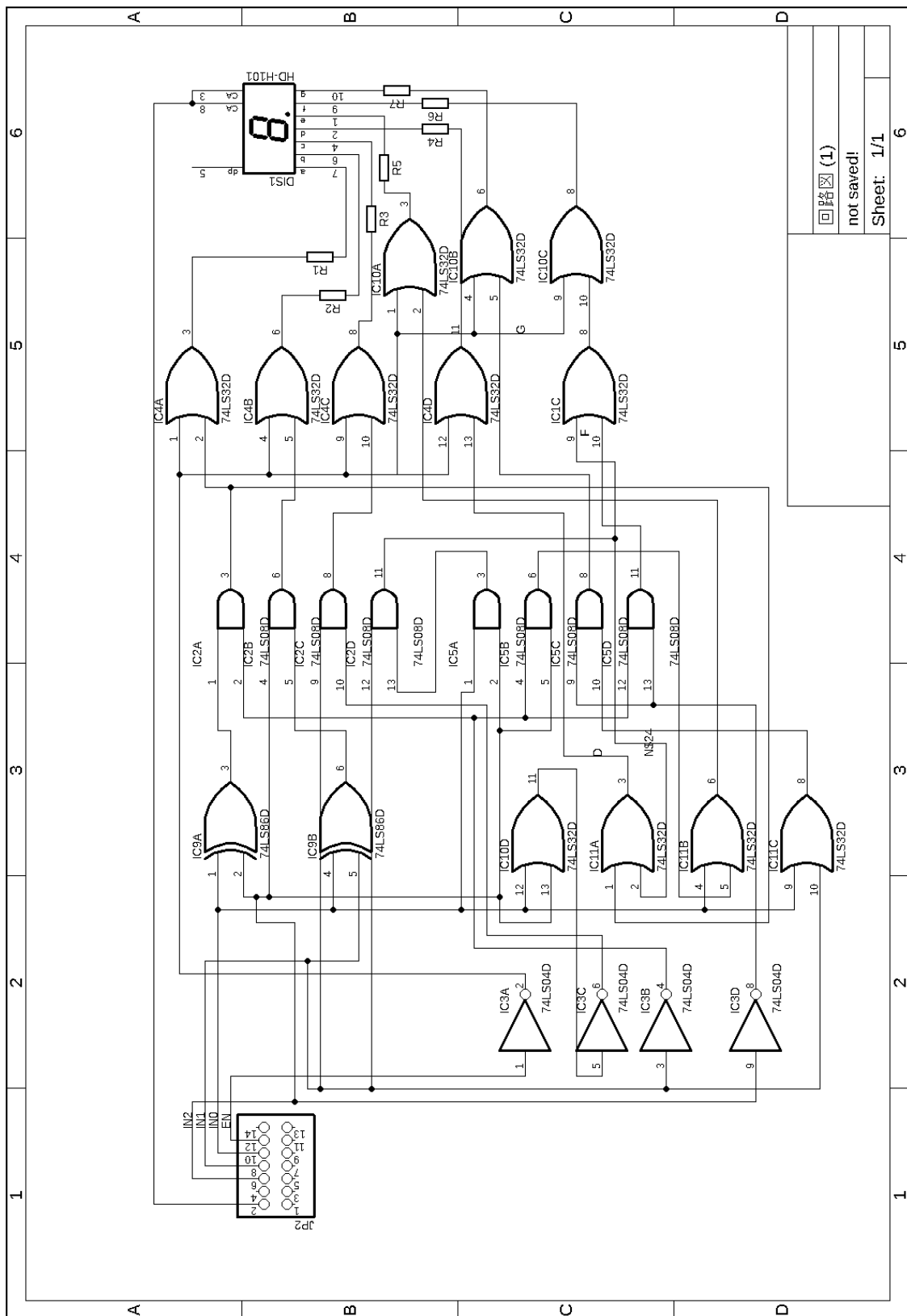


図 19 7セグメント LED の回路図

6 考察

今回の実験では、7セグメント LED を制御するための回路を作成することが出来た。論理回路を組むときにカルノー図を使用すると簡単化を行えて、回路をより簡単なものにすることが出来た。