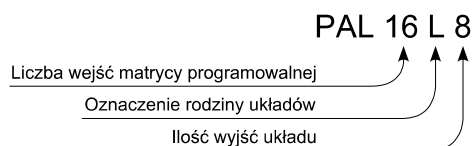


Oznaczenia układów PAL



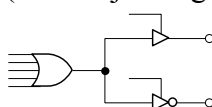
Ilość wejść matrycy programowalnej

Jest to suma ilości wejść będących pinami wejściowymi w obudowie oraz ilości sprzężeń zwrotnych. W układzie 16L8 mieliśmy 10 wejść zewnętrznych oraz 6 sprzężeń zwrotnych.

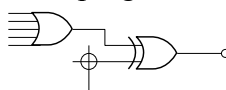
Oznaczenie rodziny układów

H, L – Układy kombinacyjne z ustaloną polaryzacją wyjść (H – polaryzacja dodatnia, L – ujemna). W układach rodziny L funkcja sumy jest zanegowana przez bufor 3-stanowy.

C – Układy kombinacyjne z wyjściami komplementarnymi. Każda funkcja obliczona w danym bloku logicznym jest dostępna na dwóch wyprowadzeniach (afirmacja i negacja sygnału):



P – Układy kombinacyjne z programowalną polaryzacją wyjść. Wynik z bramki OR przechodzi przez bramkę XOR, której drugi argument pobierany jest z punktu programowalnego:



R – Układy rejestrowe.

RA – Układy rejestrowe tzw. asynchroniczne. Nazwa jest myląca, bo przerzutniki są synchroniczne. Asynchroniczne jest sterowanie otoczeniem przerzutnika.

V – Układy z makrokomórkami programowalnymi. Układy te posiadają konfigurowalne bloki, zwane makrokomórkami. Ich konfiguracja pozwala na podjęcie decyzji jaka funkcja (logiczna, rejestrowa, sterująca) będzie przez taką makrokomórkę realizowana.

Ilość wyjść układu

W układach rejestrowych liczba ta opisuje ilość wyjść rejestrowych (ile jest przerzutników w układzie). W układach kombinacyjnych liczba ta wprost opisuje ilość wyjść.

PALCE 20RA10

Układ zawiera 20 wejść do matrycy programowalnej (10 wejść zewnętrznych + 10 sprzężeń zwrotnych) oraz 10 wyjść zaopatrzonych w przerzutniki. Rozmiar matrycy programowalnej to 40×80 (8 termów w każdym bloku wyjściowym). Na każdy z przerzutników można załadować równolegle informację z pinów wyjściowych układu. Możliwe jest to dzięki sygnałowi ładującemu Preload (PL) pobieranemu z pinu 1 obudowy. Przydaje się to podczas testowania układu w systemie. Poprzez załadowanie danych do przerzutników, możemy testować układ z dowolnego, ustalonego przez nas stanu. Ładowanie realizuje się synchronicznie. Sygnały zegarowe są indywidualne dla każdego przerzutnika. Obliczane są z termów. Przerzutniki posiadają również wejścia AR (Asynchroniczny Reset) oraz AP (Asynchroniczny Preset). Pobierane są z matrycy jako termy (podobnie jak sygnały zegarowe). Otwieranie buforów 3-stanowych jest zrealizowane w sposób globalny (sygnał pobierany z pinu 13) lub indywidualnie z termów, które obliczają funkcję OE.

Ze schematu makrokomórki układu widać, że tylko 4 termy są podłączone do bramki OR. Reszta termów to termy sterujące (AR, AP, CLK, OE). Mamy pełną kontrolę nad każdym blokiem wyjściowym indywidualnie. Dołączenie multiplexera sterowanego iloczynem sygnałów AR i AP sprawia, że gdy oba sygnały będą miały stan wysoki (stan sprzeczny), przerzutnik jest pomijany. Funkcja obliczona w bramce OR omija przerzutnik i komórka pracuje w trybie pracy kombinacyjnej. Możemy w ten sposób przełączać tryby pracy bloków wyjściowych z kombinacyjnego na rejestrowy i na odwrót. W innych układach PLD ustawianie trybu pracy danej komórki

jest dokonywane podczas programowania układu (jednokrotnie) i nie jest możliwa zmiana trybu pracy komórki podczas jego normalnej pracy. Poza tym dodanie dodatkowego punktu programowalnego i bramki XOR daje nam możliwość konfiguracji polaryzacji (L/H) sygnału wyjściowego.

Podsumowując działanie makrokomórki mamy dużo opcji funkcjonalnych przerzutnika. Jest to możliwe kosztem tego, że tylko połowa termów w matrycy może być wykorzystywana do obliczania funkcji logicznych. To jest wadą układu. Inna wada, to opóźnienia sygnału CLK, który jest pobierany z matrycy AND.

Układy PAL rodziny V

PALCE 22V10

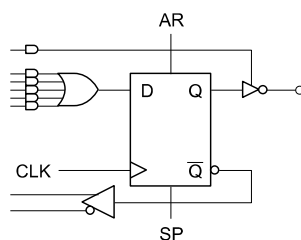
Układy te miały możliwości konfiguracyjne. Nie były one jednak tak „kosztowne” jak w poprzednio omawianym układzie z rodziny RA. Układ 22V10 ma 22 (12 zewnętrznych + 10 sprzężeń zwrotnych) sygnały wejściowe dochodzące do matrycy oraz 10 sygnałów wyjściowych. Rozmiar matrycy to 44×132 . Termy w układzie są porozkładane nierównomiernie: skrajne wyprowadzenia mają 8 termów, a środkowe wyprowadzenia – 16. Ułożone jest to według reguły 8, 10, 12, 14, 16, 16, 14, 12, 10, 8. Obudowa układu ma 24-wyprowadzenia. Układ ma dodatkowe termy globalne. Skrajnie górny nazwany jest AR a skrajnie dolny to SP. Te dwa termy nazywane są węzłami globalnymi (wewnętrznymi).

Układ powiada 10 identycznych makrokomórek. 11 wejść jest ogólnego przeznaczenia. Sygnał zegarowy jest pobierany z dedykowanego wejścia (12). Można go również wykorzystywać jako jeden ze zwykłych sygnałów wejściowych (gdy używamy układu do działania tylko w trybie kombinacyjnym). Z każdej makrokomórki wychodzi sprzężenie zwrotne do matrycy. Możemy podczas konfigurowania układu wybrać czy sprzężenie ma pochodzić z przerzutnika, czy z pinu wyjściowego. Termy globalne (AR i SP) to sygnały Asynchroniczny Reset i Synchroniczny Preset. 10 pinów wyjściowych może pracować jako dodatkowe wejścia.

Każda makrokomórka posiada dwa punkty programowalne: S0 oraz S1. Daje to 4 tryby pracy każdej komórki. Punkty S0 oraz S1 są podłączone do wejść adresowych multiplexerów. Zaprogramowanie multiplexerów dokonane zostaje podczas programowania układu i nie ma możliwości przełączania multiplexera podczas normalnej pracy układu. W makrokomórkach układu 22V10 mamy dwa multiplexery: Multiplexer 4 na 1 decyduje o tym co jest obliczane jako funkcja na danym pinie. Multiplexer 2 na 1 decyduje o sprzężeniu zwrotnym (konfigurowany tylko punktem S1).

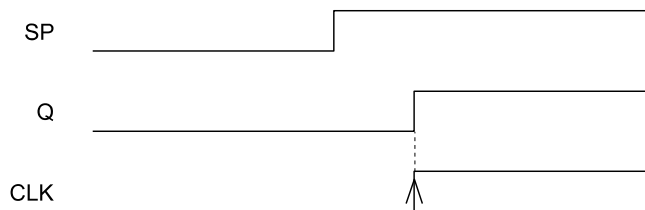
Punkt S1 decyduje o trybie pracy makrokomórki. Gdy $S1=1$ to mamy tryb kombinacyjny, a gdy $S1=0$ wówczas makrokomórka pracuje w trybie rejestrowym. S0 decyduje o polaryzacji sygnałów. $S0=0$ przekazuje na wyjście negację sygnału, a $S0=1$ – afirmację sygnału.

Gdy jakiś punkt programowalny ma wartość równą 0, wówczas mamy do czynienia z niezaprogramowanym punktem programowalnym realizującym zwarcie. Schemat makrokomórki dla konfiguracji $S0=0$ i $S1=0$ jest następujący:



Sprzężenie zwrotne dla trybów rejestrowych pobiera się z przerzutnika (sprzed bufora 3-stanowego). Podczas pracy kombinacyjnej układu sprzężenie zwrotne brane jest z bufora.

Term AR pozwala na asynchroniczne skasowanie zawartości przerzutnika. Natychmiast po pojawieniu się sygnału aktywnego na tym termie następuje skasowanie zawartości wszystkich przerzutników w układzie. Reakcja na pojawienie się aktywnego sygnału SP nastąpi dopiero przy pojawieniu się narastającego zbocza sygnału zegarowego:



Jak do tego „dostać się” w językach opisu?

PALASM	CUPL
Zdefiniowanie numeru wyprowadzenia i skojarzonego z nim sygnału z dodaniem atrybutu COMB (konfiguracja rejestrowa) lub REG (konfiguracja rejestrowa). Jest to opcjonalne. PIN 16 NazwaWy {COMB/REG} ... By dostać się do termów globalnych (AR, SP) należy zdefiniować węzeł wewnętrzny (globalny) NODE 1 NazwaWezla Trzeba wiedzieć ile jest węzłów wewnętrznych dostępnych w układzie. EQUATIONS Równania logiczne dla zdefiniowanych pinów wyjściowych. ... By dostać się do termów AR i SP trzeba użyć nazw kwalifikowanych: NazwaWezla.SETF = ... Równanie sygnału SP NazwaWezla.RSTF = ... Równanie sygnału AR. Równania powyższe muszą być równaniami jednego termu (tak jak te od funkcji OE z poprzedniego wykładu).	Zdefiniowanie sygnałów wejściowych i wyjściowych PIN 14 = NazwaWy; ... Nie podaje się atrybutów „COMB” oraz „REG”. Nie definiuje się również węzłów wewnętrznych. Do wszystkiego stosuje się nazwy kwalifikowane. Przykładowo: NazwaWy.D = (...) będzie równaniem wejścia przerzutnika. Gdybyśmy napisali samo „NazwaWy =” to dane wyjście pracowałoby kombinacyjnie. By obsługiwać termy SP i AR należy napisać: NazwaWy.SP = ... NazwaWy.AR = ... Równania powyższe muszą być równaniami jednego termu. Jeżeli zdefiniujemy inne funkcje SP i AR dla każdego wyjścia, to kompilator wywali błąd. Definiowanie funkcji dla jednego wyprowadzenia, będzie obejmowało swoim działaniem pozostałe wyprowadzenia. Jeżeli chcielibyśmy definiować działanie funkcji AR i SP indywidualnie, to funkcje te musiałyby być identyczne.

PALCE 16V8

Układy zaprojektowane w ten sposób, by pełniły rolę zamienników dla układów 16R8, 16L8 oraz 10H8. Standardowymi parametrami jest zamknięcie układu w obudowie z 20 wyprowadzeniami oraz matryca 32×64. Rozkład wyprowadzeń układu jest analogiczny jak w 16R8 lub 16L8.

Makrokomórka układu posiada dwa lokalne punkty programowalne SL0 i SL1. Dostępne są jeszcze dwa punkty globalne SG0 i SG1. Punkt SG0 decyduje tylko o działaniu skrajnych komórek. Jeżeli SG0=1 to wyprowadzenia 1 oraz 11 będą pełniły rolę wejść I_0 oraz I_9 (z układu 16L8). Gdy SG0=0 to wyprowadzenia te będą pracowały jako dedykowane wejścia CLK i OE (tak jak w 16R8).

SG1 służy do wyboru architektury. Jeżeli SG1=1 to mamy układ 16R8 lub 16L8. Gdy SG1=0 to układ będzie działał jak 10H8 (architektura nie omówiona na wykładzie). Możliwe jest to dzięki zastosowaniu multiplekserów w makrokomórce.

Gdy SL0=1 to makrokomórka będzie działała w trybie kombinacyjnym. Gdy SL0=0 to makrokomórka będzie działała w trybie rejestrowym. SL0=0 oznacza również sprzężenie zwrotne z rejestru, a SL0=1 oznacza sprzężenie zwrotne z pinu. Nie dotyczy to skrajnych komórek, gdzie sytuacja jest skomplikowana.

Układ ten może pracować w 3 trybach pracy. Tryb **REJESTROWY** (16R8). Wówczas w języku CUPL należy powołać się na układ G16V8MS. Tryb pracy **PROSTY** (10H8) pomijamy, bo ta rodzina układów nas nie interesowała. Ostatnim trybem pracy jest tryb **ZŁOŻONY** (16L8) gdzie powołujemy się na układ G16V8MA.