第 2 章 逻辑代数理论及电路实现

内容提要 逻辑代数是分析和设计数字电路的数学工具。本章首先介绍逻辑代数中的各种运算及其电路实现、逻辑运算的公式和规则；然后介绍逻辑函数的标准形式和逻辑函数的化简方法；最后介绍逻辑门电路的 VHDL 描述。

逻辑代数是分析和设计逻辑电路的数学基础。逻辑代数是由英国科学家乔治·布尔（George Boole）创立的，故又称布尔代数。用以实现逻辑运算的电子电路称为逻辑门电路。本章将开始详细介绍逻辑代数理论及其电路实现。

2.1 逻辑代数中的运算

1847 年，英国数学家乔治·布尔提出了用数学分析方法表示命题陈述的逻辑结构，并成功地将形式逻辑归结为一种代数演算，从而诞生了著名的“布尔代数”。1938 年，克劳德·向农将布尔代数应用于电话继电器的开关电路，提出了“开关代数”。随着电子技术的发展，集成电路逻辑门已经取代了机械触点开关，故“开关代数”这个术语已很少使用。为了与“数字系统逻辑设计”这一术语相适应，人们更习惯于把开关代数叫作逻辑代数。

客观世界中某一事件（结果）是否发生总是和发生该事件的条件（原因）是否具备有关，所谓逻辑就是指条件和结果之间的因果关系。事物间最基本的因果关系是与、或、非三种逻辑关系，任何复杂的因果关系都可由它们复合而成。

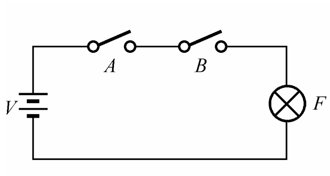
2.1.1 基本逻辑及运算

与逻辑、或逻辑和非逻辑是三种最基本的逻辑关系。逻辑代数中的基本运算也只有三种：与运算、或运算和非运算。

1．与逻辑和与运算

只有当决定一件事情的条件全部具备之后，这件事情才会发生，我们把这种因果关系称为与逻辑。图 2.1.1（a）是用以说明与逻辑的指示灯控制电路，只有当该图中的所有开关都合上时灯才亮。

可以用列表的方式表示上述逻辑关系，并用二值逻辑“0”和“1”来表示，称为逻辑真值表，如图 2.1.1（b）所示。这里假设“1”表示开关闭合或灯亮，“0”表示开关断开或灯不亮。



（a）电路图

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

（b）逻辑真值表

图 2.1.1　与逻辑

若用逻辑表达式来描述，则可写为

$$F = A\cdot B$$

与逻辑的算符用“•”（或者“×”、“∧”、“∩”、“AND”）表示，读作“乘”，在不需要特别标出的地方，逻辑乘的算符通常可以省略不写。

与运算的规则为：“输入有 0，输出为 0；输入全 1，输出为 1”。即满足以下规则：

$0\cdot 0=0$　　$1\cdot 0=0$

$0\cdot 1=0$　　$1\cdot 1=1$

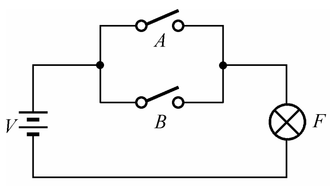
与运算可以推广到多变量，即

$$F = A\cdot B\cdot C\cdots$$

2．或逻辑和或运算

当决定一件事情的几个条件中，只要有一个或一个以上条件具备，这件事情就会发生，我们把这种因果关系称为或逻辑。

图 2.1.2（a）是用以说明或逻辑的指示灯控制电路，只要有一个或一个以上的开关合上灯就亮。或运算的真值表如图 2.1.2（b）所示。



（a）电路图

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

（b）逻辑真值表

图 2.1.2　或逻辑

若用逻辑表达式来描述，则可写为

$$F = A + B$$

或逻辑的算符用“+”（或者“∨”、“∪”、“OR”）表示，读作“加”。

或运算的规则为：“输入有 1，输出为 1；输入全 0，输出为 0”。 即满足以下规则：

$0+0=0$　　$1+0=1$

$0+1=1$　　$1+1=1$

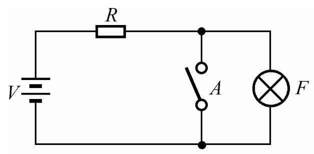
或运算也可以推广到多变量，即

$$F = A+B+C\cdots$$

3．非逻辑和非运算

某事情发生与否，仅取决于一个条件，而且是对该条件的否定，即条件具备时事情不发生，条件不具备时事情才发生，我们把这种因果关系称为非逻辑。

图 2.1.3（a）是用以说明非逻辑的指示灯控制电路，当开关闭合时，灯不亮；而当开关不闭合时，灯亮。非运算的真值表如图 2.1.3（b）所示。



（a）电路图

A	F
0	1
1	0

（b）逻辑真值表

图 2.1.3　非逻辑

若用逻辑表达式来描述，则可写为

$$F = \overline{A}$$

非逻辑的算符用“¯”表示，读作“非”。

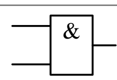
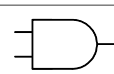
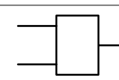
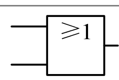
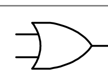
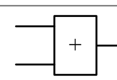
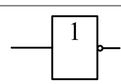
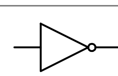
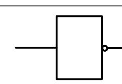
非运算的规则为

$$\overline{0} = 1 \quad \overline{1} = 0$$

4．基本逻辑运算的图形符号

在数字电子技术中，与、或、非三种基本逻辑运算分别由与门、或门和非门（也叫反相器）实现。表 2.1.1 是三种基本逻辑运算的图形符号，也是逻辑门的符号。

表 2.1.1　　三种基本逻辑运算的图形符号

	我国标准	美国标准	曾　用
与逻辑			
或逻辑			
非逻辑			

2.1.2　复合逻辑运算

单独运用上述与、或、非运算，只能解决与之相应的基本逻辑。求解复杂的逻辑问题需要综合运用上述基本运算，这就是所谓的复合运算。常用的复合运算及其相应的算式有以下几种。

或非运算：　$F = \overline{A + B}$

与非运算：　$F = \overline{AB}$

与或非运算：$F = \overline{AB + CD}$

异或运算：　$F = A \oplus B = \overline{A}B + A\overline{B}$

同或运算：　$F = A \odot B = AB + \overline{A}\,\overline{B}$

上述复合逻辑的运算顺序是先做单个变量的非运算，再做乘运算，然后做加运算，最后做连接多个变量上的非号运算。

异或运算的算符“⊕”读作“异或”。由异或运算的定义式 $A \oplus B = \overline{A}B + A\overline{B}$ 可知，两个变量相反时异或运算的结果为“1”，相同时异或运算的结果为“0”。

同或运算的算符“⊙”读作“同或”。由同或运算的定义式 $A \odot B = AB + \overline{A}\,\overline{B}$ 可知，两个变量相同时同或运算的结果为“1”，相反时同或运算的结果为“0”。

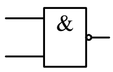
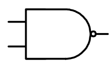
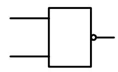
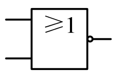
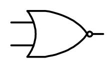
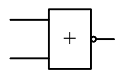
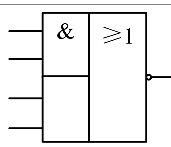
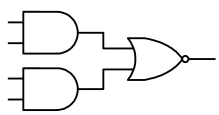
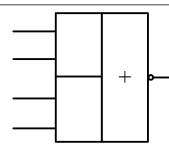
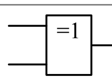
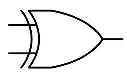
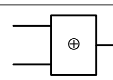
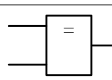
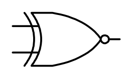
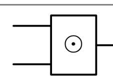
两变量的异或、同或互为反函数，即

$$A \oplus B = \overline{A \odot B} \qquad A \odot B = \overline{A \oplus B}$$

因此，有时也把同或称作异或非。

各种复合逻辑运算的图形符号见表 2.1.2，它们也是复合逻辑门的符号。

表 2.1.2　　　　**复合逻辑运算的图形符号**

	我国标准	美国标准	曾　用
与非逻辑			
或非逻辑			
与或非逻辑			
异或逻辑			
同或逻辑			

2.2　逻辑运算的电路实现

用以实现基本和常用逻辑运算的电子电路称为逻辑门电路，简称门电路。从制造工艺来看，门电路分为双极型晶体管逻辑和单极型晶体管逻辑。双极型晶体管是多数载流子和少数载流子同时参加导电的半导体器件。场效应晶体管在工作时只有一种载流子（多数载流子）起着运载电流的作用，所以场效应晶体管又称为单极型晶体管，也称为场效应管。场效应管与双极型晶体管相比有很多优点：它的输入偏流仅为 10^{-10}～10^{-12}A，且与工作电流大小无关，所以它的输入电阻高达 $10^{10}\Omega$ 以上；制造工艺简单，集成密度高，特别适用于大规模集成；热稳定性好，抗辐射能力强等。因此，场效应管已经成为集成电路的主流器件。

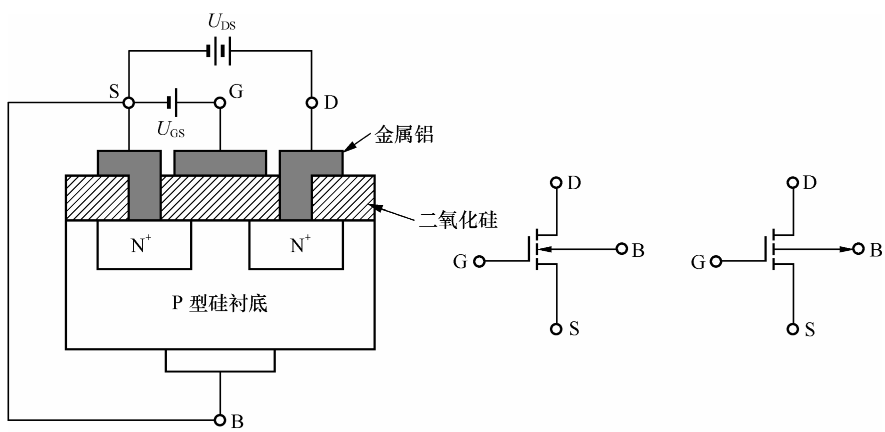
按照其结构，场效应管又可以分为结型场效应管（JFET）和绝缘栅场效应管（JGFET）两种。绝缘栅场效应管的栅极和沟道间隔了一层很薄的绝缘体，比起结型场效应管的反偏 PN 结来说，其输入阻抗更大（一般大于 $10^{12}\Omega$），而且功耗更低，集成度高，在大规模集成电路

中得到了更为广泛的应用。本节只介绍由绝缘栅场效应管构成的典型集成逻辑门电路。

2.2.1　场效应管的开关特性

绝缘栅场效应管的绝缘层采用二氧化硅，各电极用金属铝引出，故又称为 MOS 管（Metal Oxide Semiconductor）。根据导电沟道不同，MOS 管可分为 N 沟道和 P 沟道两类，简称 NMOS 管和 PMOS 管。每一类又分为增强型和耗尽型两种。因此，MOS 管有四种类型：N 沟道增强型管、N 沟道耗尽型管、P 沟道增强型管和 P 沟道耗尽型管。数字电路中普遍采用增强型的 MOS 管。下面介绍增强型 MOS 管的原理及其开关特性。

N 沟道增强型绝缘栅场效应管的结构如图 2.2.1（a）所示。该类场效应管以一块掺杂浓度较低、电阻率较高的 P 型硅半导体薄片作为衬底，利用扩散工艺制作两个高掺杂的 N^+区，然后在 P 型硅表面制作一层很薄的二氧化硅绝缘层，并在二氧化硅的表面及两个 N^+区的表面上分别安置三个金属铝电极——栅极 G（Gate）、源极 S（Source）、漏极（Drain），就成了 N 沟道 MOS 管。



（a）N 沟道结构示意图　（b）N 沟道增强型　（c）P 沟道增强型

图 2.2.1　绝缘栅场效应管的结构和符号

由于栅极与源极、漏极均无电接触，故称“绝缘栅极”，图 2.2.1（b）是 N 沟道增强型绝缘栅场效应管的代表符号，图 2.2.1（c）是 P 沟道增强型绝缘栅场效应管的代表符号。和 N 沟道 MOS 管相反，P 沟道 MOS 管的衬底是 N 型，而源极区和漏极区是 P 型，在电路符号上是用衬底引线上箭头的方向区分两者。

N 沟道增强型 MOS 管在工作时，通常将源极与衬底相连并接地，在栅极和源极之间加正电压 U_{GS}，在漏极与源极之间加正电压 U_{DS}，如图 2.2.1（a）所示。如果栅极—源极之间不加电压，即 $U_{GS}=0$ 时，漏极—源极之间是两只背向的 PN 结，不存在导电沟道，因此，即使漏极—源极之间加上电压，D-S 间也不导通，呈现极大的截止内阻（一般在 $10^6\Omega$之上），MOS 管处于截止状态，因此可以把 D-S 间看成是断开的开关。当加上正电压 U_{GS} 后，由于源极和衬底相连，加在栅极和源极间的正电压同时也加到了栅极和衬底之间，并将产生一个电场，这个电场将排斥紧靠绝缘层表面的空穴，而把电子吸引到绝缘层表面。当 U_{GS} 足够大，在紧靠绝缘层的地方将形成一个薄薄的反型层（P 型转变成 N 型），它在两个 N^+区之间形成一个电子导电沟道，此沟道是电子作载流子，故称 N 沟道。形成这种沟道所需的栅源电压值称为

阈值电压或开启电压，用 $U_{GS(th)}$表示。沟道形成后，如果让 U_{DS} 加上正电压，源极的自由电子将沿着沟道到达漏极，形成漏极电流。MOS 管进入导通状态，这时 D-S 间的导通电阻很小，通常在几十至几百欧以内，所以 D-S 间可以看成是接通的开关。

根据上面的分析，N 沟道增强型 MOS 管的开关特性总结如下。

当 $U_{GS}<U_{GS(th)}$时，N 沟道增强型 MOS 管截止，D-S 之间相当于开路，即等效为开关断开，漏极输出高电平；当 $U_{GS}\geqslant U_{GS(th)}$时，导电沟道形成，N 沟道增强型 MOS 管导通，忽略导通电阻，则 D-S 间相当于短路，即等效为开关闭合，输出近似为 0 的低电平。其开关电路示意图如图 2.2.2 所示。

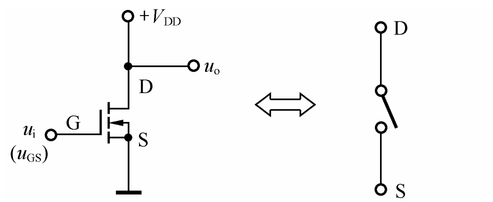


图 2.2.2　N 沟道增强型 MOS 场效应管的开关电路

和 N 沟道 MOS 管相反，P 沟道 MOS 管的衬底是 N 型，而源极区和漏极区是 P 型，其导电沟道为 P 沟道，所以称其为 P 沟道 MOS 管。在工作时，各极电压所加极性和漏极电流方向与 N 沟道 MOS 管正好相反。因此，其开启电压 $U_{GS(th)}$为负值，且 U_{GS} 须满足其绝对值大于 $U_{GS(th)}$的绝对值时，管子才能导通。其开关电路示意图如图 2.2.3 所示。当$|U_{GS}|<|U_{GS(th)}|$时，P 沟道增强型 MOS 管截止，D-S 之间等效为开关断开；当$|U_{GS}|>|U_{GS(th)}|$时，导电沟道形成，P 沟道增强型 MOS 管导通，D-S 间等效为开关闭合。

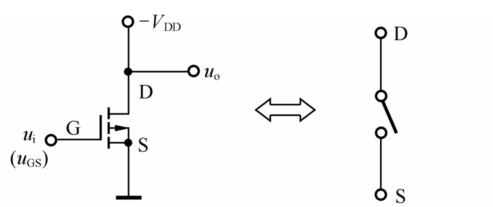


图 2.2.3　P 沟道增强型 MOS 场效应管的开关电路

理想的开关特性中，MOS 管在导通与截止两种状态之间瞬间完成转换，即转换时间为零，但事实上，两者之间发生转换时是需要时间的，这一动态特性主要取决于与电路有关的杂散电容充、放电所需的时间。图 2.2.4 给出了一个 NMOS 管组成的电路充放电示意图。当输入电压由高变低，MOS 管由导通状态变为截止状态时，电源 V_{DD} 通过漏极电阻 R_D 向杂散电容 C_L 充电，充电时间常数为 $\tau_1 = R_D C_L$ ，可见输出电压 U_o 要经过一定的时延才能由低电平变为高电平；当输入电压由低变高，MOS 管由截止状态变为导通状态时，杂散电容通过漏极和源极间的导通电阻 r_{ds} 进行放电，其放电时间常数为 $\tau_2 \approx r_{ds} C_L$ 。因此，输出电压 U_o 也要经过一段时间的时延才能由高电平变为低电平。但是由于 r_{ds} 远远小于 R_D，所以截止到导通的转换时间要比从导通到截止的转换时间短。

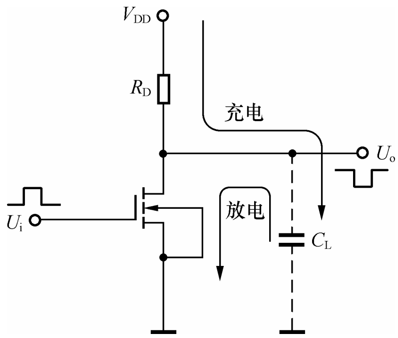


图 2.2.4　NMOS 开关电路的充放电示意图

2.2.2　CMOS 反相器

CMOS 是"互补金属氧化物半导体"（Complementary Metal Oxide semiconductor）的英文缩写。由于 CMOS 电路中巧妙地利用了 N 沟道增强型 MOS 管和 P 沟道增强型 MOS 管特性的互补性，因而不仅电路结构简单，而且在电气特性上也有突出的优点。因此 CMOS 电路的制作工艺在数字集成电路中得到了广泛的应用。

1．CMOS 反相器的电路及工作原理

CMOS 反相器（非门）是 CMOS 集成电路最基本的逻辑元件之一，其电路如图 2.2.5（a）所示，它是由一个增强型 NMOS 管 T_N 和一个 PMOS 管 T_P 按互补对称形式连接而成。

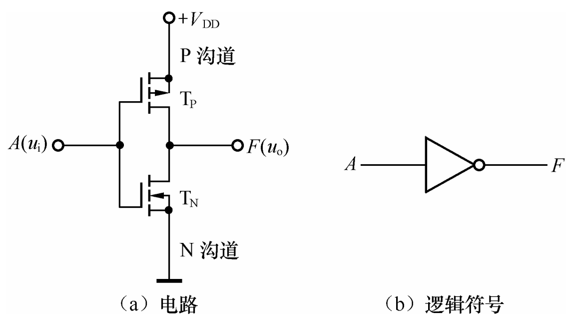


图 2.2.5　CMOS 反相器

两管的栅极相连作为反相器的输入端，漏极相连作为输出端，T_P 管的衬底和源极相连后接电源 V_{DD}，T_N 管的衬底与源极相连后接地，一般地，$V_{DD}>(U_{TN}+|U_{TP}|)$（U_{TN} 和$|U_{TP}|$分别是 T_N 和 T_P 的开启电压）。

当输入电压 u_i=0V（低电平）时，对于 NMOS 管 T_N，$u_{GS}=0<U_{TN}$，T_N 截止，D-S 间相当于断开；而对于 PMOS 管，$|U_{GS}|=|-V_{DD}|>|U_{TP}|$，所以 PMOS 管 T_P 导通，D-S 间相当于短路。因此输出电压为 $u_o\approx V_{DD}$，输出高电平。

当输入电压 $u_i= V_{DD}$（高电平）时，对于 NMOS 管，$u_{GS}= V_{DD}>U_{TN}$，T_N 导通，D-S 间相当于短路；而对于 PMOS 管，$|U_{GS}|=0<|U_{TP}|$，所以 PMOS 管 T_P 截止，D-S 间相当于断开。因此输出电压为 u_o=0V，输出低电平。

可见此电路当输入为低电平时，输出为高电平；输入为高电平时，输出为低电平，从而

实现了逻辑“非”功能。

图 2.2.5（b）是反相器的逻辑符号。

2．CMOS 反相器的电压传输特性和电流转移特性

CMOS 反相器的电压传输特性和电流转移特性分别如图 2.2.6（a）和图 2.2.6（b）所示。这两种曲线可以分为五部分。

① AB 段：$u_i<U_{TN}$时，T_P充分导通，T_N截止，故 $i_D=0$，$u_o=V_{DD}$。

② BC 段：$U_{TN}<u_i<0.5V_{DD}$时，T_P仍然导通，但由于$|U_{GS}|$有所下降，所以其导通电阻升高；T_N此时开始导通，由于 U_{GS}较低，其导通电阻仍然较高。因此，i_D开始形成，且随着 u_i的增加而增加，u_o有所下降。

③ CD 段：$u_i\approx0.5V_{DD}$时，T_P、T_N均导通；当 $u_i=0.5V_{DD}$时，两者导通程度相同，$u_o=0.5V_{DD}$，i_D达到最大值。若 u_i此时有略微的变化，u_o和 i_D就会有很大的变化。

④ DE 段：与 BC 段类似。

⑤ EF 段：与 AB 段类似。

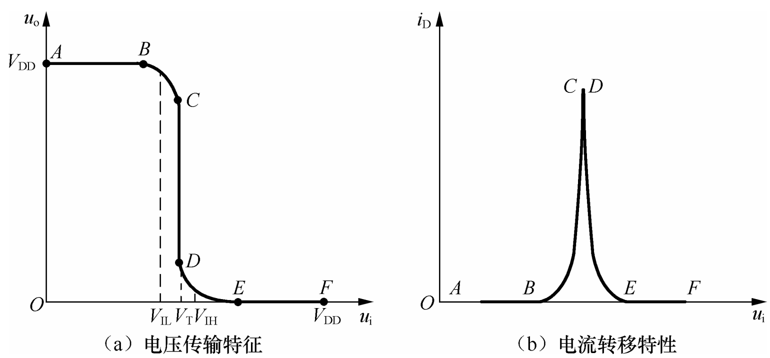


图 2.2.6　CMOS 反相器的电压传输特性和电流转移特性

由此可以看出：

① 静态时，$i_D=0$（AB、EF段），故 CMOS 电路静态功耗极低。

② 假设 V_{OL}和 V_{OH}是反相器的额定输出低电平和高电平，则 $V_{OL}=0V$，$V_{OH}=V_{DD}$。同时假设 V_{IL}和 V_{IH}是反相器输入端的阈值电压，则当反相器的输入 $u_i\leqslant V_{IL}$时，反相器输出为高电平；当 $u_i\geqslant V_{IH}$时，反相器输出为低电平；当 $V_{IL}\leqslant u_i\leqslant V_{IH}$时，电路处于不定态。可见，$V_{IL}$是保证可靠的逻辑“1”状态 CMOS 反相器的最大输入电压，V_{IH}是保证可靠的逻辑“0”状态 CMOS 反相器的最小输入电压。于是，定义噪声容限如下。

低电平噪声容限：　　　$NM_L=V_{IL}-0=V_{IL}$

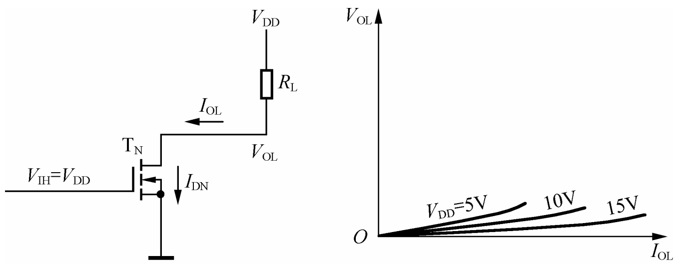
高电平噪声容限：　　　$NM_H=V_{DD}-V_{IH}$

因此，CMOS 电路的噪声容限较高，而且只要提高电源电压 V_{DD}，即可提高电路的抗干扰能力。

另外，由于在过渡区域，传输特性变化比较急剧，人们通常近似取阈值电压为 $V_T=\frac{1}{2}V_{DD}$，近似认为在 $u_i=V_T$处，输出端发生高低电平的转换。

3．CMOS 反向器的输出特性

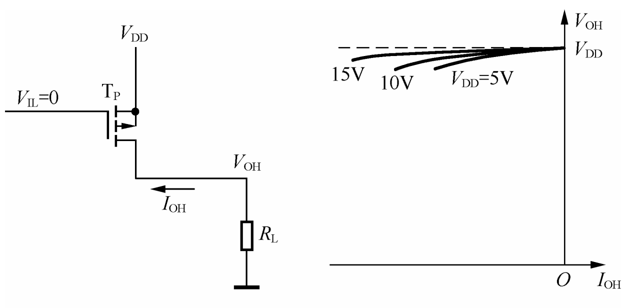
当输入电压为高电平 V_{DD} 时，T_P 管截止，T_N 管导通，输出电压为低电平。此时，负载电流 I_{OL} 灌入 T_N 管，如图 2.2.7（a）所示。灌入的电流就是 N 沟道管的 I_{DN}，输出特性曲线如图 2.2.7（b）所示。可见，输出电平 V_{OL} 随着 I_{OL} 增加而提高，而在同样的 I_{OL} 下，V_{DD} 越高，V_{GSN} 越大，R_{ON} 越小，V_{OL} 越低。



（a）灌电流示意图　（b）低电平输出特性

图 2.2.7　CMOS 反相器输出为低电平时的输出特性

当输入电压为低电平时，T_P 管导通，T_N 管截止，输出高电平。此时，负载电流是拉电流，如图 2.2.8（a）所示。输出电压 $V_{OH}=V_{DD}-V_{DSP}$，拉电流 $I_{OH}=I_{DP}$，输出特性曲线如图 2.2.8（b）所示。可见，在同样的 I_{OH} 下，V_{DD} 越高，$|V_{GSP}|$越大，R_{ON} 越小，T_P 上的导通压降越小，V_{OH} 下降得越少。



（a）拉电流示意图　（b）高电平输出特性

图 2.2.8　CMOS 反相器输出为高电平时的输出特性

4．CMOS 反向器的传输延迟时间

由场效应管的开关特性可知，场效应管导通和截止过程的转换需要一定的时间。CMOS 反相器的输入信号发生变化时，输出信号的变化滞后于输入信号，如图 2.2.9 所示。我们把 u_i 上升沿的中点与 u_o 下降沿的中点的时间间隔记为 t_{PHL}，把 u_i 下降沿的中点与 u_o 上升沿的中点的时间间隔记为 t_{PLH}，则 t_{PHL} 和 t_{PLH} 的平均值称为 CMOS 反相器的平均传输延迟时间。它是衡量门电路开关速度的一个重要指标。一般情况下，t_{PHL} 和 t_{PLH} 主要是由于负载电容的充放电所产生的，为了缩短传输延迟时间，必须减小负载电容和 MOS 管的导通电阻。

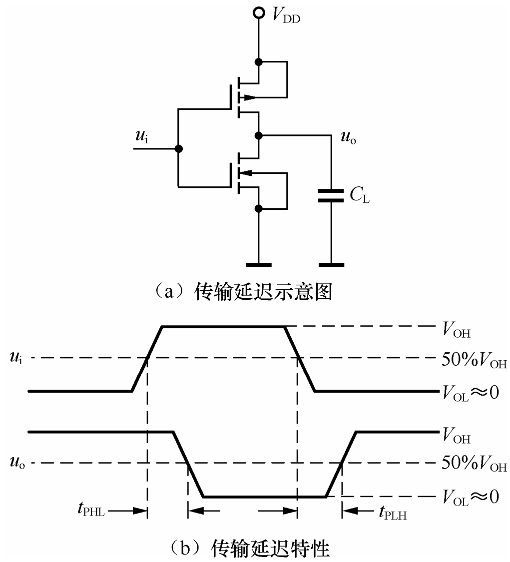


图 2.2.9　CMOS 反相器的传输延迟特性

2.2.3　其他类型的 CMOS 门电路

1．CMOS 与非门电路

CMOS 与非门电路如图 2.2.10 所示，设 CMOS 管的输出高电平为“1”，低电平为“0”，图中 T_{N1}、T_{N2} 为两个串联的 NMOS 管，T_{P1}、T_{P2} 为两个并联的 PMOS 管，T_{N1}、T_{P1} 构成一对互补管，T_{N2}、T_{P2} 构成一对互补管，两个输入端（A 或 B）都直接连到配对的 NMOS 管（驱动管）和 PMOS 管（负载管）的栅极。当两个输入端中有一个或一个以上为低电平“0”时，与低电平相连接的 NMOS 管仍截止，而 PMOS 管导通，使输出 F 为高电平；只有当两个输入端同时为高电平“1”时，T_{N1}、T_{N2} 管均导通，T_{p1}、T_{p2} 管都截止，输出 F 为低电平。

由以上分析可知，该电路实现了逻辑与非功能，即

$$F = \overline{AB}$$

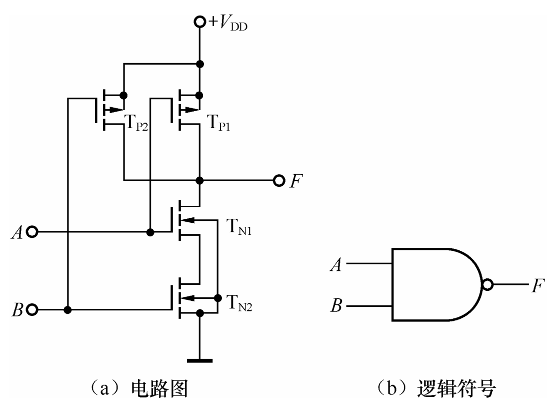


图 2.2.10　CMOS 与非门电路

2．CMOS 或非门电路

图 2.2.11 所示电路为两输入 CMOS 或非门电路，其连接形式正好和与非门电路相反，T_{N1}、

T_{N2}两个 NMOS 管是并联的，作为驱动管，T_{P1}、T_{P2}两个 PMOS 管是串联的，作为负载管，两个输入端 A、B 仍接至 NMOS 管和 PMOS 管的栅极。

其工作原理是：当输入端 A、B 中只要有一个或一个以上为高电平“1”时，与高电平直接连接的 NMOS 管 T_{N1} 或 T_{N2} 就会导通，PMOS 管 T_{P1} 或 T_{P2} 就会截止，因而输出 F 为低电平；只有当两个输入均为低电平“0”时，T_{N1}、T_{N2} 管才截止，T_{P1}、T_{P2} 管都导通，故输出 F 为高电平“1”，因而实现了或非逻辑关系，即

$$F = \overline{A + B}$$

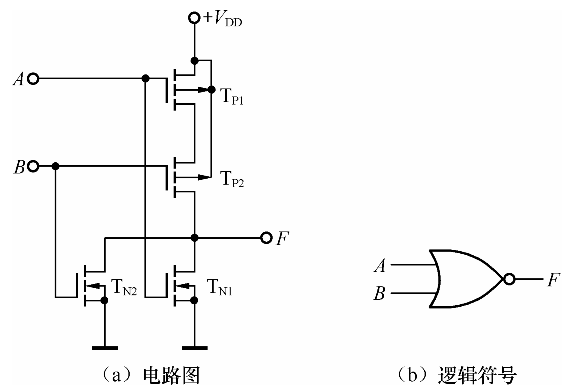


图 2.2.11 CMOS 或非门电路

3．CMOS 传输门电路

CMOS 传输门也是 CMOS 集成电路的基本单元，其功能是对所要传送的信号电平起允许通过或者禁止通过的作用。

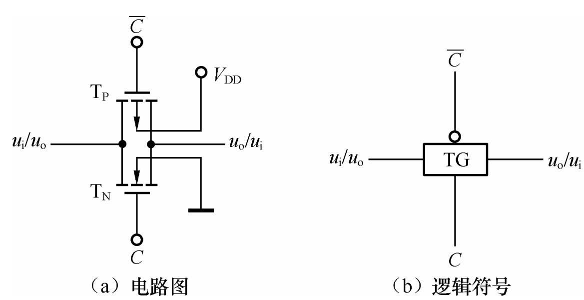


图 2.2.12 CMOS 传输门电路

CMOS 传输门的基本电路及逻辑符号如图 2.2.12 所示，它是由一只增强型 NMOS 管 T_N 和一只增强型 PMOS 管 T_P 接成的双向开关，其开关状态由加在 C 端和 $\overline{C}$ 端的控制信号决定。

当 $C = 0$V（低电平“0”）时，两个 MOS 管同时截止，u_o 无输出信号，该传输门停止工作。当 $C = V_{DD}$（高电平“1”）时，双向传输门开始工作。u_i 在 $0 \sim V_{DD}$ 间变化时，T_P 和 T_N 中至少有一个导通，因此 $u_o=u_i$，相当于传输门导通，信号可以通过。输入输出可以互换使用，因此这是一个双向器件。

双向传输门的用途很广泛，可以构成各种复杂的逻辑电路，如数据选择器、计数器、寄

存器等。

4．漏极开路的 CMOS 门（OD 门）

在 CMOS 门电路的输出结构中，有一种漏极开路输出结构（Open Drain），这种输出结构的门电路称为 OD 门。图 2.2.13 是漏极开路输出与非门的电路结构和逻辑符号。从它的输出端看进去是一只漏极开路的 MOS 管。人们用与非门逻辑符号里面的菱形标记表示它是开路输出结构，同时用菱形下面的短横线表示当输出为低电平时输出端的 MOS 管是导通的，门电路的输出电阻为低内阻。

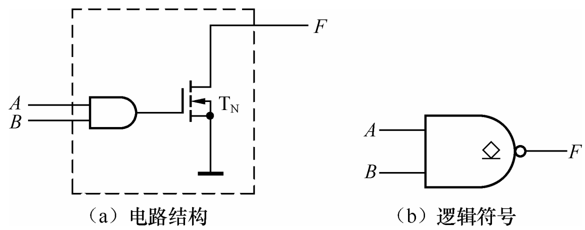


图 2.2.13　漏极开路输出的与非门

5．CMOS 三态输出门电路

在三态输出的门电路中，输出端除了有高电平和低电平两种可能的状态外，还有第三种可能的状态——高阻态。CMOS 三态门实现的方法很多，图 2.2.14（a）是三态输出反相器的一种典型电路结构。

其工作原理如下。

① 当 $\overline{EN}=0$ 时，T_{P2}、T_{N2} 均导通，T_{P1}、T_{N1} 构成反相器，$F=\overline{A}$。

② 当 $\overline{EN}=1$ 时，T_{P2}、T_{N2} 均截止，F 与地和电源都断开了，输出端呈现为高阻态。

可见电路的输出有高阻态、高电平和低电平 3 种状态，是一种三态门。

图 2.2.14（b）是对应的逻辑符号，这里用 $\overline{EN}$ 端的小圆圈表示“低电平有效”，即 $\overline{EN}=0$ 时，电路处于反相工作状态。

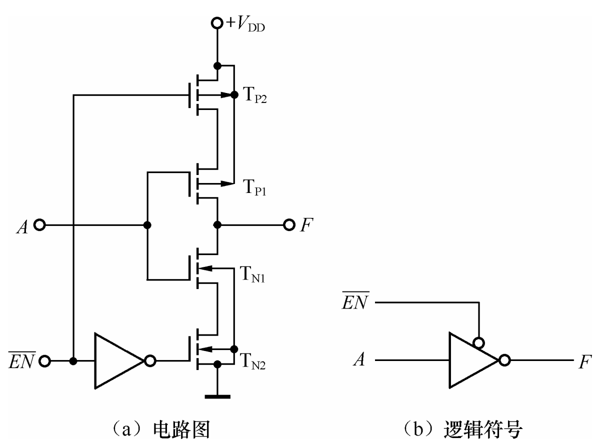


图 2.2.14　CMOS 三态输出门电路

在反相器、与非门和或非门这三种基本电路结构的基础上，可以组成其他一些逻辑功能的门电路和更复杂的逻辑电路。例如，在与非门的输出端再接入一级反相器就可得到与门，在或非门的输出端再接入一级反相器就可得到或门。有时还在反相器的输出端再接入一级反相器，构成不反相的缓冲器（也叫同相缓冲器）。同相缓冲器不作任何逻辑运算，用于集成电路芯片内部电路与引出端之间的隔离。

2.3　逻辑运算的公式

逻辑运算的公式分为基本公式和常用公式两大类,其中常用公式是由基本公式推导而得，使用常用公式可以提高逻辑函数化简的速度。

2.3.1　基本公式

逻辑运算的基本公式共有 17 个，见表 2.3.1。

表 2.3.1　　逻辑运算的基本公式

基本公式名称	基　本　公　式	
自等律	$A+0=A$	$A\cdot 1=A$
吸收律	$A+1=1$	$A\cdot 0=0$
重叠律	$A+A=A$	$A\cdot A=A$
互补律	$A+\overline{A}=1$	$A\cdot\overline{A}=0$
还原律	$\overline{\overline{A}}=A$	
交换律	$A+B=B+A$	$A\cdot B=B\cdot A$
结合律	$A+B+C=(A+B)+C$ $=A+(B+C)$	$A\cdot B\cdot C=(A\cdot B)\cdot C$ $=A\cdot(B\cdot C)$
分配律	$A\cdot(B+C)=AB+AC$	$A+B\cdot C=(A+B)\cdot(A+C)$
反演律	$\overline{A+A}=\overline{A}\cdot\overline{B}$	$\overline{A\cdot B}=\overline{A}+\overline{B}$

表 2.3.1 中各公式说明如下。

自等律和吸收律是变量和常量间的运算规则。自等律指出任何逻辑值加上“0”或乘以“1”都等于原值不变；吸收律则说明变量与“1”相加或与“0”相乘将分别被“1”或“0”所吸收。

重叠律指出，一个变量多次相加或自乘结果仍为原来的变量。这说明逻辑代数中不存在倍乘和幂运算。重叠律又称同一律。

互补律指出，互补的变量其和为“1”，其积为“0”。

还原律指出，变量经过二次求反运算以后将还原为原来变量。

交换律、结合律和普通代数中的交换律、结合律相同；乘对加的分配律也和普通代数中乘对加的分配律相同。需要注意的是加对乘的分配律，即 $A+BC=(A+B)(A+C)$在普通代数中不成立，但在逻辑代数中是正确的，容易被忽视。

反演律又称德 • 摩根（De Morgan）定理。变量 A 求反后记作$\overline{A}$，A 称为原变量，$\overline{A}$ 称

为反变量。反演律指出，对变量之和求反等于反变量之积；对变量之积求反等于反变量之和。反演律推广到多个变量的情况下仍然正确。

在表 2.3.1 中，右列公式和左列公式存在对偶关系（后述）。

基本公式的正确性可以用列真值表的办法予以证明。

例 2.3.1 试用真值表证明公式：$A+BC=(A+B)(A+C)$。

解：列真值表，见表 2.3.2。

表 2.3.2 例 2.3.1 的函数真值表

A	B	C	$A+BC$	$(A+B)(A+C)$
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

因为 $A+BC$ 和 $(A+B)(A+C)$ 的真值表相同，所以公式成立。

2.3.2 常用公式

常用公式可由基本公式推导而得，使用这些公式可以提高逻辑函数化简的速度。

1．合并相邻项公式 $AB+A\overline{B}=A$

只有一个变量互补而其余部分都相同的两个积项称为相邻项。两个相邻的积项相加可以消去互补的部分而合并为共有的部分。

利用代入规则（后述），可将公式中的变量推广到代数式，使公式推广使用。如：

$$ABCD+AB\overline{CD}=AB$$

下述其他公式同样可用代入规则使其推广使用。

2．消项公式 $A+AB=A$

两个积项相加时，如果一个积项恰为另一个积项的因子，则该积项可消去以它为因子的积项。推广举例：

$$AB+ABCD=AB$$

3．消去互补因子公式 $A+\overline{A}B=A+B$

两个积项相加时，如果一个积项和另一个积项中的某个因子互补，则该“某个因子”是多余的，可以舍去。推广举例：

$$AB+\overline{AB}CD=AB+CD$$

4．多余项（生成项）公式 $AB+\overline{A}C+BC=AB+\overline{A}C$

三个积项相加时，如果在其中的两个积项中有互补部分，而该两项的其余部分相乘恰好又构成了第三项，则该第三项是多项的（称为多余项或生成项）。推广举例：

$$AB+\overline{A}C+BCDEF=AB+\overline{A}C$$

以上公式都可以写成对偶形式，用于或与式的化简。

2.4 逻辑运算的基本规则

逻辑运算中包含三种基本规则：代入规则、反演规则和对偶规则。下面将一一介绍这几种基本规则。

2.4.1 代入规则

代入规则适用于等式。

设有等式 $F_1(x_1,x_2,\cdots,x_n)=F_2(x_1,x_2,\cdots,x_n)$，并有函数 G。将 G 代入等式两边的 x_1，则有

$$F_1(G,x_2,\cdots,x_n)=F_2(G,x_2,\cdots,x_n)$$

代入规则可叙述为：对于一个等式，如在等式两边所有出现某个变量的地方，都用同一个函数代入，则等式仍成立。

例 2.4.1 若 $\overline{A+B}=\overline{A}\cdot\overline{B}$，$F=B+C$，利用代入规则进行变换。

解：将等式两边的 B 用 F 代入，则有

$$\overline{A+B+C}=\overline{A}\cdot\overline{B+C}=\overline{A}\cdot\overline{B}\cdot\overline{C}$$

代入规则之所以能成立，是因为函数和变量的取值同样只能是“0”或“1”。

使用代入规则时应注意在等式中凡有所要代换的变量出现的地方都要用函数代替，尤其不要忘记代入非号下应被代换的变量。

利用代入规则可以将基本公式推广为更多变量的形式。

2.4.2 反演规则

对函数 F 求反称为反演，F 称为原函数，求反后的函数记作 $\overline{F}$，称为反函数。反函数和原函数对于输入变量的任何取值组合，其函数值都相反。

反演规则可以叙述为：求一个函数 F 的反函数 $\overline{F}$，只要将原函数式中所有的变量原、反互换，所有的算符“•”、“+”互换，所有的常量“0”、“1”互换即可。

例 2.4.2 若 $F=A+BC+1$，则 $\overline{F}=\overline{A}\cdot(\overline{B}+\overline{C})\cdot 0$。

例 2.4.3 若 $F=A\overline{BC}+\overline{B+C}\cdot D+\overline{E}$，则 $\overline{F}=(\overline{A}+\overline{\overline{B}+\overline{C}})\cdot(\overline{\overline{B}\cdot\overline{C}}+\overline{D})\cdot E$。

使用反演规则应注意：

① 反演前后，对应变量运算顺序的先后不应改变。为此，变换前的与项变成或项以后需加括号，如例 2.4.2 中的 $(\overline{B}+\overline{C})$。

② 反演时，不是单个变量上的非号（或说连接多个变量的非号、跨越运算符号的非号）应保留，如例 2.4.3 中的 $\overline{BC}$ 和 $\overline{B+C}$ 上方的非号在反演式中仍然保留。

德·摩根定律是反演规则的特例，两者都可以用来求取反函数。

2.4.3　对偶规则

对于任意一个逻辑函数 F，如果将函数式中所有的算符“·”、“+”互换，所有的常量“0”、“1”互换，就可得到一个新的函数，该函数称为原函数的对偶函数，记作 F'。

例 2.4.4　若 $F = A(B+\overline{C})$，则 $F' = A + B\overline{C}$；若 $F = A + B\overline{C}$，则 $F' = A\cdot(B+\overline{C})$。

使用对偶规则时应注意：

① 求 F' 时，变量不作原反互换，否则就变为求 $\overline{F}$。

② 对偶前后，对应变量的运算顺序也应保持不变（同反演律）。

此外，常有以下关系：

① $(F')' = F$。

② 若 $F = G$，则 $F' = G'$；若 $F' = G'$，则 $F = G$。

对偶规则可用于等式的证明，当不易证明某一等式时，只要能证明相应的对偶式相等即可确认原等式也成立。

使用对偶式可以推广已有的公式，以增加公式的数量，如表 2.3.1 逻辑代数的基本公式中，右列公式即是左列公式的对偶式。

另外，将 F' 中的变量原反互换后即可得 $\overline{F}$；反之，将 $\overline{F}$ 中的变量原反互换后即可得 F'。

2.5　逻辑函数的标准形式

逻辑函数的一般形式具有多样性，而标准形式具有唯一性，它们和真值表有严格的对应关系。逻辑函数的标准形式（标准表达式）有最小项表达式和最大项表达式两种。这里将以最小项表达式为例进行介绍。

1．最小项、最小项表达式

逻辑函数的最小项是一个乘积项，在该乘积项中逻辑函数的所有变量都要以原变量或反变量的形式出现一次，而且只能出现一次。例如，对于三变量函数 $F(A,B,C)$，ABC 和 $\overline{A}BC$ 便是两个最小项。最小项可以用符号 m_i 表示，其中 m 表示最小项，i 是最小项的编号。i 等于把该最小项中的变量按 $F(A,B,C\cdots)$中括号内的变量排列顺序，即自左向右为 A，B，$C\cdots$的次序排列后，再把原变量用“1”表示，反变量用“0”表示后组成的二进制数的十进制值。例如，对于函数 $F(A,B,C)$中的最小项 $A\overline{C}B$，把该最小项中的变量按 A,B,C 的顺序排列后得最小项 $A\overline{B}C$，再把原变量用“1”表示，反变量用“0”表示得到二进制数 110，因此，$i = 6$，所以该最小项可记作 m_6。

表 2.5.1 列出了三变量函数 $F(A,B,C)$的 8 个取值组合及与之对应的 8 个最小项。

表 2.5.1　　三变量函数 $F(A,B,C)$的最小项

ABC 的取值	000	001	010	011	100	101	110	111
对应的最小项	$\overline{A}\,\overline{B}\,\overline{C}$ (m_0)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_1)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_2)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_3)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_4)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_5)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_6)	$\overline{A}\,\overline{B}\,\overline{C}$ (m_7)

函数的最小项表达式是指每个与项都是最小项的与或表达式，也称标准与或式。下述①、②、③、④式是最小项表达式的几种不同表达形式：

$$F(A,B,C)=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}B\overline{C}+A\overline{B}\,\overline{C}\cdots\cdots①$$
$$=m_0+m_2+m_4\cdots\cdots②$$
$$=\sum(m_0,m_2,m_4)\cdots\cdots③$$
$$=\sum m(0,2,4)\cdots\cdots④$$

2．最小项的主要性质

最小项具有以下几个主要的性质。

① 对于任意一个最小项，在该函数自变量的所有取值组合中，只有一组取值组合能使该最小项的值为 1，其余所有的各组取值组合均使该最小项的值为 0。例如，对于 $\overline{A}\,\overline{B}\,\overline{C}$，只有 $ABC=000$，才能使其值为 1，ABC 的 i 其余取值组合均使其值为 0。由于输入变量变化时，使最小项等于 1 的机会最小，故曰最小项。

② $\sum\limits_{i=0}^{2^n-1} m_i=1$（$n$ 为函数的变量数）。此式表明，如果在一个具有 n 个变量的函数的最小项表达式中包含了所有的 2^n 个最小项，则其函数值恒为 1。

③ $m_i\cdot m_j=0(i\text{和}j\text{为满足}0\leqslant i(j)\leqslant 2^n-1\text{的正整数，且}i\neq j)$。

④ $m_i\cdot\overline{m_j}=m_i(i\text{和}j\text{为满足}0\leqslant i(j)\leqslant 2^n-1\text{的正整数，且}i\neq j)$。

⑤ 若 $F=\sum m_j$，则 $\overline{F}=\sum m_k$（k 为 0 ~2^n–1 中除了 j 以外的所有正整数）。

例如，$F(A,B,C)=\Sigma(0,1,2)$，则 $\overline{F}(A,B,C)=\sum(3,4,5,6,7)$。

⑥ 若 $\overline{F}=\sum m_j,\text{则}F'=\sum m_k[k=(2^n-1)-j]$。

上式表明，对于一个函数的反函数和对偶函数的最小项表达式，两者项数相同，且两者最小的编号以（2^n–1）为补。其中，n 为函数的变量数。

例如，$\overline{F}(A,B,C)=\sum m(0,1,2),\text{则}F'(A,B,C)=\sum m(7,6,5)$。

3．写出最小项表达式的方法

写出最小项表达式通常有两种方法，一种是用公式法，一种是根据真值表写出最小项表达式。

公式法即先把函数的一般表达式转换成与或式，然后利用公式 $A+\overline{A}=1$，把非最小项拆项成最小项即可。

例 2.5.1 把 $F(A,B,C)=(A\overline{B}+\overline{A}B)C+AB$ 变换成最小项表达式。

解：
$$\begin{aligned}F(A,B,C)&=(A\overline{B}+\overline{A}B)C+AB\\&=A\overline{B}C+\overline{A}BC+AB\\&=A\overline{B}C+\overline{A}BC+AB(C+\overline{C})\\&=A\overline{B}C+\overline{A}BC+ABC+AB\overline{C}\end{aligned}$$

由真值表写出最小项表达式的方法是：真值表中所有使函数值为 1 的取值组合对应的各最小项之和即函数的最小项表达式。

例 2.5.2 将表 2.5.2 的真值表所表示的逻辑函数用最小项表达式来表示。

表 2.5.2 例 2.5.2 的函数真值表

输入		输出
A	B	F
0	0	1
0	1	0
1	0	1
1	1	0

解：最小项表达式为

$$F(A,B)=\overline{A}\,\overline{B}+A\overline{B}=m_0+m_2$$

2.6 逻辑函数的化简

逻辑函数简单，实现该函数的电路也比较简单，既能节省材料且工作也可靠。未经化简的逻辑函数往往比较复杂，在用电路实现函数之前，首先要化简表达式。

表达式最简的标准是：① 表达式中的项数最少；② 每项中的变量数最少；③ 当要求电路的工作速度较高时，应在考虑级数最少的前提下按标准①、②的要求进行化简。满足以上条件的表达式就是最简表达式，用门电路实现时使用的器件和连线都将最少，有利于降低成本和提高工作的可靠性。

逻辑函数的最简表达式有最简与或式和最简或与式两种。本节主要介绍把表达式化简为最简与或式，其原因主要有以下三方面。

① 逻辑函数的公式主要以与或形式表示，可以较方便地用于与或式的化简。

② 与非门是最常用的器件，可以构成各种所需的电路。最简与或式可以方便地经二次求反以后转换成与非—与非式而用二级与非门实现。

③ 最简与或式可以方便地转换成其他类型的表达式而用其他逻辑门实现。（但需注意，当用最简与或式直接转换成其他表达式时，有时所得结果并非最简。）

由最简标准可知，把函数化简为最简与或式就是要消去多余的乘积项和乘积项中多余的变量。化简的方法有公式法和卡诺图法两种。

2.6.1 公式法化简

公式化简法即灵活利用逻辑代数的基本公式和常用公式，对逻辑函数进行化简。化简过程中有一定的技巧。

1．与或式的化简

（1）相邻项合并法

利用合并相邻项公式 $AB+A\overline{B}=A$ 把两个相邻项合并为一项（消去互补变量合并为一个由公有变量构成的积项）。

例 2.6.1 $F(A,B,C,D)=AB+CD+A\overline{B}+C\overline{D}=(AB+A\overline{B})+(CD+C\overline{D})=A+C$

例 2.6.2　$F(A,B,C)=A\overline{B\overline{C}}+AB\overline{C}=A$

（2）消项法

利用消项公式 $A+AB=A$ 或多余项公式 $AB+\overline{A}C+BC=AB+\overline{A}C$ 消去多余项。

例 2.6.3　$A\overline{B}+A\overline{B}CD(E+F)=A\overline{B}$

例 2.6.4　$A\overline{B}+BD+ACD=A\overline{B}+BD$

（3）消去互补因子法

利用消去互补因子公式 $A+\overline{A}B=A+B$ 消去较长的乘积项中的互补因子。

例 2.6.5　$\overline{A}+A\overline{B}\overline{C}D+B=\overline{A}+\overline{B}\overline{C}D+B=\overline{A}+\overline{C}D+B$

（4）拆项法

利用互补律 $x+\overline{x}=1$，把式中某项乘以 $x+\overline{x}$，使该项拆为两项，再利用前述三种方法和其他项合并以达到简化目的。需要说明的是，所拆得的项应能和其他项合并，避免因拆项反而增加了项数或变量数。

例 2.6.6

$$
\begin{aligned}
A\overline{B}+B\overline{C}+\overline{B}C+\overline{A}B &= A\overline{B}+B\overline{C}+(A+\overline{A})\overline{B}C+(C+\overline{C})\overline{A}B \\
&= A\overline{B}+B\overline{C}+A\overline{B}C+\overline{A}\overline{B}C+\overline{A}BC+\overline{A}B\overline{C} \\
&= (A\overline{B}+A\overline{B}C)+(B\overline{C}+\overline{A}B\overline{C})+(\overline{A}\overline{B}C+\overline{A}BC) \\
&= A\overline{B}+B\overline{C}+\overline{A}C
\end{aligned}
$$

（5）添项法

① 有时，我们可以根据公式 $A+A=A$，重写某一项有利于化简。

例 2.6.7　$\overline{A}B\overline{C}+\overline{A}BC+ABC=(\overline{A}B\overline{C}+\overline{A}BC)+(\overline{A}BC+ABC)=\overline{A}B+BC$

② 有时，可以利用多余项公式增写多余项，所增写的多余项至少应吸收掉一个比多余项变量数更多的乘积项或者和其他项合并成一个比多余项变量数更少的积项，从而达到化简的目的。

例 2.6.8

$$
\begin{aligned}
F(A,B,C) &= A+\overline{B}C+\overline{B}D+B\overline{D}+B\overline{C} \\
&= A+\overline{B}D+B\overline{C}+\overline{B}C+B\overline{D}+C\overline{D} && \text{（}C\overline{D}\text{是增加的多余项）} \\
&= A+\overline{B}D+B\overline{C}+\overline{B}C+C\overline{D} && \text{（利用}C\overline{D}\text{吸收掉}B\overline{D}\text{项）} \\
&= A+\overline{B}D+B\overline{C}+C\overline{D} && \text{（利用}C\overline{D}\text{吸收掉}\overline{B}C\text{项）}
\end{aligned}
$$

（6）综合法

综合运用上述各法和各种公式、定律、规则进行化简。

2．或与式的化简

或与式的化简原则上可利用或与形式的公式，但在对或与形式的公式不熟练的情况下往往采用二次对偶法更为方便。

二次对偶法：

$$
\begin{array}{ccccc}
F & \xrightarrow{\text{一次对偶}} & F' & \xrightarrow{\text{二次对偶}} & F \\
\text{或与式} & & \text{与或式} & & \text{或与式} \\
\text{（未化简）} & & \text{（进行化简）} & & \text{（已化简）}
\end{array}
$$

例 2.6.9　把 $F(A,B,C)=(A+B+C)(A+B+\overline{C})$ 化为最简或与式。

解：$F'(A,B,C) = ABC + AB\overline{C}$ （一次对偶）

$= AB$ （进行化简）

$F = (F')' = (AB)' = A + B$ （二次对偶）

2.6.2 卡诺图法化简

公式化简法有一定的技巧，不易判断是否已经是最简表达式。卡诺图化简法简单直观，有一定的步骤和方法，很容易判断结果是否是最简。但它仅适合变量个数较少的情形，多用于四变量及四变量以下函数的化简。

1．逻辑函数的卡诺图表示

（1）卡诺图的结构

所谓卡诺图实际上就是一张特殊结构的格图形式的真值表。例如，图 2.6.1（a）所示真值表也可以改画成图 2.6.1（b）的形式，图（b）就是图（a）函数的卡诺图。作卡诺图时，变量被分割成两组写在格图的左上角，变量对应的取值按循环码的变化规律写在格图的左侧和上方。

输入			输出
A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

（a）真值表

A \ BC	00	01	11	10
0	0	1	0	0
1	1	0	1	1

（b）卡诺图

图 2.6.1 函数的真值表和卡诺图

（2）卡诺图和最小项的关系

卡诺图可以看成是最小项的方块图。每个小格代表一个最小项，该最小项的序号为该小格对应的取值组合组成的二进制数的十进制值。三变量最小项在卡所诺图上的位置如图 2.6.2 所示。由图可见，卡诺图中几何上相邻的小格（也包括每行、每列的首尾两格）所代表的最小项逻辑上也相邻（只有一个变量互补，其余变量都相同）。

A \ BC	00	01	11	10
0	$\overline{A}\overline{B}\overline{C}$ m_0	$\overline{A}\overline{B}C$ m_1	$\overline{A}BC$ m_3	$\overline{A}B\overline{C}$ m_2
1	$A\overline{B}\overline{C}$ m_4	$A\overline{B}C$ m_5	ABC m_7	$AB\overline{C}$ m_6

图 2.6.2 三变量函数最小项在卡诺图上的位置

二变量、四变量、五变量卡诺图的结构形式和每小格代表的最小项的序号分别如图 2.6.3

（a）、（b）、（c）所示。在五变量卡诺图中，以中轴线为对称的小格所代表的最小项在逻辑上也是相邻的。

A \ B	0	1
0	m_0	m_1
1	m_2	m_3

（a）二变量卡诺图

AB \ CD	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10

（b）四变量卡诺图

AB \ CDE	000	001	011	010	110	111	101	100
00	0	1	3	2	6	7	5	4
01	8	9	11	10	14	15	13	12
11	24	25	27	26	30	31	29	28
10	16	17	19	18	22	23	21	20

（c）五变量卡诺图

图 2.6.3　二、四、五变量卡诺图

（3）卡诺图和函数最小项表达式的关系

卡诺图和函数最小项表达式的关系是："1"格代表的最小项进入函数的最小项表达式，"0"格代表的最小项不进入函数的最小项表达式。

例 2.6.10　将图 2.6.4 所示卡诺图用最小项表达式表示。

A \ BC	00	01	11	10
0	0	1	0	0
1	1	0	0	1

图 2.6.4　例 2.6.10 的卡诺图

解： $F(A,B,C) = m_1 + m_4 + m_6 = \overline{A}\overline{B}C + A\overline{B}\overline{C} + AB\overline{C}$

（4）函数的几种移植方法

① 按真值表中所表示的变量取值组合和函数值的关系直接填卡诺图。

② 把逻辑函数的一般式转换成最小项表达式，在卡诺图中序号和表达式中最小项序号相同的小格内填"1"。

③ 观察法。一般与或式的观察法是在卡诺图中逐次填写每个乘积项，填完所有的乘积项。每个乘积项的填写方法为：把变量取值中的"0"看成对应变量的反变量，把变量取值中的"1"看成对应变量的原变量；把卡诺图的每个小格看成所有对应的原变量和反变量构成的最小项。在凡同时包含了所要填图的乘积项中全部变量的所有小格中都填"1"。

例 2.6.11　试将 $F(A,B,C,D) = AB\overline{C}\overline{D} + \overline{A}BD + AC$ 用卡诺图表示。

解： 作四变量卡诺图，如图 2.6.5 所示。为了清楚，把函数中三个乘积项分别填入图 2.6.5（a）、（b）、（c）三个卡诺图中（实际上应填在一张卡诺图中）。

$AB\overline{C}\overline{D}$：在位于 AB（1 1）行和 $\overline{C}\overline{D}$（0 0）列的交叉点位置的小格内填"1"，如图 2.6.5（a）所示。

$\overline{A}BD$：在位于 $\overline{A}B$（0 1）行和 $\overline{C}D$（0 1）、CD（1 1）列交叉点位置的小格内填"1"，如图 2.6.5（b）所示。

AC：在位于 AB（1 1）、$A\overline{B}$（1 0）行和 $C\overline{D}$（1 0）、CD（1 1）列的交叉点位置上的小格内填"1"，如图 2.6.5（c）所示。

AB \ CD	$\overline{C}\overline{D}$ 00	$\overline{C}D$ 01	CD 11	$C\overline{D}$ 10
00 $\overline{A}\overline{B}$				
01 $\overline{A}B$				
11 AB	1			
10 $A\overline{B}$				

（a）$AB\overline{C}\overline{D}$

AB \ CD	$\overline{C}\overline{D}$ 00	$\overline{C}D$ 01	CD 11	$C\overline{D}$ 10
00 $\overline{A}\overline{B}$				
01 $\overline{A}B$		1	1	
11 AB				
10 $A\overline{B}$				

（b）$\overline{A}BD$

AB \ CD	$\overline{C}\overline{D}$ 00	$\overline{C}D$ 01	CD 11	$C\overline{D}$ 10
00 $\overline{A}\overline{B}$				
01 $\overline{A}B$				
11 AB			1	1
10 $A\overline{B}$			1	1

（c）AC

图 2.6.5 例 2.6.11 的卡诺图

2．卡诺图的性质与运算

（1）卡诺图的主要性质

卡诺图中所有小格若全为“1”，则 F=1；若全为“0”，则 F=0。

（2）卡诺图的运算

① 两卡诺图相加，对应小格相加：有“1”填“1”，如图 2.6.6（a）所示。

② 两卡诺图相乘，对应小格相乘：全“1”填“1”，如图 2.6.6（b）所示。

③ 两卡诺图相异或，对应小格相异或：相异填“1”，如图 2.6.6（c）所示。

④ 卡诺图反演，各小格取反，如图 2.6.6（d）所示。

A \ BC	00	01	11	10
0	0	1	0	0
1	0	1	0	0

$F_1 = m_1 + m_5$

+

A \ BC	00	01	11	10
0	0	1	1	0
1	0	0	0	0

$F_2 = m_1 + m_3$

=

A \ BC	00	01	11	10
0	0	1	1	0
1	0	1	0	0

$F_3 = F_1 + F_2 = m_1 + m_3 + m_5$

（a）

A \ BC	00	01	11	10
0	0	1	0	0
1	0	1	0	0

$F_1 = m_1 + m_5$

×

A \ BC	00	01	11	10
0	0	1	1	0
1	0	0	0	0

$F_2 = m_1 + m_3$

=

A \ BC	00	01	11	10
0	0	1	0	0
1	0	0	0	0

$F_3 = F_1 F_2 = m_1$

（b）

A \ BC	00	01	11	10
0	0	1	0	0
1	0	1	0	0

$F_1 = m_1 + m_5$

⊕

A \ BC	00	01	11	10
0	0	1	1	0
1	0	0	0	0

$F_2 = m_1 + m_3$

=

A \ BC	00	01	11	10
0	0	0	1	0
1	0	1	0	0

$F_3 = F_1 \oplus F_2 = m_3 + m_5$

（c）

A \ BC	00	01	11	10
0	0	1	0	0
1	0	1	0	0

$F = \sum m(1,5)$

A \ BC	00	01	11	10
0	1	0	1	1
1	1	0	1	1

$\overline{F} = \sum m(0,2,3,4,6,7)$

（d）

图 2.6.6 卡诺图的运算

3．用卡诺图化简逻辑函数

（1）最小项的合并

① 合并的对象和依据。合并的对象是卡诺图中几何上相邻的、并构成矩形框的填“1”的 2 个、4 个、8 个（2^n 个）小格内所包含的最小项。所谓几何上相邻的小格是指几何上相连接、相对（行或列的两头）或相重（以竖中轴线为对称）的小格。合并的依据是卡诺图中几何上相邻的小格所代表的最小项逻辑上也相邻（是相邻项），因此，可直接在图中找出可以使用公式 $AB+\overline{A}B=B$ 进行合并的最小项并将其圈起来。

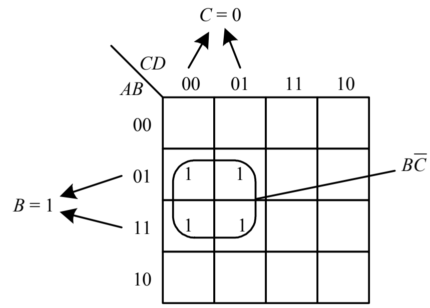


图 2.6.7　合并项的写法

② 合并项的写法。观察圈内各小格对应的变量取值，把同为“0”取值的变量写为反变量，同为“1”取值的变量写为原变量，合并项由它们的乘积构成。如对于图 2.6.7 中所圈的四个小格，有相同取值的变量是 $B=1$，$C=0$，所以该四个小格代表的四个最小项可合并为 B 的原变量和 C 的反变量构成的乘积项 $B\overline{C}$ 。

③ 圈法举例。

a．圈两格（或紧接，或在同一行（列）的两端）可消去一个变量，如图 2.6.8 所示。

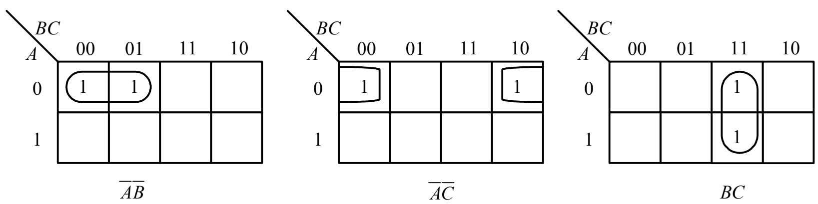


图 2.6.8　两个小格的圈法举例

b．圈 4 格（或方块、或一行、或一列、或两端、或四角）可消去两个变量，如图 2.6.9 所示。

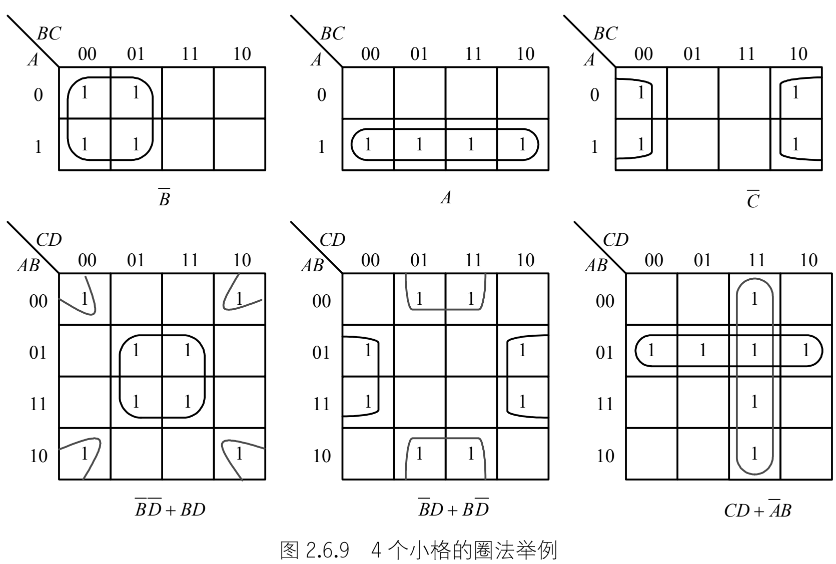


图 2.6.9　4 个小格的圈法举例

c．圈 8 格可消去 3 个变量，如图 2.6.10 所示。

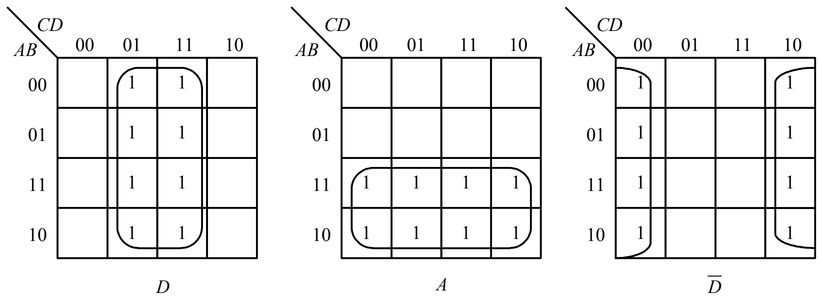


图 2.6.10　8 个小格的圈法举例

（2）化简的原则和步骤

① 名词解释。

a．主要项：不能再扩大的卡诺圈（再扩大就会圈到“0”格）所对应的合并项称为主要项，亦称素项。

b．实质小项、必要项：卡诺圈中未被其他主要项圈覆盖而为本圈所独有的“1”格所代表的最小项称为实质小项，具有实质小项的卡诺圈所代表的主要项称为必要项，亦称实质主要项。

c．多余项：如果主要项圈中所有的“1”格都已被别的主要项圈走，即本圈无独占的“1”格，这种主要项圈所代表的主要项称为多余项、冗余项或生成项。

图 2.6.11 给出了实质小项、主要项、必要项、多余项的示例。

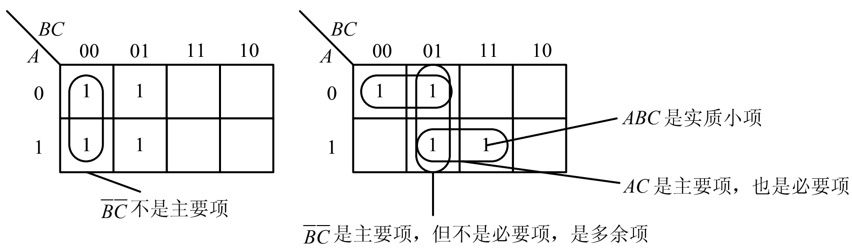


图 2.6.11　实质小项、主要项、必要项、多余项的例子

② 圈卡诺圈的原则。

a．排斥原则：“1”格和“0”格不可共存于同一圈内。

b．闭合原则：卡诺图中所有的“1”格都要圈光。

c．最小原则：圈数要最少，圈子要最大。

③ 化简的步骤。

a．圈孤立的“1”格（和其他的“1”格都不相邻的“1”格）。

b．找出所有只有一个合并方向的“1”格，并分别和应与之合并的“1”格圈成尽可能大的圈。

c．将剩下的“1”格用尽可能少、尽可能大的圈圈起来，直到圈完所有的“1”格为止。

注意事项：

a．“0”格不可圈进。

b．圈中的“1”格只能为 2^M 个（$M=0$，1，2，…），且是相邻的。

c．已圈过的“1”格可再圈进别的圈中。

d．每个圈中必须要有该圈独有的“1”格。

e．首先要圈数尽可能少，其次是每圈要尽可能大。

f．圈法不是唯一的。

（3）化简举例

例 2.6.12　化简函数 $F(A,B,C,D)=\sum m(0,2,5,6,7,9,10,14,15)$ 为最简与或式。

解：第一步：作出相应的卡诺图，如图 2.6.12（a）所示。

第二步：圈出孤立项 m_9，如图 2.6.12（b）所示。

第三步：找出只有一种合并方向的最小项 m_0、m_5、m_{10}、m_{15}，并分别将其与相邻项圈好，如图 2.6.12（c）所示。

说明：虽然 m_0、m_5 有两种圈法，但都是一种圈法包含在另一种之中，因此都认为只有一个合并方向。

第四步：所有的最小项都被圈到，而且每一圈中都有独占的最小项（如 m_0、m_5、m_9、m_{10}、m_{15}），因而没有多余项。写出化简结果为

$$F(A,B,C,D)=\overline{A}\overline{B}\overline{D}+\overline{A}BD+A\overline{B}\overline{C}D+BC+C\overline{D}$$

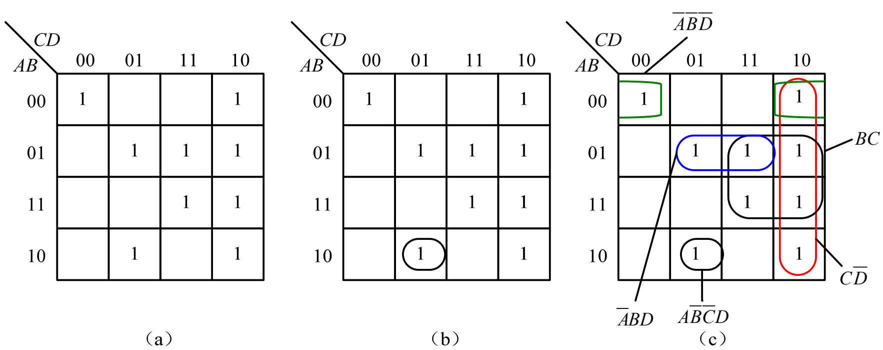


图 2.6.12　例 2.6.12 的卡诺图

例 2.6.13　化简函数 $F(A,B,C,D)=\sum m(3,4,5,7,9,13,14,15)$ 为最简与或式。

解：因为无孤立项，所以先找出只有一种合并方向的最小项 m_3、m_4、m_9、m_{14}，并由它们出发圈出 4 个主要项，如图 2.6.13（a）所示。由于所有的“1”格都已被圈入，同时每圈都有独占的“1”格，因此化简结束，结果为

$$F(A,B,C,D)=\overline{A}B\overline{C}+A\overline{C}D+\overline{A}CD+ABC$$

说明：此题如按图 2.6.13（b）所示先圈出中间 4 个相邻项 m_5、m_{13}、m_7、m_{15}，然后再圈其余最小项，就会出现多余项圈 BD (m_5、m_{13}、m_7、m_{15})。可见不要一开始就圈最大的圈，而应按化简步骤进行。

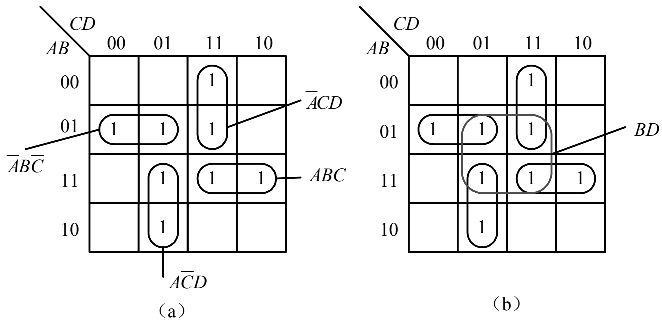


图 2.6.13　例 2.6.13 的卡诺图

例 2.6.14　化简函数 $F(A,B,C,D)=\sum m(0,2,5,6,7,8,9,10,11,14,15)$ 为最简与或式。

解：① 无孤立项，先找出只有一个合并方向的最小项 m_0、m_5、m_9，并分别将其与相邻项圈好，如图 2.6.14（a）所示。

② 将余下的最小项 m_6、m_{15}、m_{14} 用最少、最大的圈圈好，如图 2.6.14（b）所示。

③ 写出化简结果为

$$F(A,B,C,D)=\overline{B}\overline{D}+A\overline{B}+\overline{A}BD+BC$$

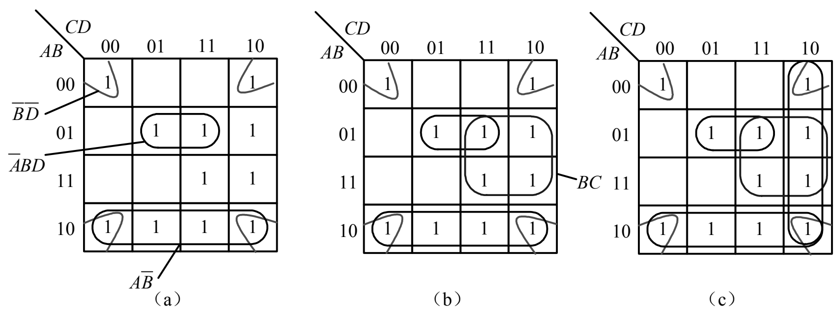


图 2.6.14　例 2.6.14 的卡诺图

说明：如对余下的最小项不用图 2.6.14（b）的圈法，而采用图 2.6.14（c）的圈法，虽然每个圈都是必要项圈，没有产生多余项，但比图 2.6.14（b）多一圈，不是最简。因此，当有不同的圈法时，应选用圈数最少的圈法。

例 2.6.15　化简函数 $F(A,B,C,D)=\sum m(1,2,3,5,7,8,12,13)$ 为最简与或式。

解：方法一：圈法如图 2.6.15 所示，解题步骤如下。

① 一种合并方向的最小项及圈法。

$m_2 \to \Sigma m\ (2,3)$

$m_8 \to \Sigma m\ (8,12)$

m_1 或 $m_7 \to \Sigma m\ (1,3,5,7)$

② 余下的 $m_{13} \to \Sigma m\ (12,13)$

方法二：圈法如图 2.6.16 所示，解题步骤如下。

① 同方法一之①。

② 余下的 $m_{13} \to \Sigma m\ (13,5)$

结论：方法一和方法二简化程度一样，都正确，说明逻辑函数的最简式可能有两个或更多个。

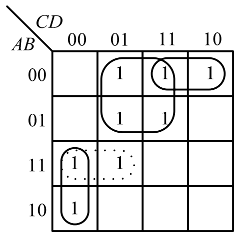


图 2.6.15　例 2.6.15 方法一的卡诺图

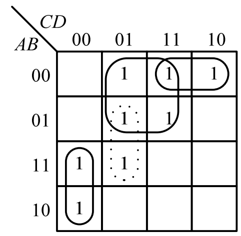


图 2.6.16　例 2.6.15 方法二的卡诺图

4．非完全描述逻辑函数的化简

（1）约束项、任意项、无关项及非完全描述逻辑函数

逻辑问题中不可能出现的取值组合所对应的最小项称为约束项，出现以后函数值既可以是“0”也可以是“1”的取值组合所对应的最小项称为任意项。约束项和任意项统称为无关项。具有无关项的逻辑函数因其真值表不能对所有的取值组合都给出肯定的函数值，故称为非完全描述的逻辑函数。

约束项可以用约束条件表示。例如，$ABC = 000$ 不可能出现，则 $\overline{A}\,\overline{B}\,\overline{C}$ 就是约束项，该约束项可以用约束条件 $\overline{A}\,\overline{B}\,\overline{C} = 0$ 表示，因为对于可以出现的取值组合，$\overline{A}\,\overline{B}\,\overline{C}$ 的值都为 0。

具有约束项的函数可以用函数式和约束条件方程联立表示，如：

$$\begin{cases} F(A,B,C) = \sum m(0,1,2,5) \\ \overline{A}BC + ABC = 0 \end{cases}$$

上述联立方程中的约束条件方程 $\overline{A}BC + ABC = 0$ 表示 $\overline{A}BC$ 和 ABC 是约束项，即取值组合 $ABC = 011$ 和 $ABC = 111$ 是不可能出现的。

具有无关项（约束项和任意项）的函数都可以表示为如下形式：

$$F(A,B,C) = \sum m(0,1,2,5) + \sum m_{\varnothing}(3,7)$$

上式中，$\sum m_{\varnothing}(3,7)$ 表示 m_3 和 m_7 是无关项（既可能是约束项，也可能是任意项）。

在真值表和卡诺图中，与无关项对应的取值组合的函数值可以填为“×”或“$\varnothing$”。“×”的含义可以理解为对应的取值组合不可能出现（因此其函数值可以任意设定为“0”或“1”。“$\varnothing$”则兼有函数值可以任意设定为“1”或“0”（无关项为约束项时），或者其函数值为“0”或“1”都可以（当无关项为任意项时）的含义。

（2）非完全描述逻辑函数的化简

用代数法化简非完全描述的逻辑函数时，无关项可以写入表达式，也可以不写入表达式。其原因是，对于约束项而言，因所能出现的取值组合都使其值为“0”，所以把约束项写进与或式也只是增加了一次“+0”的或运算，不影响函数值，和未写进表达式一样。对于任意项而言，则当与其对应的取值组合出现时，反正函数值是“0”或“1”都可以，因此任意项写进或不写进表达式都可以。

由于与无关项对应的取值组合的函数值既可以写为“0”，又可以写为“1”，因此当用卡诺图化简非完全描述的逻辑函数时，无关项小格既可以作为“1”格处理，也可以作为“0”格处理，以使化简结果最简为准。需要说明的是，化简时圈中不可全是无关项，也不可把无关项作为实质最小项，因为这两种圈法化简的结果都是增加了一个多余项。

例 2.6.16 用卡诺图化简逻辑函数：

$$\begin{cases} F(A,B,C,D)=\sum m(4,5,6,13,14,15) \\ A\overline{B}=0 \end{cases}$$

解：作 F 的卡诺图并将其化简，如图 2.6.17 所示。

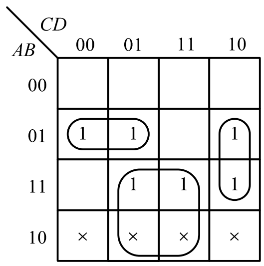


图 2.6.17 例 2.6.16 的卡诺图

化简结果为

$$F(A,B,C,D)=\overline{A}B\overline{C}+BC\overline{D}+AD$$

（3）无关项的运算规则

当两个函数相加、相乘、相异或时，两卡诺图对应的小格相加、相乘、相异或。此时，∅和 0、1、∅的运算规则如图 2.6.18 所示。

+	0	1	∅
∅	∅	1	∅

（a）∅和0、1、∅相加

×	0	1	∅
∅	0	∅	∅

（b）∅和0、1、∅相乘

⊕	0	1	∅
∅	∅	∅	∅

（c）∅和0、1、∅相异或

图 2.6.18 任意项的运算规则

2.7 VHDL 描述逻辑门电路

VHDL 共有 7 种逻辑操作符，它们是 and（与）、or（或）、nand（与非）、nor（或非）、xor（异或）、xnor（同或）、not（取反）。利用以上逻辑操作符，可以方便地实现各种逻辑门电路。

例 2.7.1 设计一个二输入与门电路，实现 $F=AB$。

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
ENTITY and2 IS
PORT (A, B: IN STD_LOGIC;
   F: OUT STD_LOGIC;)
END and2;
```

```
ARCHITECHTER and2_arc1OF and2 IS
BEGIN
   F <= A and B;
END and2_arc1;
```

如果把上述程序的语句 F <= A and B 分别修改为 F <= A or B、F <= A nand B、F <= A nor B、F <= A xor B、F <= A nxor B、F <= not A，就可以分别实现二输入或门、与非门、或非门、异或门、同或门及非门。

多输入的门电路，其逻辑关系与二输入的对应电路相似，差异仅在于多了几个输入引脚，对应到 VHDL 程序中，则需要多定义几个输入端口引脚。下面以四输入与非门电路为例介绍。

例 2.7.2　四输入与非门电路设计的示例程序。

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
ENTITY nand4 IS
PORT (A, B: IN STD_LOGIC;
      C, D: IN STD_LOGIC;
   F: OUT STD_LOGIC;）
END nand4;
ARCHITECHTER nand4_arc1 OF nand4 IS
BEGIN
   F<=NOT(A and B and C and D);
END nand4_arc1;
```

习题

2.1　有 A、B、C 三个输入信号，试列出下列问题的真值表，并写出其最小项表达式 $\Sigma m(\,)$。

（1）如果 A、B、C 均为 0 或其中一个信号为 1 时，输出 $F=1$，其余情况下 $F=0$。

（2）若 A、B、C 中出现奇数个 0 时输出为 1，其余情况下输出为 0。

（3）若 A、B、C 中有两个或两个以上为 1 时，输出为 1，其余情况下输出为 0。

2.2　试用真值表证明下列等式。

（1）$\overline{A\overline{B}+B\overline{C}+\overline{A}C}=ABC+\overline{A}\,\overline{B}\,\overline{C}$。

（2）$\overline{A}\,\overline{B}+\overline{B}\,\overline{C}+\overline{A}\,\overline{C}=\overline{AB}\cdot\overline{BC}\cdot\overline{AC}$。

2.3　对下列函数，说明对输入变量的哪些取值组合使其输出为“1”。

（1）$F(A,B,C)=AB+BC+AC$。

（2）$F(A,B,C)=(A+B+C)(\overline{A}+\overline{B}+\overline{C})$。

（3）$F(A,B,C)=(\overline{A}B+\overline{B}C+A\overline{C})AC$。

2.4　试直接写出下列各式的反演式和对偶式。

（1）$F(A,B,C,D,E)=[(A\overline{B}+C)\cdot D+E]\cdot B$。

（2）$F(A,B,C,D,E)=AB+\overline{C}\,\overline{D}+\overline{BC+\overline{D}+\overline{C}E+\overline{B+E}}$。

（3）$F(A,B,C)=\overline{\overline{A}\,\overline{B}+C}+\overline{\overline{\overline{A}B}\cdot\overline{C}}$。

2.5 用公式证明下列等式。

（1）$\overline{A}\,\overline{C}+\overline{A}\,\overline{B}+BC+\overline{A}\,\overline{C}\,\overline{\mathrm{D}}=\overline{A}+BC$ 。

（2）$AB+\overline{A}C+(\overline{B}+\overline{C})D=AB+\overline{A}C+D$ 。

（3）$\overline{B}C\overline{D}+B\overline{C}D+ACD+\overline{A}B\overline{C}\,\overline{D}+\overline{A}\,\overline{B}CD+B\overline{C}\,\overline{D}+BCD=\overline{B}C+B\overline{C}+BD$ 。

（4）$\overline{\overline{A\overline{B}\,\overline{C}+\overline{BC}+B\overline{CD}}}=\overline{A}+B+\overline{C}+\overline{D}$ 。

2.6 已知 $a\oplus b=\overline{a}b+a\overline{b}$ ，$a\odot b=\overline{a}\,\overline{b}+ab$ ，证明：

（1）$a\oplus b\oplus c=a\odot b\odot c$。

（2）$\overline{a\oplus b\oplus c}=\overline{a}\odot\overline{b}\odot\overline{c}$ 。

2.7 试证明：

（1）若 $\overline{a}\,\overline{b}+ab=0$，则 $\overline{ax+by}=a\overline{x}+b\overline{y}$ 。

（2）若 $\overline{a}b+a\overline{b}=c$ ，则 $\overline{a}c+a\overline{c}=b$ 。

2.8 将下列函数展开成最小项之和。

（1）$F(ABC)=A+BC$ 。

（2）$F(A,B,C,D)=(B+\overline{C})D+(\overline{A}+B)C$ 。

（3）$F(A,B,C)=\overline{A+B+C}+\overline{\overline{\overline{A}+B}+C}$ 。

2.9 试写出下列各函数表达式 F 的 $\overline{F}$ 和 F'的最小项表达式。

（1）$F=ABCD+ACD+B\overline{C}\,\overline{D}$ 。

（2）$F=A\overline{B}+\overline{A}B+BC$ 。

2.10 试用公式法把下列各表达式化简为最简与或式。

（1）$F=A+AB\overline{C}+ABC+BC+B$ 。

（2）$F=(A+B)(A+B+C)(\overline{A}+C)(B+C+D)$ 。

（3）$F=\overline{\overline{AB+\overline{A}\,\overline{B}}\cdot\overline{BC+\overline{B}\,\overline{C}}}$ 。

（4）$F=A\overline{C}\,\overline{D}+BC+\overline{B}D+A\overline{B}+\overline{A}C+\overline{B}\,\overline{C}$ 。

（5）$F=\overline{\overline{AC+\overline{B}C}+B(\overline{A}C+A\overline{C})}$ 。

2.11 用卡诺图法将函数化简为最简或与式。

$$F(A,B,C)=\sum m(0,1,2,4,5,7)$$

2.12 用卡诺图法将函数化简为最简或与式。

$$F(A,B,C,D)=\sum m(0,2,5,6,7,9,10,14,15)$$

2.13 用卡诺图法将函数化简为最简或与式。

$$F(A,B,C,D)=\sum m(0,1,4,7,9,10,13)+\sum\phi(2,5,8,12,15)$$

2.14 用卡诺图法将下列函数化简为最简或与式。

（1）$F(A,B,C,D)=\sum m(7,13,15)$ ，且 $\overline{A}\,\overline{B}\,\overline{C}=0$ ，$\overline{A}B\overline{C}=0$ ，$\overline{A}\,\overline{B}C=0$ 。

（2）$F(A,B,C,D)=AB\overline{C}+A\overline{B}\,\overline{C}+\overline{A}\,\overline{B}C\overline{D}+A\overline{B}C\overline{D}$ ，且 $ABCD$ 不可同时为 1 或同时为 0。

2.15 已知$F_1(A,B,C)=\sum m(1,2,3,5,7)+\sum\varnothing(0,6)$, $F_2(A,B,C)=\sum m(0,3,4,6)+\sum\varnothing(2,5)$, 求 $F=F_1\oplus F_2$ 的最简与或式。