

计算机组成原理试题 3

一、选择题（共 20 分，每题 1 分）

1. 直接、间接、立即三种寻址方式指令的执行速度，由快至慢的排序是\_\_\_\_\_。
  - A. 直接、立即、间接；
  - B. 直接、间接、立即；
  - C. 立即、直接、间接；
  - D. 立即、间接、直接。
2. 存放欲执行指令的寄存器是\_\_\_\_\_。
  - A. MAR；
  - B. PC；
  - C. MDR；
  - D. IR。
3. 在独立请求方式下，若有  $N$  个设备，则\_\_\_\_\_。
  - A. 有一个总线请求信号和一个总线响应信号；
  - B. 有  $N$  个总线请求信号和  $N$  个总线响应信号；
  - C. 有一个总线请求信号和  $N$  个总线响应信号；
  - D. 有  $N$  个总线请求信号和一个总线响应信号。
4. 下述说法中\_\_\_\_\_是正确的。
  - A. 半导体 RAM 信息可读可写，且断电后仍能保持记忆；
  - B. 半导体 RAM 是易失性 RAM，而静态 RAM 中的存储信息是不易失的；
  - C. 半导体 RAM 是易失性 RAM，而静态 RAM 只有在电源不掉时，所存信息是不易失的。
5. DMA 访问主存时，向 CPU 发出请求，获得总线使用权时再进行访存，这种情况称作\_\_\_\_\_。
  - A. 停止 CPU 访问主存；
  - B. 周期挪用；
  - C. DMA 与 CPU 交替访问；
  - D. DMA。
6. 计算机中表示地址时，采用\_\_\_\_\_。
  - A. 原码；
  - B. 补码；
  - C. 反码；
  - D. 无符号数。
7. 采用变址寻址可扩大寻址范围，且\_\_\_\_\_。
  - A. 变址寄存器内容由用户确定，在程序执行过程中不可变；
  - B. 变址寄存器内容由操作系统确定，在程序执行过程中可变；
  - C. 变址寄存器内容由用户确定，在程序执行过程中可变；
  - D. 变址寄存器内容由操作系统确定，在程序执行过程中不可变；
8. 由编译程序将多条指令组合成一条指令，这种技术称做\_\_\_\_\_。
  - A. 超标量技术；
  - B. 超流水线技术；
  - C. 超长指令字技术；

D. 超字长。

9. 计算机执行乘法指令时，由于其操作较复杂，需要更多的时间，通常采用\_\_\_\_\_控制方式。

- A. 延长机器周期内节拍数的；
- B. 异步；
- C. 中央与局部控制相结合的；
- D. 同步；

10. 微程序放在\_\_\_\_\_中。

- A. 存储器控制器；
- B. 控制存储器；
- C. 主存储器；
- D. Cache。

11. 在 CPU 的寄存器中，\_\_\_\_\_对用户是完全透明的。

- A. 程序计数器；
- B. 指令寄存器；
- C. 状态寄存器；
- D. 通用寄存器。

12. 运算器由许多部件组成，其核心部分是\_\_\_\_\_。

- A. 数据总线；
- B. 算术逻辑运算单元；
- C. 累加寄存器；
- D. 多路开关。

13. DMA 接口\_\_\_\_\_。

- A. 可以用于主存与主存之间的数据交换；
- B. 内有中断机制；
- C. 内有中断机制，可以处理异常情况；
- D. 内无中断机制

14. CPU 响应中断的时间是\_\_\_\_\_。

- A. 中断源提出请求；
- B. 取指周期结束；
- C. 执行周期结束；
- D. 间址周期结束。

15. 直接寻址的无条件转移指令功能是将指令中的地址码送入\_\_\_\_\_。

- A. PC；
- B. 地址寄存器；
- C. 累加器；
- D. ALU。

16. 三种集中式总线控制中，\_\_\_\_\_方式对电路故障最敏感。

- A. 链式查询；
- B. 计数器定时查询；
- C. 独立请求；
- D. 以上都不对。

17. 一个  $16K \times 32$  位的存储器, 其地址线和数据线的总和是\_\_\_\_\_。

- A. 48;
- B. 46;
- C. 36;
- D. 32.

18. 以下叙述中错误的是\_\_\_\_\_。

- A. 指令周期的第一个操作是取指令;
- B. 为了进行取指令操作, 控制器需要得到相应的指令;
- C. 取指令操作是控制器自动进行的;
- D. 指令第一字节含操作码。

19. 主存和 CPU 之间增加高速缓冲存储器的目的是\_\_\_\_\_。

- A. 解决 CPU 和主存之间的速度匹配问题;
- B. 扩大主存容量;
- C. 既扩大主存容量, 又提高了存取速度;
- D. 扩大辅存容量。

20. 以下叙述\_\_\_\_\_是错误的。

- A. 一个更高级的中断请求一定可以中断另一个中断处理程序的执行;
- B. DMA 和 CPU 必须分时使用总线;
- C. DMA 的数据传送不需 CPU 控制;
- D. DMA 中有中断机制。

## 二、填空 (共 20 分, 每空 1 分)

1. 设 24 位长的浮点数, 其中阶符 1 位, 阶码 5 位, 数符 1 位, 尾数 17 位, 阶码和尾数均用补码表示, 且尾数采用规格化形式, 则它能表示最大正数真值是\_\_\_\_\_ A \_\_\_\_\_, 非零最小正数真值是\_\_\_\_\_ B \_\_\_\_\_, 绝对值最大的负数真值是\_\_\_\_\_ C \_\_\_\_\_, 绝对值最小的负数真值是\_\_\_\_\_ D \_\_\_\_\_ (均用十进制表示)。

2. 变址寻址和基址寻址的区别是: 在基址寻址中, 基址寄存器提供\_\_\_\_\_ A \_\_\_\_\_, 指令提供\_\_\_\_\_ B \_\_\_\_\_; 而在变址寻址中, 变址寄存器提供\_\_\_\_\_ C \_\_\_\_\_, 指令提供\_\_\_\_\_ D \_\_\_\_\_。

3. 影响流水线性能的因素主要反映在\_\_\_\_\_ A \_\_\_\_\_和\_\_\_\_\_ B \_\_\_\_\_两个方面。

4. 运算器的技术指标一般用\_\_\_\_\_ A \_\_\_\_\_和\_\_\_\_\_ B \_\_\_\_\_表示。

5. 缓存是设在\_\_\_\_\_ A \_\_\_\_\_和\_\_\_\_\_ B \_\_\_\_\_之间的一种存储器, 其速度\_\_\_\_\_ C \_\_\_\_\_匹配, 其容量与\_\_\_\_\_ D \_\_\_\_\_有关。

6. CPU 响应中断时要保护现场, 包括对\_\_\_\_\_ A \_\_\_\_\_和\_\_\_\_\_ B \_\_\_\_\_的保护, 前者通过\_\_\_\_\_ C \_\_\_\_\_实现, 后者可通过\_\_\_\_\_ D \_\_\_\_\_实现。

## 三、名词解释(共 10 分, 每题 2 分)

- 1. 微程序控制
- 2. 存储器带宽
- 3. RISC
- 4. 中断隐指令及功能
- 5. 机器字长

## 四、计算题 (5 分)

已知: 两浮点数  $x = 0.1101 \times 2^{10}$ ,  $y = 0.1011 \times 2^{01}$  求:  $x + y$

五、简答题（共 20 分）

1. 完整的总线传输周期包括哪几个阶段？简要叙述每个阶段的工作。（4 分）
2. 除了采用高速芯片外，从计算机的各个子系统的角度分析，指出 6 种以上（含 6 种）提高整机速度的措施。（6 分）
3. 某机有五个中断源，按中断响应的优先顺序由高到低为 L0,L1,L2,L3,L4，现要求优先顺序改为 L3,L2,L4,L0,L1，写出各中断源的屏蔽字。（5 分）

中断源	屏蔽字				
	0	1	2	3	4
L0					
L1					
L2					
L3					
L4					

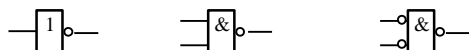
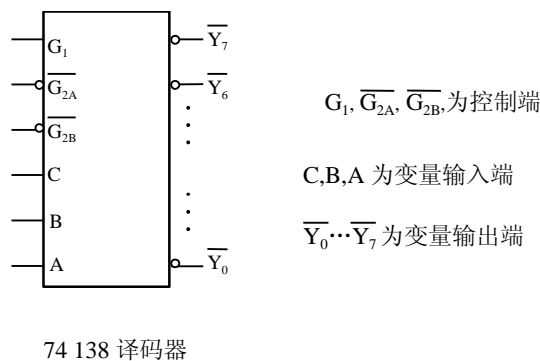
4. 某机主存容量为  $4M \times 16$  位，且存储字长等于指令字长，若该机的指令系统具备 120 种操作。操作码位数固定，且具有直接、间接、立即、相对四种寻址方式。（5 分）
  - (1) 画出一地址指令格式并指出各字段的作用；
  - (2) 该指令直接寻址的最大范围（十进制表示）；
  - (3) 一次间址的寻址范围（十进制表示）；
  - (4) 相对寻址的位移量（十进制表示）。

六、问答题（共 15 分）

1. 假设 CPU 在中断周期用堆栈保存程序断点，而且进栈时指针减 1，出栈时指针加 1。分别写出组合逻辑控制和微程序控制在完成中断返回指令时，取指阶段和执行阶段所需的全部微操作命令及节拍安排。（8 分）
2. 画出 DMA 方式接口电路的基本组成框图，并说明其工作过程（以输入设备为例）。（7 分）

七、设计题（10 分）

设 CPU 有 16 根地址线，8 根数据线，并用  $\overline{MREQ}$  作访存控制信号（低电平有效），用  $\overline{WR}$  作读/写控制信号（高电平为读，低电平为写）。现有下列存储芯片：1K×4 位 RAM；4K×8 位 RAM；8K×8 位 RAM；2K×8 位 ROM；4K×8 位 ROM；8K×8 位 ROM 及 74LS138 译码器和各种门电路，如图所示。画出 CPU 与存储器的连接图，要求



- (1) 主存地址空间分配:  
6000H~67FFH 为系统程序区;  
6800H~6BFFH 为用户程序区。
- (2) 合理选用上述存储芯片, 说明各选几片?
- (3) 详细画出存储芯片的片选逻辑图。