

计算机组成原理试题 4

一、选择题（共 20 分，每题 1 分）

1. 一条指令中包含的信息有\_\_\_\_\_。
  - A. 操作码、控制码；
  - B. 操作码、向量地址；
  - C. 操作码、地址码。
2. 在各种异步通信方式中，\_\_\_\_\_速度最快。
  - A. 全互锁；
  - B. 半互锁；
  - C. 不互锁。
3. 一个 512KB 的存储器，其地址线和数据线的总和是\_\_\_\_\_。
  - A. 17；
  - B. 19；
  - C. 27。
4. 在下列因素中，与 Cache 的命中率无关的是\_\_\_\_\_。)
  - A. Cache 块的大小；
  - B. Cache 的容量；
  - C. 主存的存取时间。
5. 在计数器定时查询方式下，若计数从 0 开始，则\_\_\_\_\_。
  - A. 设备号小的优先级高；
  - B. 每个设备使用总线的机会相等；
  - C. 设备号大的优先级高。
6. Cache 的地址映象中，若主存中的任一块均可映射到 Cache 内的任一块的位置上，称作\_\_\_\_\_。
  - A. 直接映象；
  - B. 全相联映象；
  - C. 组相联映象。
7. 中断服务程序的最后一条指令是\_\_\_\_\_。
  - A. 转移指令；
  - B. 出栈指令；
  - C. 中断返回指令。
8. 微指令操作控制字段的每一位代表一个控制信号，这种微程序的控制（编码）方式是\_\_\_\_\_。
  - A. 字段直接编码；
  - B. 直接编码；
  - C. 混合编码。
9. 在取指令操作之后，程序计数器中存放的是\_\_\_\_\_。
  - A. 当前指令的地址；
  - B. 程序中指令的数量；
  - C. 下一条指令的地址。
10. 以下叙述中\_\_\_\_\_是正确的。
  - A. RISC 机一定采用流水技术；
  - B. 采用流水技术的机器一定是 RISC 机；
  - C. CISC 机一定不采用流水技术。

11. 在一地址格式的指令中, 下列\_\_\_\_\_是正确的。  
A. 仅有一个操作数, 其地址由指令的地址码提供;  
B. 可能有一个操作数, 也可能有两个操作数;  
C. 一定有两个操作数, 另一个是隐含的。
12. 在浮点机中, 判断原码规格化形式的原则是\_\_\_\_\_。  
A. 尾数的符号位与第一数位不同;  
B. 尾数的第一数位为 1, 数符任意;  
C. 尾数的符号位与第一数位相同;  
D. 阶符与数符不同。
13. I/O 采用不统一编址时, 进行输入输出操作的指令是\_\_\_\_\_。  
A. 控制指令;  
B. 访存指令;  
C. 输入输出指令。
14. 设机器字长为 64 位, 存储容量为 128MB, 若按字编址, 它的寻址范围是\_\_\_\_\_。  
A. 16MB;  
B. 16M;  
C. 32M。
15. \_\_\_\_\_寻址便于处理数组问题。  
A. 间接寻址;  
B. 变址寻址;  
C. 相对寻址。
16. 超标量技术是\_\_\_\_\_。  
A. 缩短原来流水线的处理器周期;  
B. 在每个时钟周期内同时并发多条指令;  
C. 把多条能并行操作的指令组合成一条具有多个操作码字段的指令。
17. 以下叙述中\_\_\_\_\_是错误的。  
A. 取指令操作是控制器固有的功能, 不需要在操作码控制下完成;  
B. 所有指令的取指令操作都是相同的;  
C. 在指令长度相同的情况下, 所有指令的取指操作都是相同的。
18. I/O 与主机交换信息的方式中, 中断方式的特点是\_\_\_\_\_。  
A. CPU 与设备串行工作, 传送与主程序串行工作;  
B. CPU 与设备并行工作, 传送与主程序串行工作;  
C. CPU 与设备并行工作, 传送与主程序并行工作。
19. 设寄存器内容为 11111111, 若它等于 +127, 则为\_\_\_\_\_。  
A. 原码;  
B. 补码;  
C. 反码;  
D. 移码。
20. 设机器数采用补码形式 (含 1 位符号位), 若寄存器内容为 9BH, 则对应的十进制数为\_\_\_\_\_。  
A. -27;  
B. -97;  
C. -101;  
D. 155。

## 二、填空题（共 20 分，每空 1 分）

1. DMA 的数据块传送可分为 A、B 和 C 阶段。
2. 设  $n = 16$ （不包括符号位），机器完成一次加和移位各需  $100\text{ns}$ ，则原码一位乘最多需 A  $\text{ns}$ ，补码 Booth 算法最多需 B  $\text{ns}$ 。
3. 设相对寻址的转移指令占 2 个字节，第一字节为操作码，第二字节是位移量（用补码表示），每当 CPU 从存储器取出一个字节时，即自动完成  $(\text{pc}) + 1 \rightarrow \text{pc}$ 。设当前指令地址为  $3008\text{H}$ ，要求转移到  $300\text{FH}$ ，则该转移指令第二字节的内容应为 A。若当前指令地址为  $300\text{FH}$ ，要求转移到  $3004\text{H}$ ，则该转移指令第二字节的内容为 B。
4. 设浮点数阶码为 8 位（含 1 位阶符），用移码表示，尾数为 24 位（含 1 位数符），用补码规格化表示，则对应其最大正数的机器数形式为 A，真值为 B（十进制表示）；对应其绝对值最小负数的机器数形式为 C，真值为 D（十进制表示）。
5. I/O 的编址方式可分为 A 和 B 两大类，前者需有独立的 I/O 指令，后者可通过 C 指令和设备交换信息。
6. 动态 RAM 靠 A 的原理存储信息，因此一般在 B 时间内必须刷新一次，刷新与 C 址有关，该地址由 D 给出。
7. 在微程序控制器中，一条机器指令对应一个 A，若某机有 35 条机器指令，通常可对应 B。

## 三、解释下列概念（共 10 分，每题 2 分）

1. CMAR
2. 总线
3. 指令流水
4. 单重分组跳跃进位
5. 寻址方式

## 四、计算题（6 分）

设某机主频为  $8\text{MHz}$ ，每个机器周期平均含 2 个时钟周期，每条指令平均有 2.5 个机器周期，试问该机的平均指令执行速度为多少 MIPS？若机器主频不变，但每个机器周期平均含 4 个时钟周期，每条指令平均有 5 个机器周期，则该机的平均指令执行速度又是多少 MIPS？

## 五、简答题（共 20 分）

1. CPU 包括哪几个工作周期？每个工作周期的作用是什么。（4 分）
2. 什么是指令周期、机器周期和时钟周期？三者有何关系？（6 分）
3. 某机有五个中断源，按中断响应的优先顺序由高到低为  $\text{L0}, \text{L1}, \text{L2}, \text{L3}, \text{L4}$ ，现要求优先顺序改为  $\text{L3}, \text{L2}, \text{L4}, \text{L1}, \text{L0}$ ，写出各中断源的屏蔽字。（5 分）

中断源	屏蔽字				
	0	1	2	3	4
L0					
L1					
L2					
L3					
L4					

4. 某机主存容量为  $4M \times 16$  位，且存储字长等于指令字长，若该机的指令系统具备 56 种操作。操作码位数固定，且具有直接、间接、立即、相对、变址五种寻址方式。（5 分）

- (1) 画出一地址指令格式并指出各字段的作用；
- (2) 该指令直接寻址的最大范围（十进制表示）；
- (3) 一次间址的寻址范围（十进制表示）；
- (4) 相对寻址的位移量（十进制表示）。

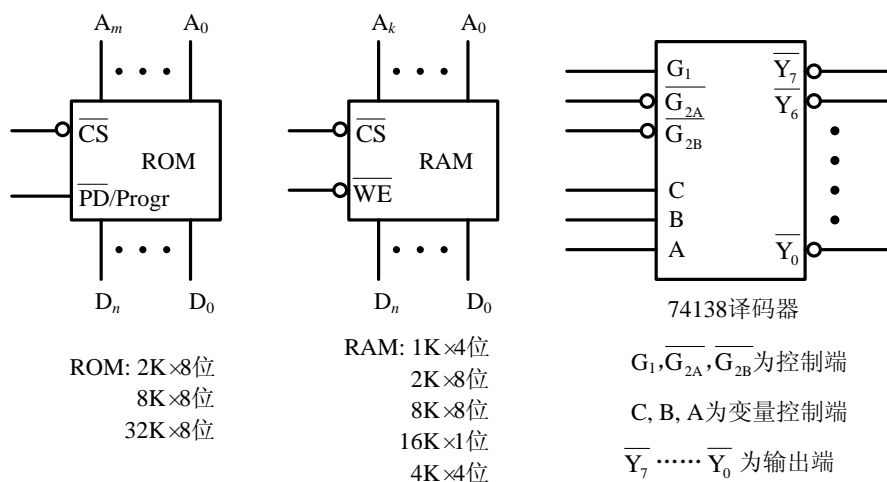
#### 六、问答题（共 15 分）

1. 按序写出完成一条加法指令  $ADD \alpha$  ( $\alpha$  为主存地址)两种控制器所发出的微操作命令及节拍安排。（8 分）

2. 假设磁盘采用 DMA 方式与主机交换信息，其传输速率为  $2MB/s$ ，而且 DMA 的预处理需 1000 个时钟周期，DMA 完成传送后处理中断需 500 个时钟周期。如果平均传输的数据长度为  $4KB$ ，试问在硬盘工作时， $50MHz$  的处理器需用多少时间比率进行 DMA 辅助操作（预处理和后处理）。（7 分）（输入输出 4）

#### 七、设计题（10 分）

设 CPU 共有 16 根地址线，8 根数据线，并用  $\overline{MREQ}$  作访存控制信号（低电平有效），用  $\overline{WR}$  作读写控制信号（高电平为读，低电平为写）。现有下列芯片及各种门电路（门电路自定），如图所示。



画出 CPU 与存储器的连接图，要求：

- (1) 存储芯片地址空间分配为：0~2047 为系统程序区；2048~8191 为用户程序区。
- (2) 指出选用的存储芯片类型及数量；
- (3) 详细画出片选逻辑。