**《计算机组成原理》存储器作业**

1. 用位的EEPROM芯片组成位的只读存储器，试问：
2. 数据寄存器多少位？
3. 地址寄存器多少位？
4. 共需多少个EEPROM芯片？
5. 画出此存储器组成框图。

2、某机器中，已知配有一个地址空间为0000H~3FFFH的ROM区域。现在再用一个RAM芯片（）形成位的RAM区域，起始地址为6000H。假设RAM芯片有和信号控制端。CPU的地址总线为，数据总线为，控制信号为（读/写），（访存），要求：

1. 画出地址译码方案。
2. 将ROM与RAM同CPU连接，画出逻辑框图。

3、CPU执行一段程序时，cache完成存取的次数为2420次，主存完成存取的次数为80次，已知cache存储周期为40ns，主存存储周期为240ns，求cache/主存系统的效率和平均访问时间。

