

# KWIX 작품활동 최종보고서

제목: Dual-band Reconfigurable RF Transmitter  
for 5G/6G Communications

제출일: 2024년 8월 30일

학과: 전자융합공학과, 전자공학

지도교수: 오성욱 교수님

조장: 김호준 (jun5363@naver.com)

조원: 윤영훈, 정은지

# **Dual-band Reconfigurable RF Transmitter**

## **for 5G/6G communications**

### **Abstract**

In this proposal, we design a dual-band RF transmitter that amplifies at 3.55–3.7 GHz and 7.125–8.4 GHz amplifiers. The dual-bands target 5G and 6G, respectively. The transmitter consists of a Variable Gain Amplifier, Drive Power Amplifier, and Main Amplifier, and the PA consists of two stages. The VGA and Drive PA are connected with a SPDT Switch to select the desired frequency band. The Drive PA connects between the Main PA and the VGA to optimize the performance of the entire system, thereby combining the variable gain characteristics of the VGA with the high-power amplification characteristics of the PA to achieve efficient and stable signal amplification. The proposed circuit achieves a maximum gain of 40.0 dB in the range of 3.55–3.7 GHz and a maximum gain of 34.0 dB in the range of 7.1–8.4 GHz. The gain control range through the VGA performance is 14.2 dB at the lower band and 18.4 dB at the higher band. Additionally, the PA Drain Efficiency reached up to 68.8% at 3.6 GHz and 35.7% at 7.7 GHz. These results demonstrate that the proposed circuit can operate as a transmitter for both 5G and 6G communications.

## I. Introduction

6세대 이동통신(6G)의 상용화 시점이 2030년, 빠르면 2028년으로 예상된다. 5G까지 보여준 더 높은 주파수로의 개척은 이동통신망 기본 단위인 셀의 트래픽 수용용량을 높이기 위한 광대역 폭의 확보 과정이었다. 주파수가 높을수록 광대역 폭 확보가 유리하고, 이동통신 단말 및 장비의 성능이 좋을수록 셀당 주파수 효율은 높아지기 때문이다.

이에 따라 6세대 이동통신인 6G는 이론적으로는 4G(LTE)보다 100배, 5G(20Gbps)보다 5배 빠른 100Gbps의 속도를 구현할 수 있으며 최대 전송속도는 1Tbps에 달할 것으로 예상된다. 최근 6G 시대라는 이름으로 관심받고 있는 여러 개척 주파수 중 본 설계 프로젝트에서는 C-밴드 확장 대역으로 분류되는 7.125GHz부터 8.4GHz를 목표 주파수로 한다.

Dual-band로 구성된 회로는 두 개의 주파수 대역을 지원하므로 사용자는 필요에 따라 적합한 대역을 선택할 수 있어, 네트워크를 보다 더 효율적으로 구성할 수 있다. 이러한 이유로, 이번 설계에서는 스위치를 사용하여 3.6GHz와 7.6GHz를 중심 주파수로 갖는 주파수 대역에 각각 연결할 수 있는 방식을 채택한다. 그러므로 특정 상황에 따라 필요한 대역만을 선택할 수 있기에 전력 소비가 줄어들고, 대역 간 간섭이 발생하지 않아 신호 품질이 유지되는 장점이 있다.

기존 RF Transmitter 연구에서 VGA(Variable Gain Amplifier)가 적게 활용되는 이유는 주파수 대역 제한 때문이다. Main PA(Power Amplifier) 앞에 VGA를 연결하고, 그 사이를 Drive PA로 연결하여 중간 역할로서 시스템 전체의 성능을 최적화할 수 있다면 VGA가 제공하는 가변 이득 특성과 PA의 고출력 증폭 특성을 잘 연결하여, 효율적이고 안정적인 신호 증폭이 가능하다.

이번 설계의 목표 주파수는 VGA의 이용에 적합한 주파수 대역이기 때문에 위 배경을 바탕으로 VGA, SPDT Switch, Drive PA, Main PA를 결합하여 5G/6G 이동통신을 위한 RF Transmitter를 설계하고자 한다.

## II. System Architecture

본 설계에서는 5G/6G 통신을 위해 재구성이 가능한 Dual-band RF Transmitter를 제안한다. 그리고 아래의 Fig.1은 제안된 Transmitter의 Block diagram을 보여준다.

이 회로는 3.6 GHz를 중심 주파수로 갖는 3.55GHz – 3.7GHz 대역과 7.7 GHz를 중심 주파수로 갖는 7.125GHz – 8.4GHz 대역을 목적으로 설계되었다.

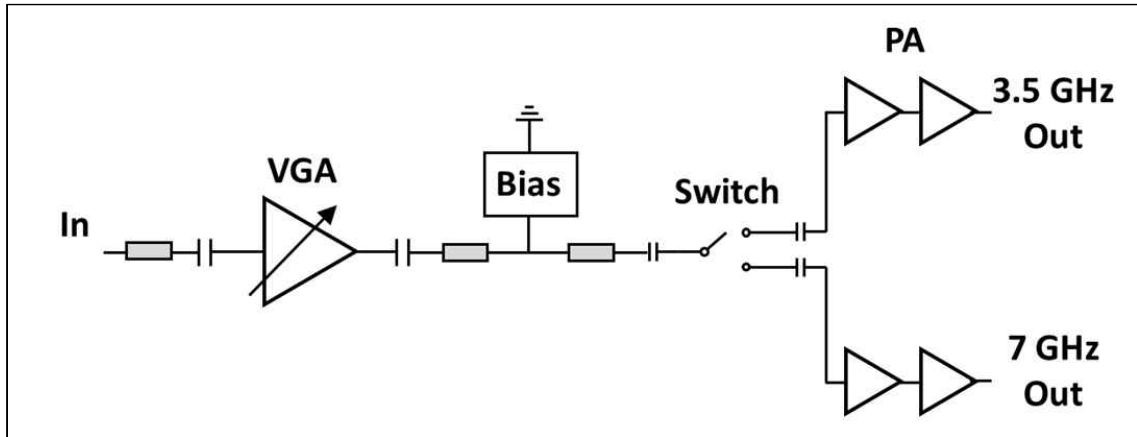


Fig.1. Block diagram of the proposed dual-band reconfigurable transmitter

회로의 가장 선행 단계는 통신 시스템에서 중요한 요소인 ‘높은 선형성’과 ‘저 전력 소모’라는 장점을 가진 VGA를 이용하여 구성한다.

VGA는 dual-band를 효과적으로 커버할 수 있도록 광대역으로 설계된다. 그리고 VGA의 입력과 출력은 모두 3-Stage Matching Network를 사용하여 최적화한다. Bias Network 역시, 이 두 대역에서만 작동하도록 dual-band 방식으로 설계되었다.

Reconfigurable한 동작을 이용하기 위하여 SPDT Switch를 이용하는데, 두 대역을 동시에 사용하는 방법보다 부품 소모가 적기에 비용이 절감된다. 이러한 스위치 연결은 전력 소비와 비용을 최소화해야 하는 저전력 기기(IoT 기기 등), 네트워크 부하가 적고 두 대역을 동시에 사용할 필요가 없는 간단한 무선 통신에 이용될 수 있다.

Switch의 바이어스의 동작은 3.6 GHz 또는 7.7 GHz 대역에 최적화된 Amplifier에 연결되도록 한다. 그리고 Dual-band의 각 경로는 해당 목표 주파수 대역에 맞게 매칭되도록 설계한다.

마지막으로, 2 Stage로 구성된 PA(Power Amplifier)를 배치한다. 2 Stage 중에서 앞단의 Driver PA에서는 높은 Gain을 얻기 위해서, 뒷단의 Main PA에서는 높은 Output Power를 얻도록 설계된다. 이는 각 Stage에서 output power와 gain이라는 목표에 특화된 matching network를 통해 달성할 수 있다.

최종적으로 RF transmitter가 Dual-band에서의 효율적으로 동작하도록 설계를 진행한다.

목표하는 설계 스펙은 다음과 같다.

- Driver PA의 3.6GHz 대역에서는 20dB의 gain, 7.7GHz 대역에서는 18dB의 gain을 만족한다. 그리고 최종적으로 dual-band 모두에서 30dB 이상의 gain을 충족한다.
- Output power를 측정하여 dual-band 모두에서 63% 이상의 효율을 만족한다.

### III Circuit Design

#### 1. VGA(Variable Gain Amplifier)

설계에는 0.4MHz부터 12GHz에서 작동하는 GaAs pHEMT 공정의 고성능 Variable Gain Amplifier로서 Mini-Circuits 사의 'PVGA-123+' 라는 소자가 사용된다. 이 증폭기는 16dB Gain, +30dBm OIP3 및 +22dBm P1dB를 제공하며, +6V 및 77mA DC 전력에서 작동하는 동안 17dB의 일반적인 return loss를 제공한다. 증폭기의 Gain은 우수한 입력 IP3를 유지하면서 16dB 동적 범위에서 전압을 조정할 수 있다.

이를 통해 본 설계의 목표 주파수인 3.55 GHz~3.7 GHz, 7.125 GHz~8.4 GHz에 부합하는 소자임을 확인했다.

아래의 Fig.2 에는 Matching 회로가 연결되지 않은 VGA의 반사계수이다. Control Voltage가 5V인 경우, 자체적으로 반사계수 값이 -10dB 이하인 특성을 보인다. 그러나 Output Return Loss를 확인하면 Control Voltage가 낮아질수록, 뒤따르는 Stage로 전력을 전달하기 어려움을 알 수 있다.

그러므로 Control Voltage를 통해 Gain 값을 조절하며 선형성을 확보하는 VGA의 특성상 소자의 이점을 활용하기 위해서는 낮은 Control Voltage에서의 Output Return Loss를 위한 추가적인 매칭 작업이 필요하다.

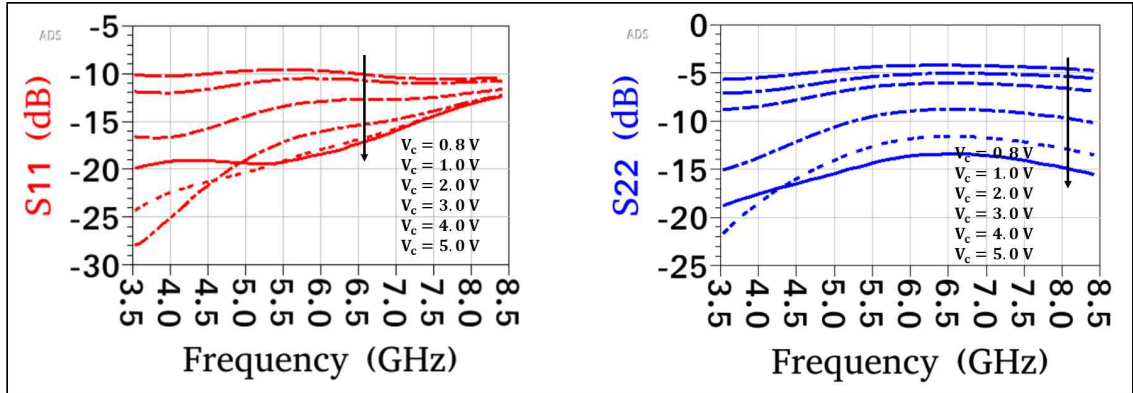


Fig.2. Return Loss of VGA

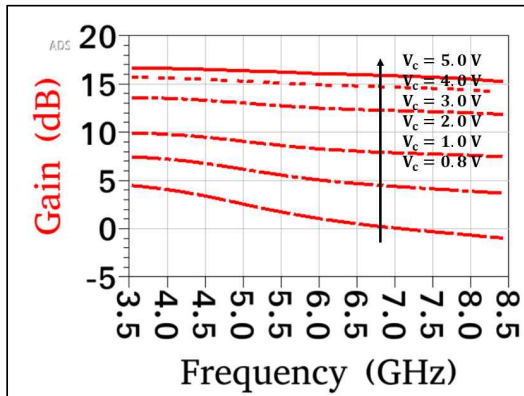


Fig.3. Gain of VGA

그리고 위의 Fig.3 는 해당 소자의 Gain 출력값이다.  $V_c = 5V$  일 때, 3GHz 대역에서의 Gain은 16.65dB이고 7GHz 대역에서는 15.8dB이다. 그리고  $V_c = 0.8V$  일 때, 3GHz 대역에서의 Gain은 4.45dB이고 7GHz 대역에서의 -0.03dB이다. Gain Control은 3GHz 대역에서 16.2dB, 7GHz 대역에서 12.3dB이다.

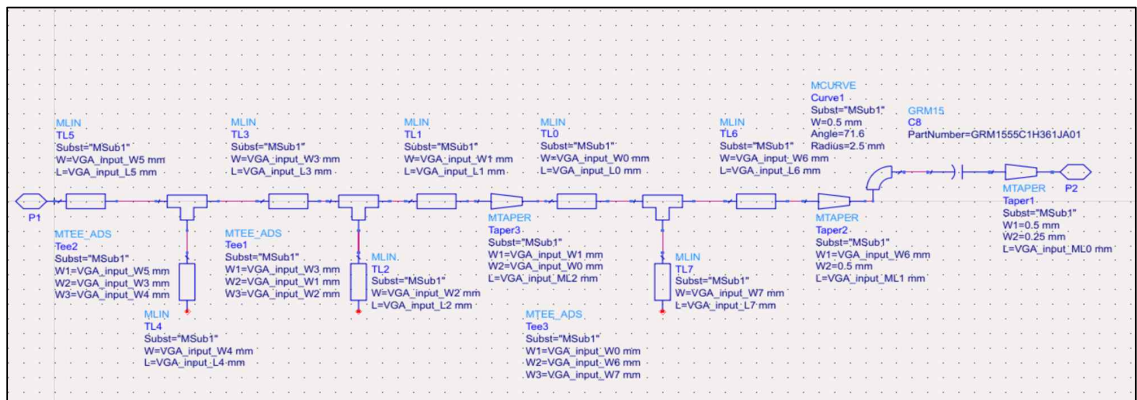


Fig.4. VGA Input matching Circuit

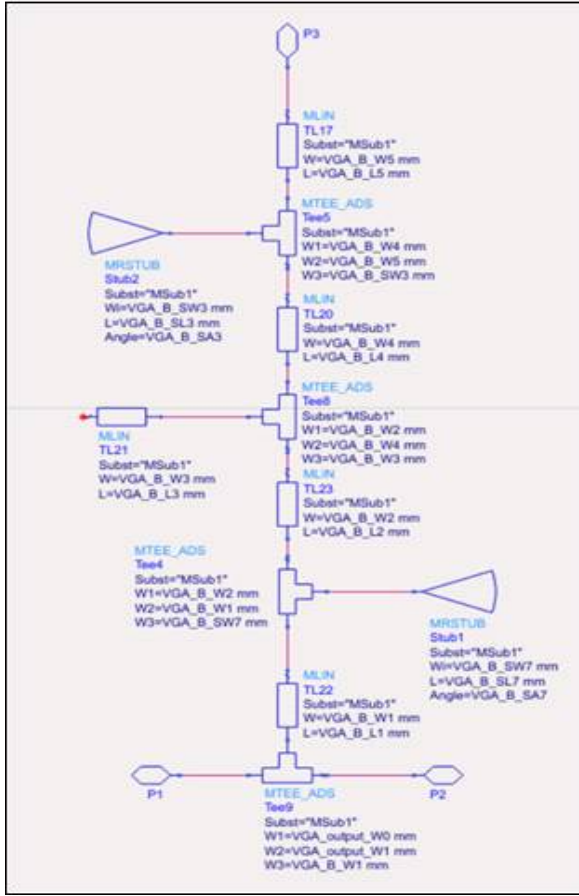


Fig.5. VGA Bias Circuit

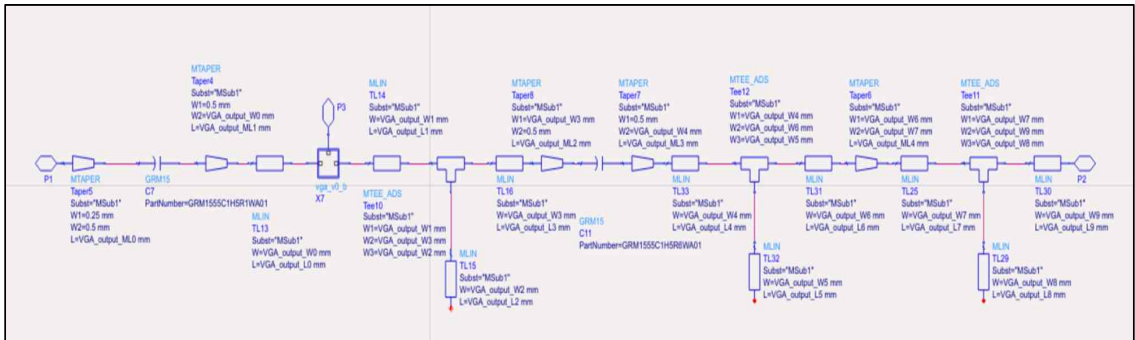


Fig.6. VGA Output matching circuit

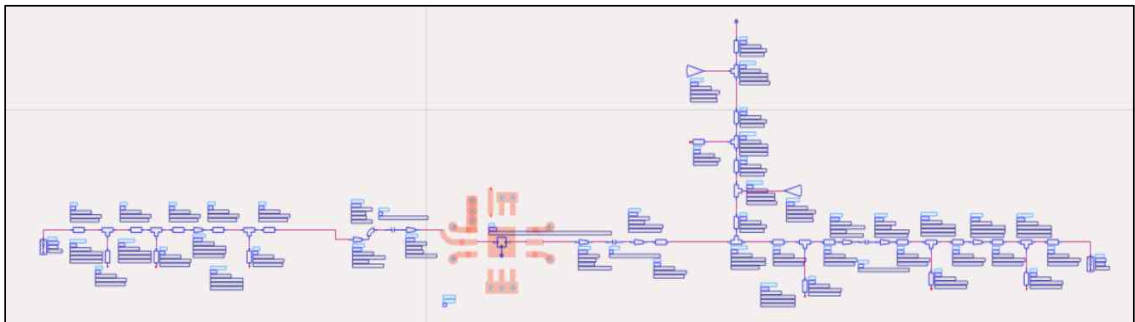


Fig.7. Full schematic circuit of the VGA part

설계 조건을 만족시키기 위해서 매칭한 회로(Fig.4-Fig.7)는 위와 같다.

위의 Matching Circuit을 이용하여 반사계수와 Gain을 확인해 보면 다음과 같다.

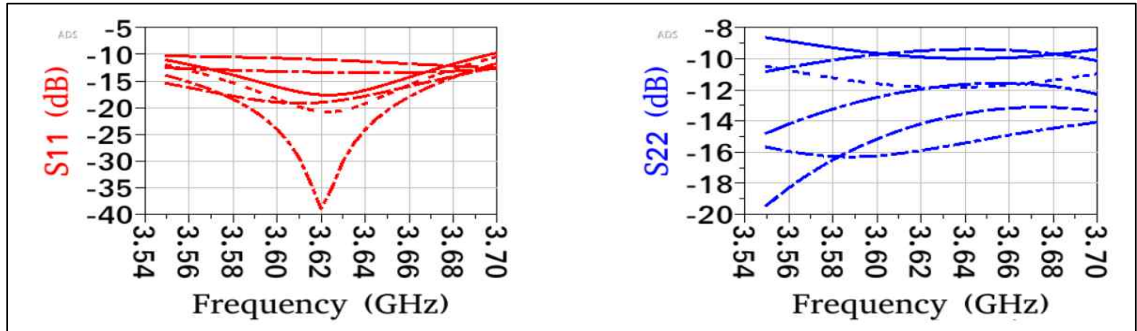


Fig.8. VGA Input/Output Return Loss of 3.6GHz band

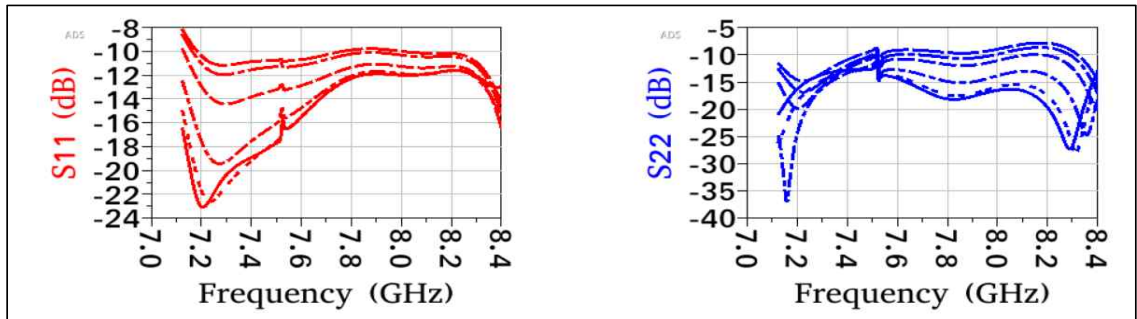


Fig.9. VGA Input/Output Return Loss of 7.7GHz band

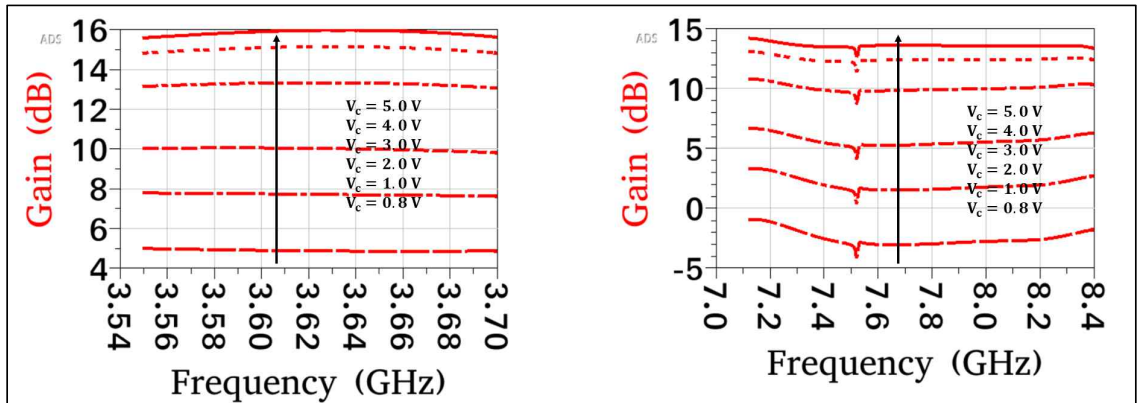


Fig.10. 3.6GHz and 7.7GHz band VGA Gain

Fig.8, Fig.9에서 확인한 결과는 다음과 같다.

$V_c = 5V$ 일 때, 3.6GHz 대역에서의 Gain은 15.62dB이고 7.7GHz 대역에서는 14.2dB이다. 그리고  $V_c = 0.8V$ 일 때, 3.6GHz 대역에서의 Gain은 5.0dB이고, 7.7GHz 대역에서는 -1.0dB이다. 또한 Gain Control은 각 주파수 대역에서 10.76dB와 15.2dB이다.



이를 표로 정리하면 아래와 같다.

	$V_c = 5\text{ V}$ Gain(Max.)	$V_c = 0.8\text{ V}$ Gain(Max.)	Gain Control
3.55GHz~3.7GHz	15.62 dB	5.0 dB	10.76 dB
7.13GHz~8.4GHz	14.2 dB	-1.0 dB	15.2 dB

Table I. Maximum Gain and Gain control of VGA

## 2. SPDT(Single Pole Double Throw) Switch

이번 설계 프로젝트에서 사용한 SPDT Switch 소자는 ‘VSWA2-63DR+’ 이다. 그리고 이 소자의 주요한 특성은 아래와 같다.

- High Isolation, 65 dB typ. at 1 GHz
- Low insertion loss, 1.0 dB typ. at 1 GHz
- High IP3, 50 dBm typ. at 1 GHz
- Fast switching, Rise/fall time, 23 ns typ.
- Low current consumption, 12  $\mu\text{A}$  typ.

원하는 주파수 대역에서 적절히 동작하며, 위와 같은 특성을 이용하기 위하여 해당 소자를 사용한다. 그리고 Switch의 Isolation이 잘 동작하는지 확인하기 위하여, Control Voltage를 변화시키고 이에 대한 변화를 확인한다.

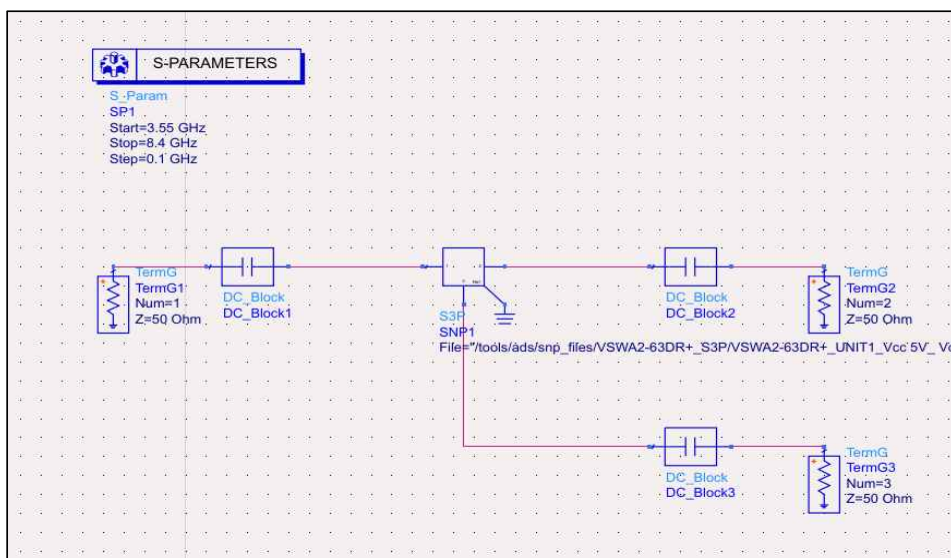


Fig.11. SPDT Switch Test bench

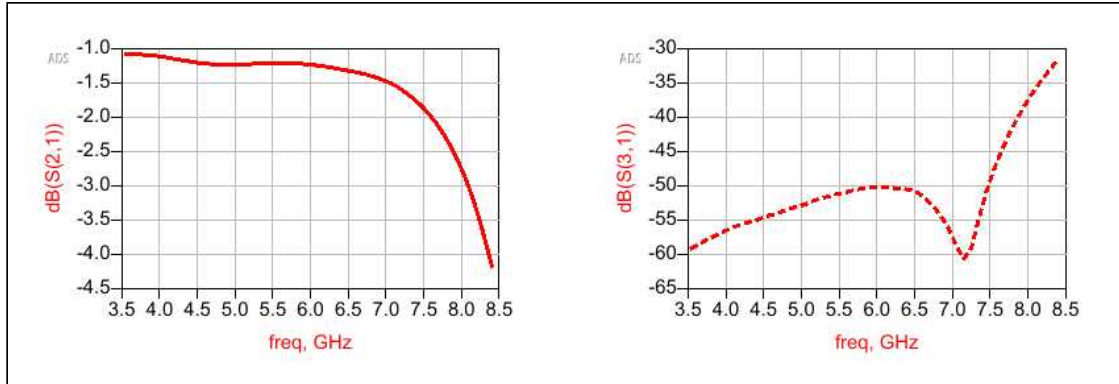


Fig.12. Control Voltage = 0V

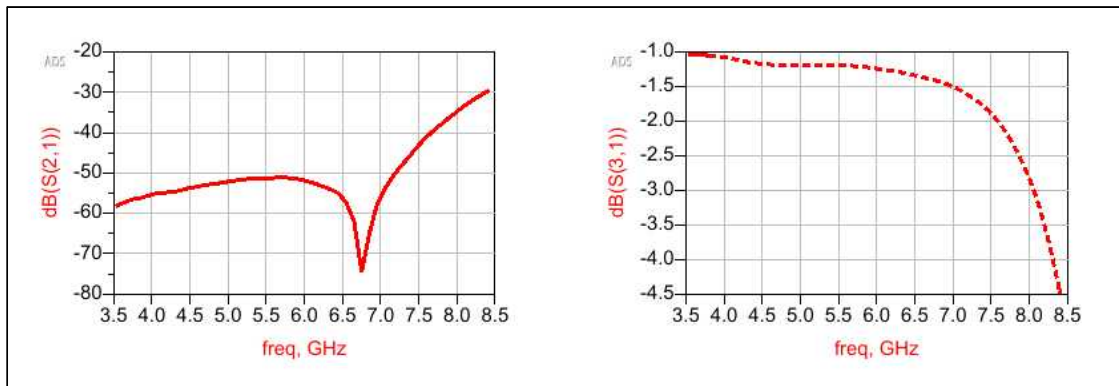


Fig.13. Control Voltage = 3V

위의 시뮬레이션 결과에 의하여 목표하고 있는 주파수 대역에서의 선정된 SPDT Switch 소자의 사용이 적절함을 확인할 수 있다.

### 3. Driver Power Amplifier

Block diagram(Fig.1)에서 확인할 수 있듯이, 목표하는 2개의 주파수 대역인 3.6GHz와 7.7GHz를 중심 주파수로 하는 각각의 Matching Circuit에 대하여 설계한다. 사용하는 소자는 GaN Cree ‘CGHV1J006D’ RF transistor를 이용하여 설계를 진행한다.

설계에 이용한 Gate Voltage는 -2.7V이고 Drain Voltage는 40V에 해당한다.

1) 3.6GHz band(3.55GHz to 3.7GHz)

- Input Matching Circuit

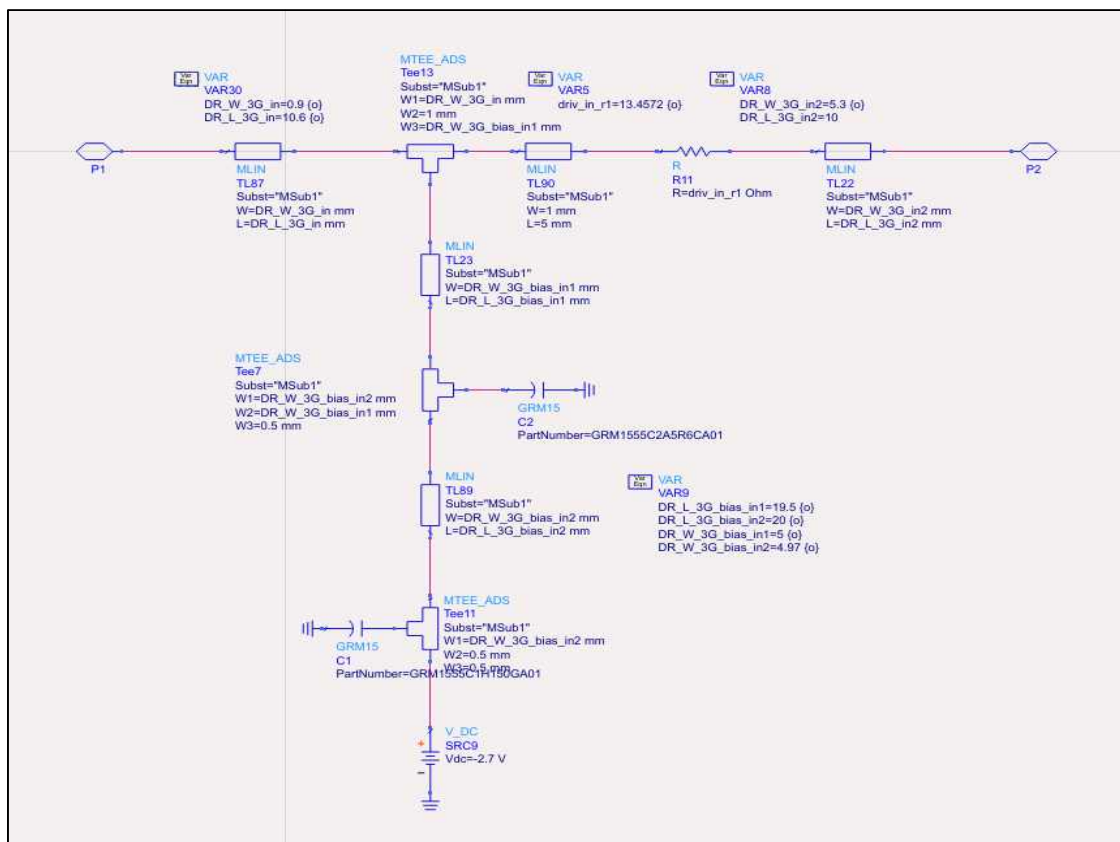


Fig.14. 3.6GHz band Input Matching Circuit

- Output Matching Circuit

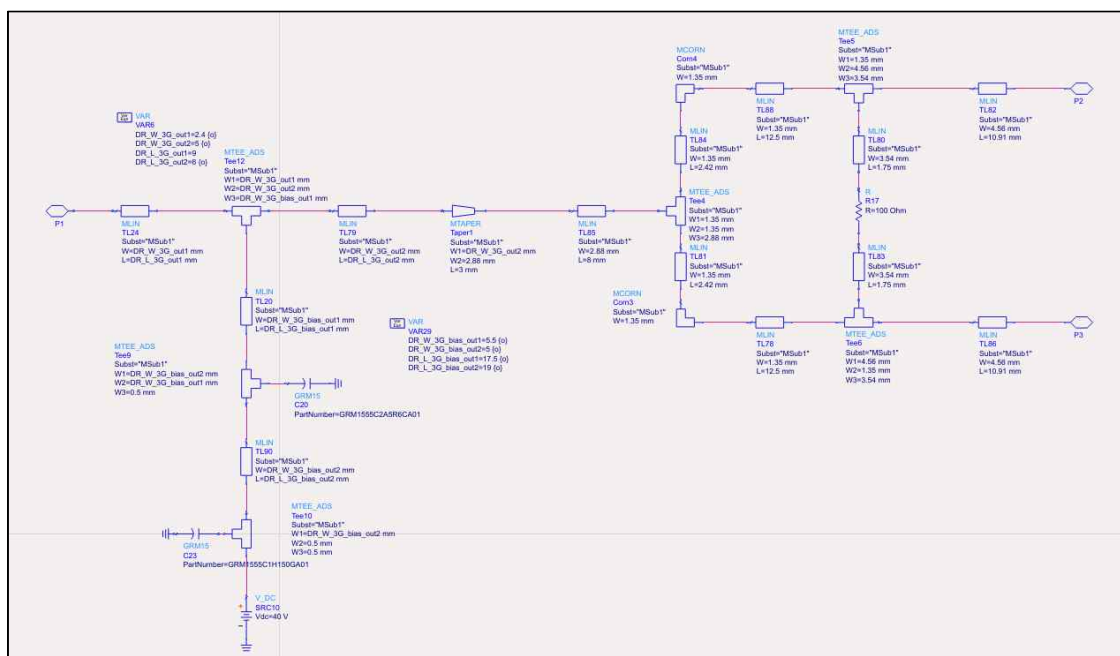
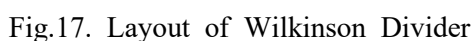


Fig.15. 3.6GHz band Output Matching Circuit

그리고 Output 단(Fig.15)의 경우에는 뒷 단의 Main PA Stage와의 연결을 위한 Wilkinson Divider로 구성된다.



설계한 Wilkinson Divider의 경우, -3dB의 Gain이라는 특성과 2개의 Output이 Isolation이 제대로 되어 있는지 확인해야 한다. 그래서 이에 대한 결과를 출력해 본다.

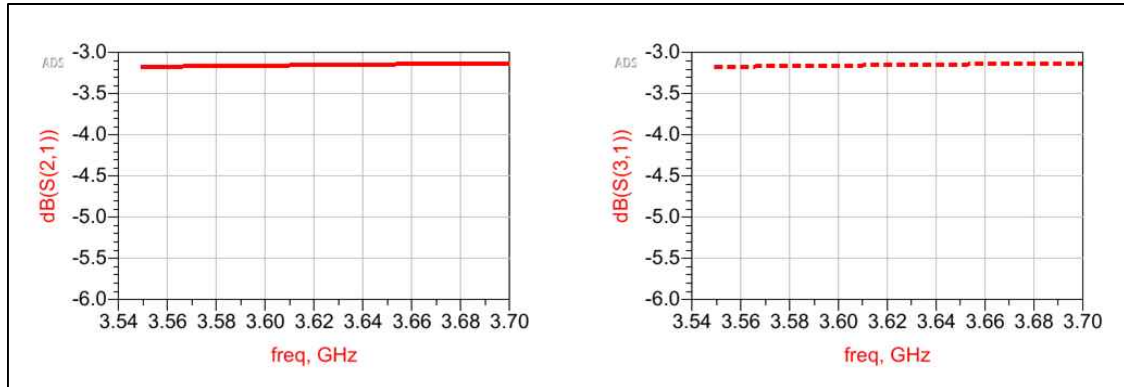


Fig.18. S(2,1) and S(3,1) of Wilkinson Divider Circuit

위의 Fig.18를 통해서 -3dB Gain을 갖는 특성을 확인할 수 있다. 그리고 Fig.19를 통하여 2개의 Output이 적절히 Isolation이 되어 있다고 판단할 수 있다.



Fig.19. S(3,2) of Wilkinson Divider

결과적으로 Input Matching circuit(Fig.14)와 Output Matching Circuit(Fig.15)를 이용한 Gain과 반사계수의 출력은 아래와 같다.

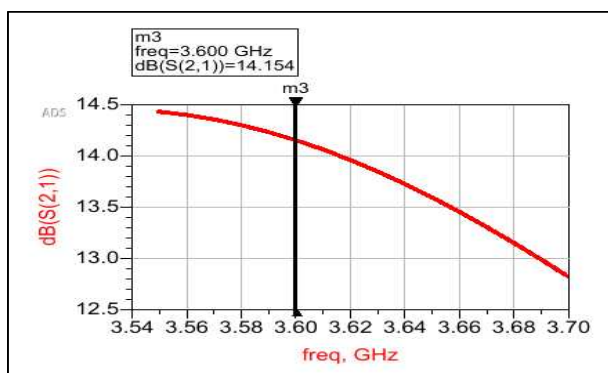


Fig.20. Gain(S(2,1)) of the matched Circuit

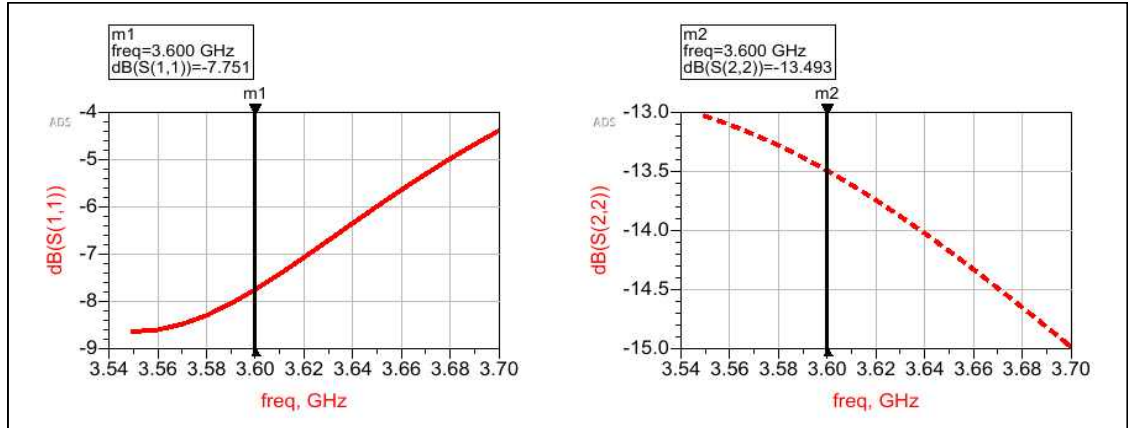


Fig.21. S(1,1) and S(2,2) of the matched circuit

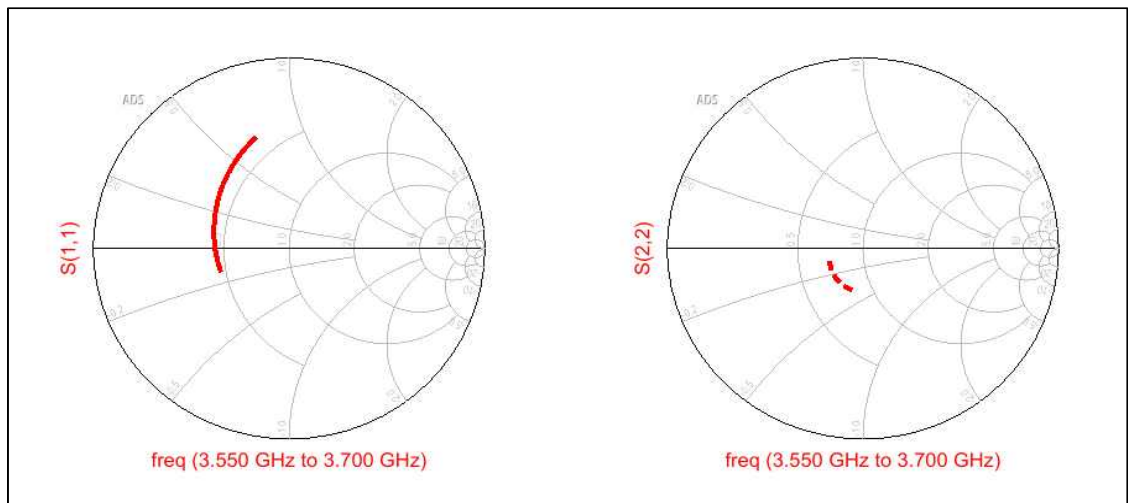


Fig.22. Smith Chart of the matched Circuit

중심 주파수인 3.6GHz에서 Input 반사계수는 -7.8dB이고, Output 반사계수는 -4.1dB 그리고 Gain은 14.2dB이다. 이를 정리하면 아래의 표와 같다.

	S(1,1)	S(2,2)	Gain(S(2,1))
3.6GHz	- 7.8 dB	- 4.1 dB	14.2 dB

Table II. 3.6GHz band matching result

추가적으로 해당 Stage 설계에서는 EM Simulation도 진행했다. MLine을 기반으로 제작한 Schematic에서 진행한 시뮬레이션은 전자기 상호작용을 고려하지 않은 전송선로 이론에 의한 시뮬레이션이다.

그러므로 기생 요소나 전송선로 간의 상호작용과 같은, 회로에서 의도하지 않은 EM 상호작용을 찾아내기 위해 Maxwell 방정식을 기반으로 수행되는 EM Simulation



을 진행한다.

‘Msub’ 은 Rogers 5880 기판의 특성을 이용하여 그 특성은 아래와 같다.

	H	Er	T	TanD
Value	1.57 mm	2.2	18 um	0.0009

Table III. Characteristic of Rogers 5880

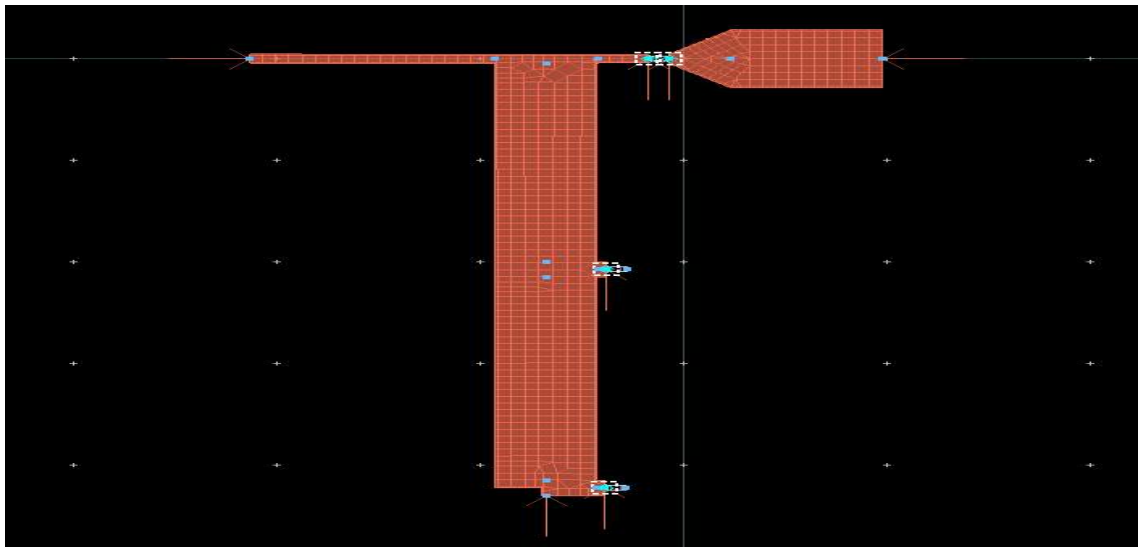


Fig.24. 3.6GHz band Input EM Layout



Fig.25. 3.6GHz band Output EM Layout

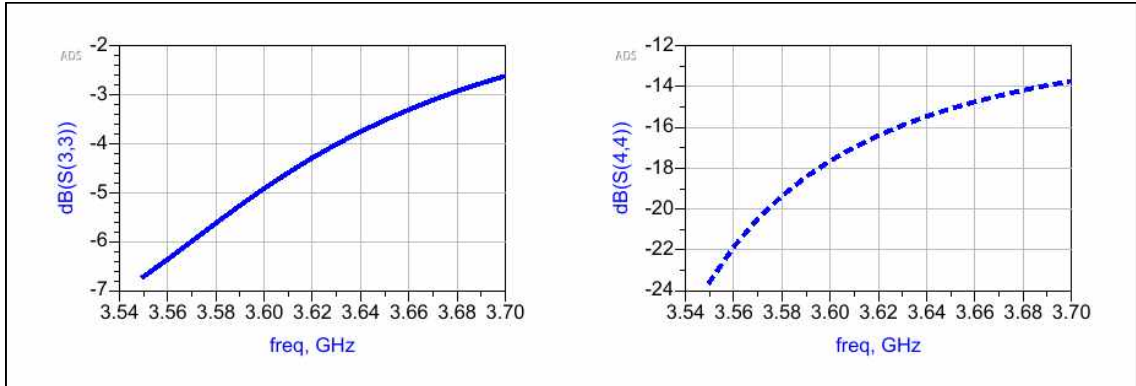


Fig.26. EM Simulation Return Loss

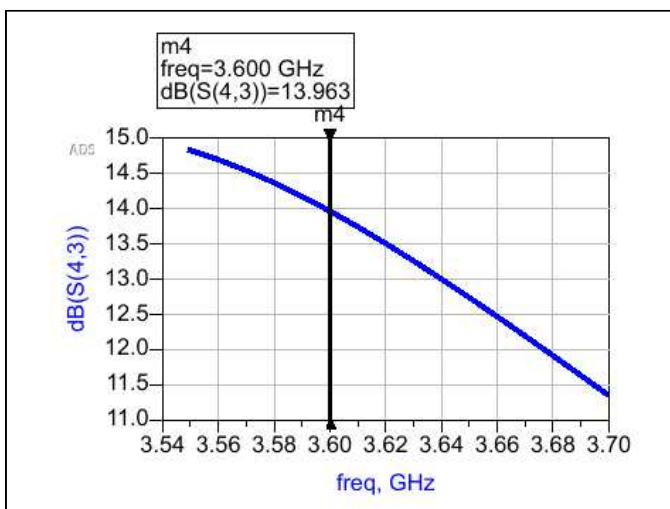


Fig.27. EM Simulation Gain

위의 EM Simulation 결과를 Schematic Simulation 결과(Fig.20, Fig.21)와 비교해 보면 Output Return Loss인 S(2,2)가 대폭 감소하며 특성이 좋아진 것을 확인할 수 있다.

이러한 이유로는 EM Simulation을 통하여 저항 성분이 추가됨으로 인해서 더 좋아진 특성을 갖게 됨을 알 수 있다.



## 2) 7.7GHz band(7.1GHz to 8.4GHz)

### - Input Matching Circuit

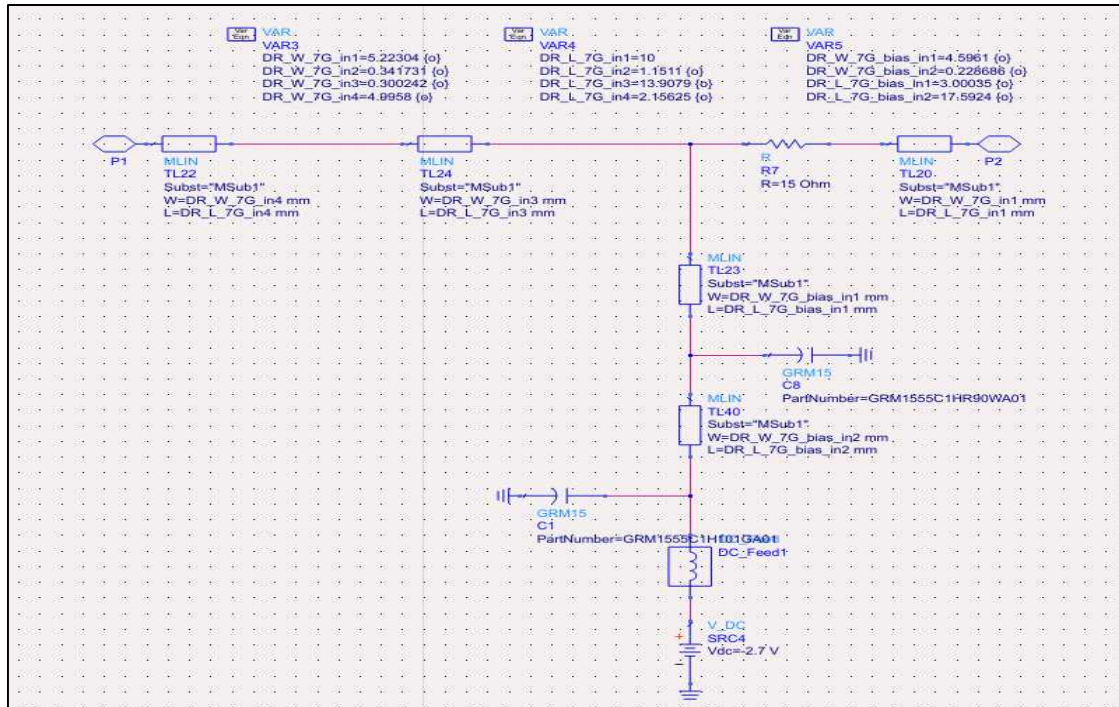


Fig.28. 7.7GHz band Input Matching Circuit

### - Output Matching Circuit

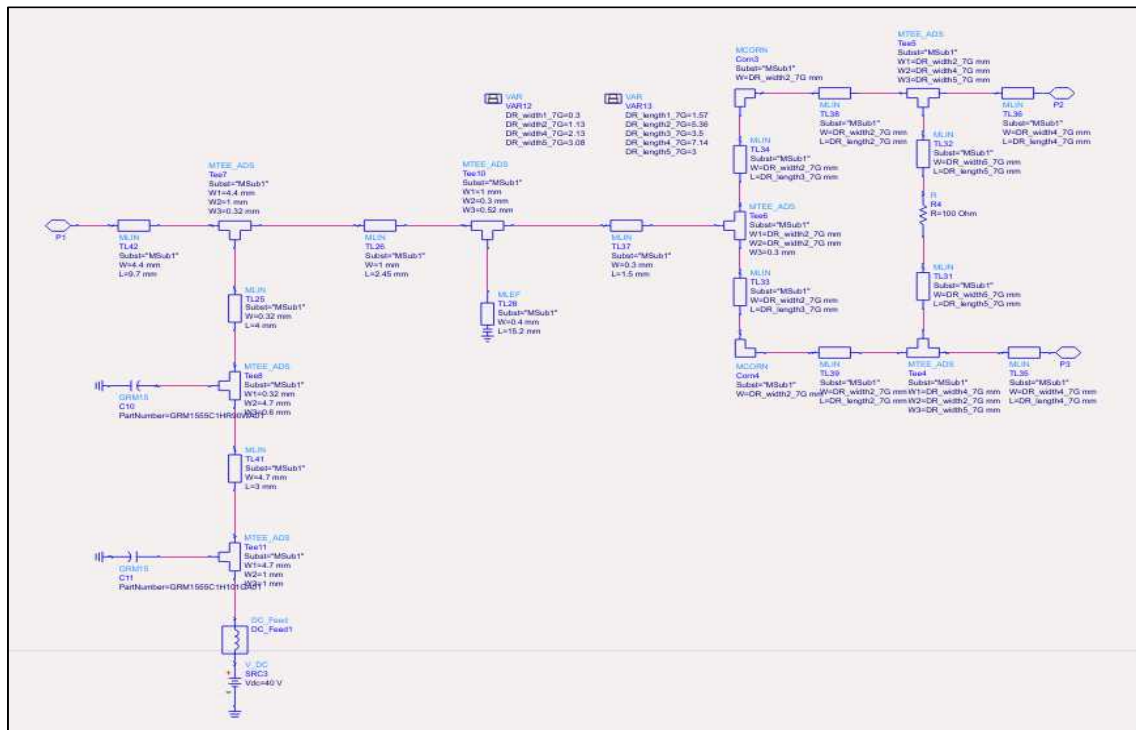


Fig.29. 7.7GHz band Output Matching Circuit

Input단(Fig.28)의 Matching Circuit에서는 3.6GHz 대역에서와 마찬가지로, 발진을 막기 위해서 25 $\Omega$ 의 저항을 추가했다. 그리고 Output단(Fig.29)의 경우에도 동일하게 뒷단의 Main PA Stage와의 연결을 위한 Wilkinson Divider로 구성된다.

Input Matching circuit(Fig.28)와 Output Matching Circuit(Fig.29)를 이용한 7.7GHz 주파수 대역에서의 반사계수와 Gain의 결과는 아래와 같다.

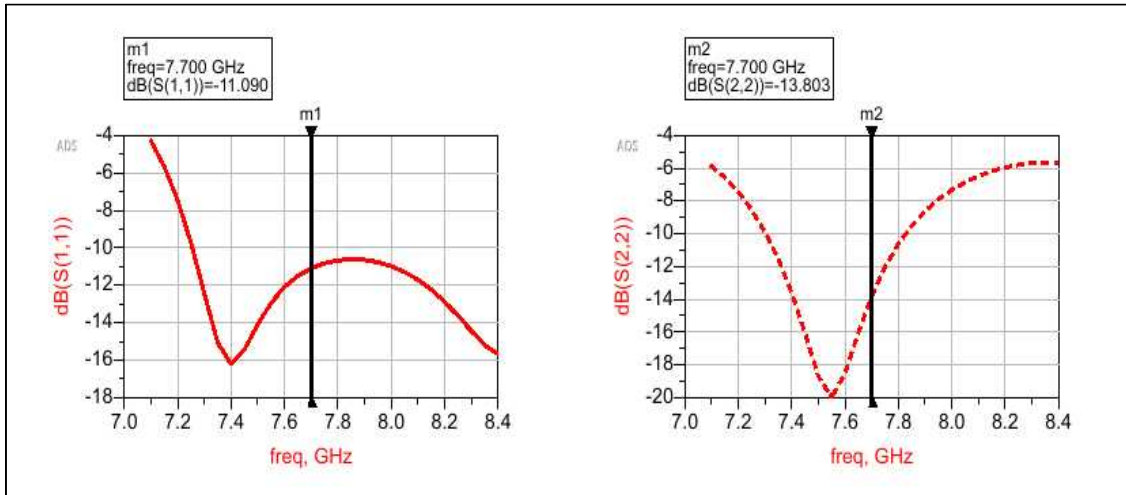


Fig.30.  $S(1,1)$  and  $S(2,2)$  of the matched circuit

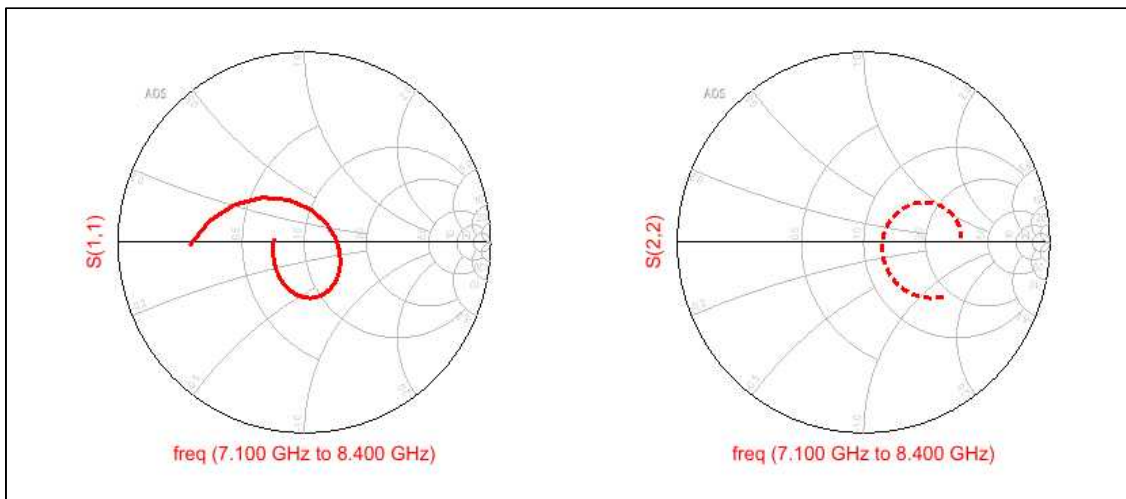


Fig.31. Smith Chart of the matched Circuit

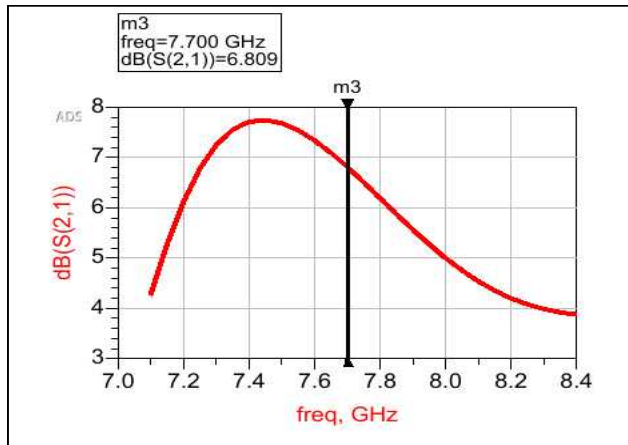


Fig.32. Gain(S(2,1)) of the matched Circuit

중심 주파수인 7.7GHz에서 Input 반사계수는 -11.1dB이고, Output 반사계수는 -13.8dB 그리고 Gain은 6.8dB이다.

7.7GHz 주파수 대역에 대해서도 앞선 설계와 마찬가지로 EM Simulation을 진행한 다. 이에 대한 Layout과 출력 결과는 아래와 같다.

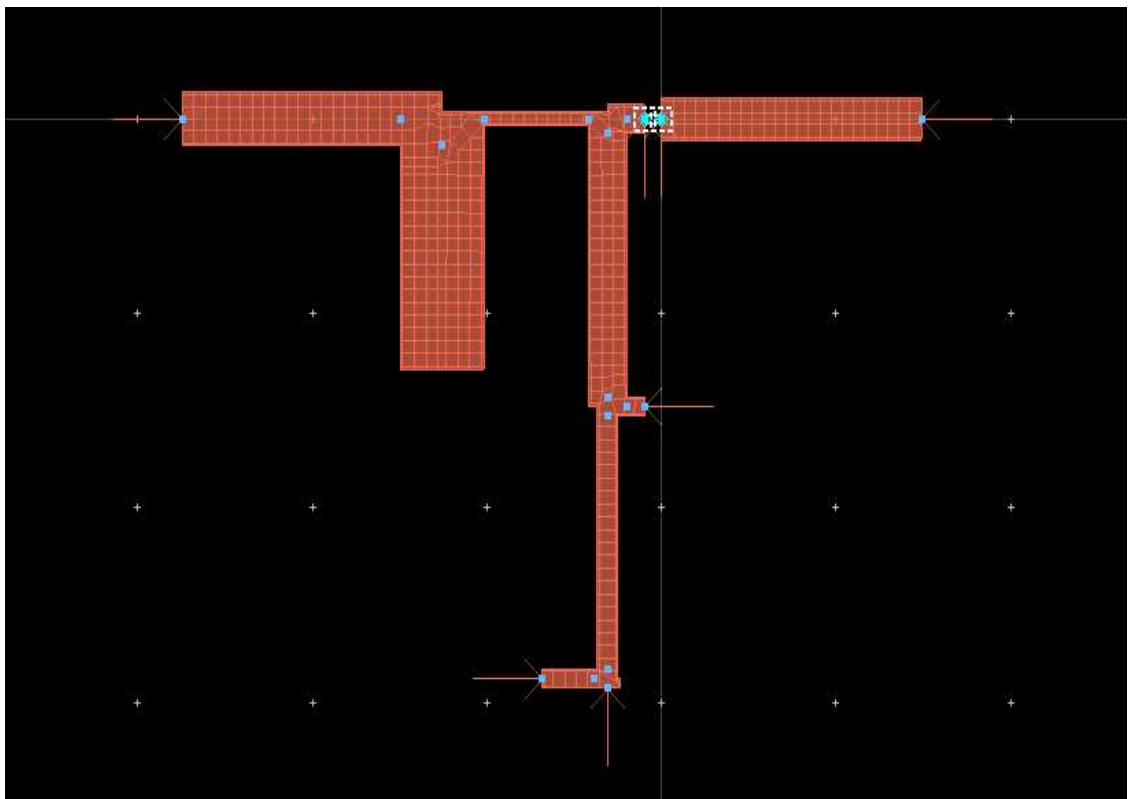


Fig.33. 7.7GHz band input EM Layout

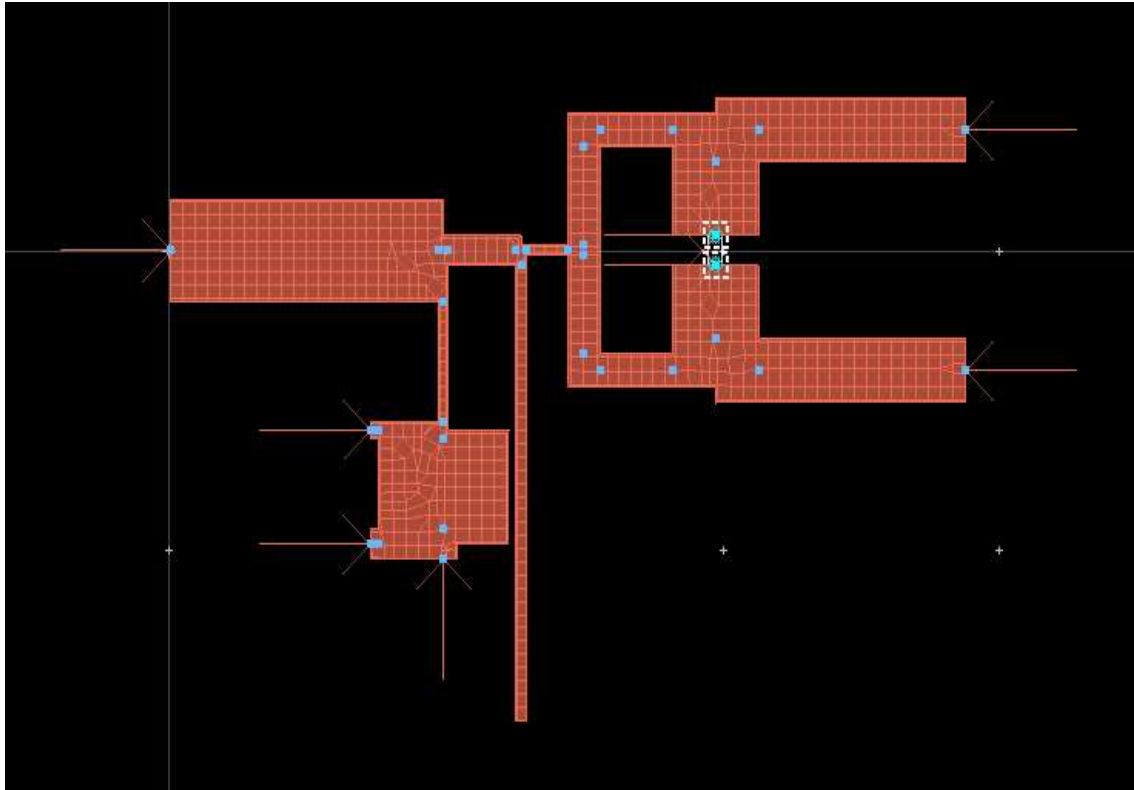


Fig.34. 7.7GHz band output EM Layout

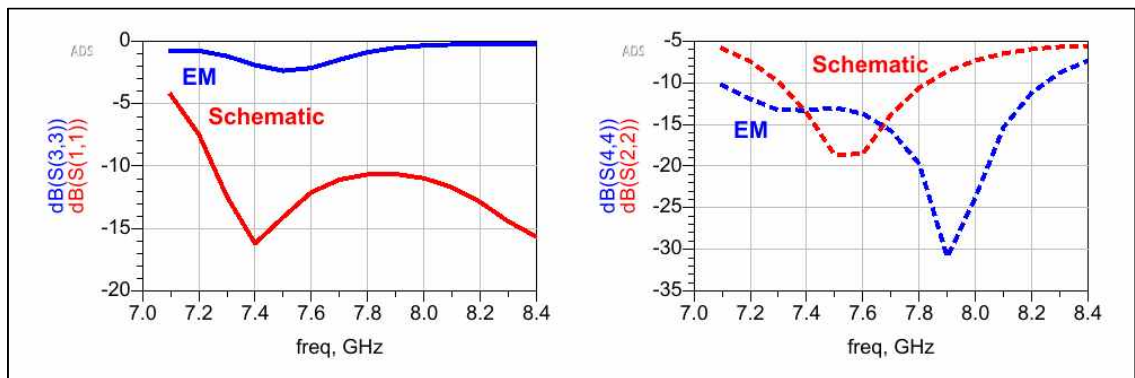


Fig.35. 7.7GHz band Schematic vs em simulation

EM Simulation에서 Output return loss는 상당히 개선되었지만, Input return loss의 특성이 안 좋아지는 결과를 보인다. 이에 대한 이유는 matching을 진행하는 과정에서 Main PA와 연결하여 simulation을 진행할 경우, 계속 저주파 발진이 발생하여 이를 해결하는 과정에서 약간의 특성 저하가 발생한 것으로 생각한다.

#### 4. Main Power Amplifier

이번 설계에서는 3.6GHz와 7.7GHz 대역의 Dual-Band Front-End를 진행하였고, Main Power Amplifier의 설계는 최소 50%의 성능을 갖추며 적절한 Power를 출력하도록 설계 주안점을 두었다.

설계 과정에서 Drive PA Stage와 결합했을 때, 저주파 대역에서 발진이 나는 것을 섬세한 Impedance Matching을 통해 해결한다. 특히 PAE를 확보하기 위하여 3<sup>rd</sup> Harmonic을 고려하여 Matching 손실을 최소화 하고자 하였다.

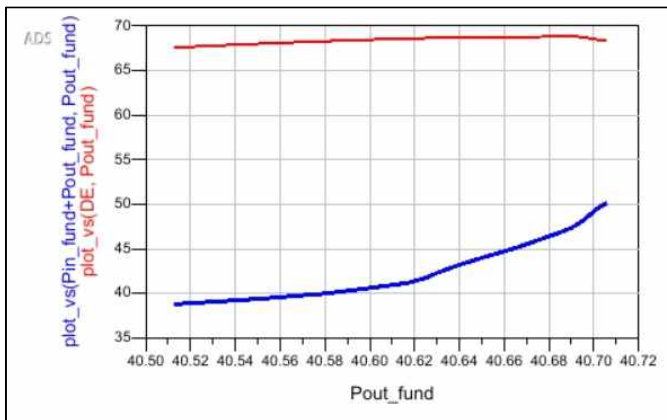


Fig.36. 3.6GHz band Efficiency

해당 주파수에서 효율이 모두 76% 이상으로 매우 우수한 효율을 보임을 알 수 있다.

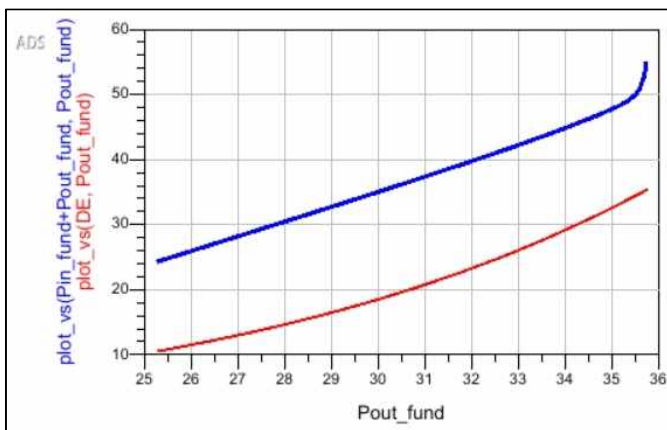


Fig.37. 7.7GHz band Efficiency

해당 주파수에서 효율이 모두 50% 이상으로 매우 우수한 효율을 보임을 알 수 있다.

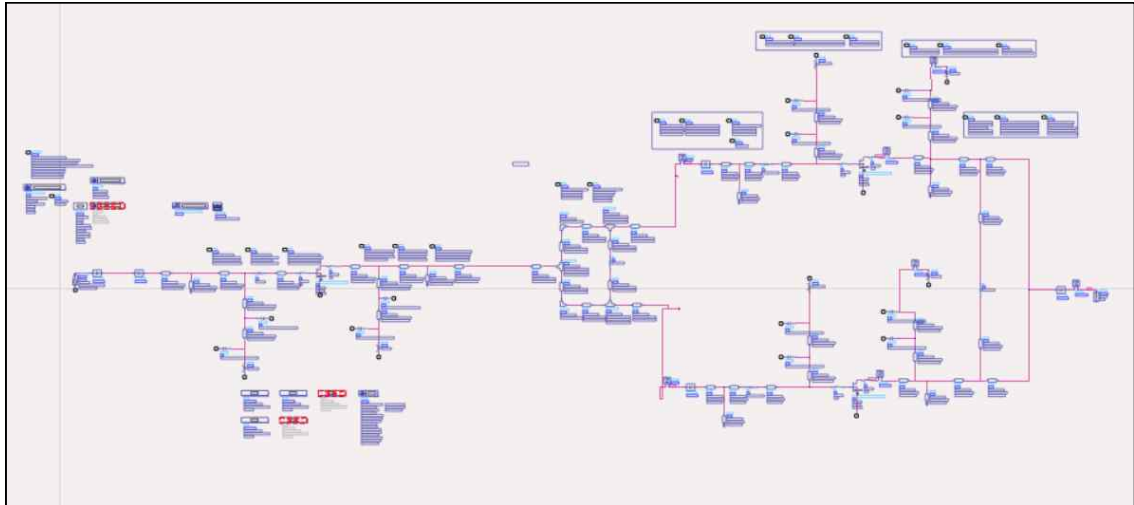


Fig.38. Drive and Main Power Amplifier Schematic

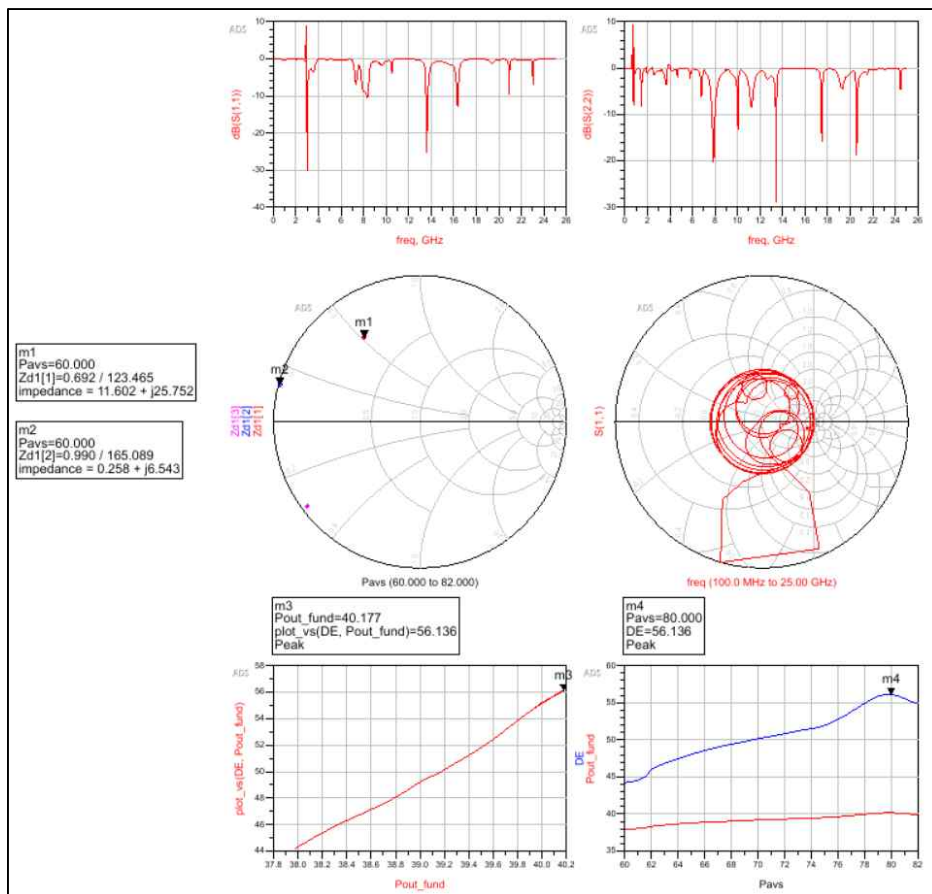


Fig.39. 7.5GHz에서 발진하는 모습

Main PA를 Drive PA와 결합했더니, 약 0.5GHz 대역에서 발진이 일어났으며 이를 해결하기 위해 3rd Harmonic을 고려하여 Matching을 다시 했다. 그 결과 발진을 해결했다. 발진을 해결 하기 위해 Optimizing 기능을 활용하였다. Main PA는 변수가 많



은 만큼 Quasi-Newton 방식을 활용하여 최적의 길이와 폭을 찾아내었다.

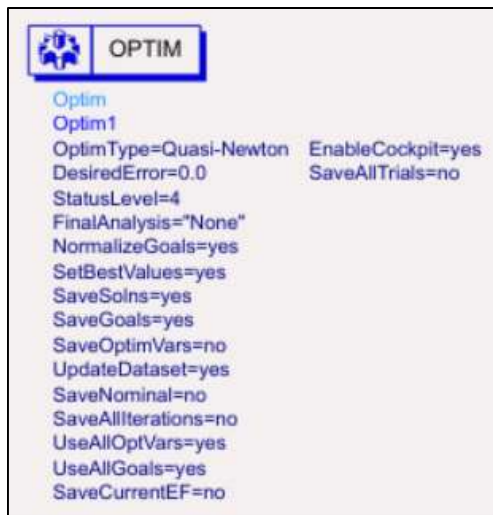


Fig.40. OPTIM Setting

Schematic을 기반으로 Layout을 그렸으며 이를 실제 제작이 가능하도록 Width와 Length를 수정한다. 이후 추가적으로 해당 설계에서의 EM Simulation도 진행한다. 그 이유는, MLine을 기반으로 하는 Schematic에서 진행한 시뮬레이션은 전자기 상호작용을 고려하지 않은 전송선로 이론에 의한 시뮬레이션이다.

그러므로 앞단인 Drive PA 설계 단계와 마찬가지로, 기생 요소나 전송선로 간의 상호작용과 같은 회로에서 의도하지 않은 EM 상호작용을 찾아내기 위해 Maxwell 방정식을 기반으로 수행되는 EM Simulation을 진행한다.

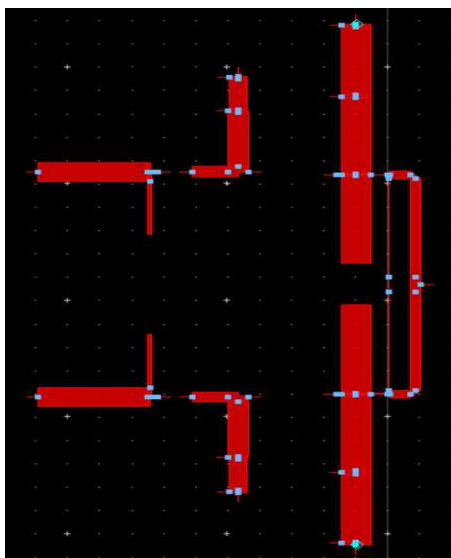


Fig.41. 3.5GHz Main PA Layout

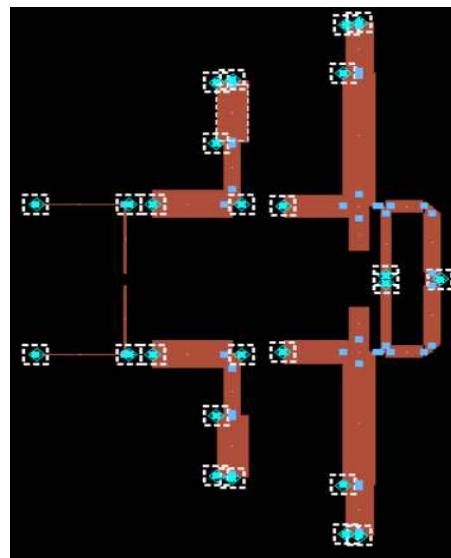


Fig.42. 7.5GHz Main PA Layout

#### IV. Conclusion

제안된 회로는 3.55GHz ~ 3.7GHz의 주파수 범위에서 40.0 dB의 최대 Gain과 7.1GHz ~ 8.4GHz 범위에서 34 dB의 최대 Gain을 보인다. VGA 동작을 통해 얻은 Gain 제어 범위는 하위 대역에서 14.2dB, 상위 대역에서 18.4dB이다. 또한 PA Drain Efficiency는 3.6GHz에서 최대 68.6 %, 7.7GHz에서 35.7 %에 달한다. 이러한 결과는 제안된 회로가 5G 및 6G Application 모두에 적합한 Transmitter로서 효과적으로 동작함을 보여준다.

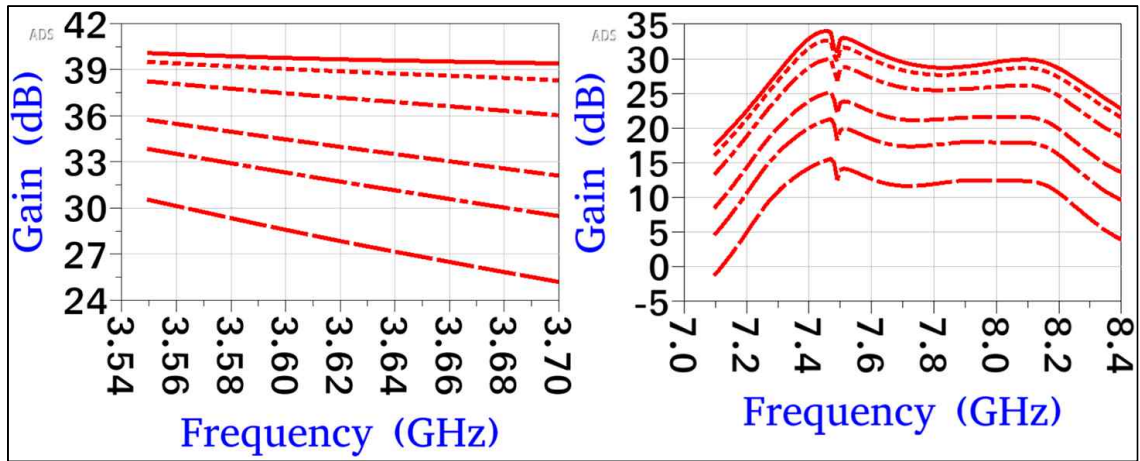


Fig.43. 3.6GHz and 7.7GHz band Small Signal Gain response

VGA, SPDT Switch, Drive PA, Main PA를 모두 연결한 Schematic의 시뮬레이션 결과인 Fig.20을 보면 3.6GHz 대역에서의 Maximum Gain은 40.1 dB이고, 7.7GHz 대역에서의 Maximum Gain은 34 dB이다.

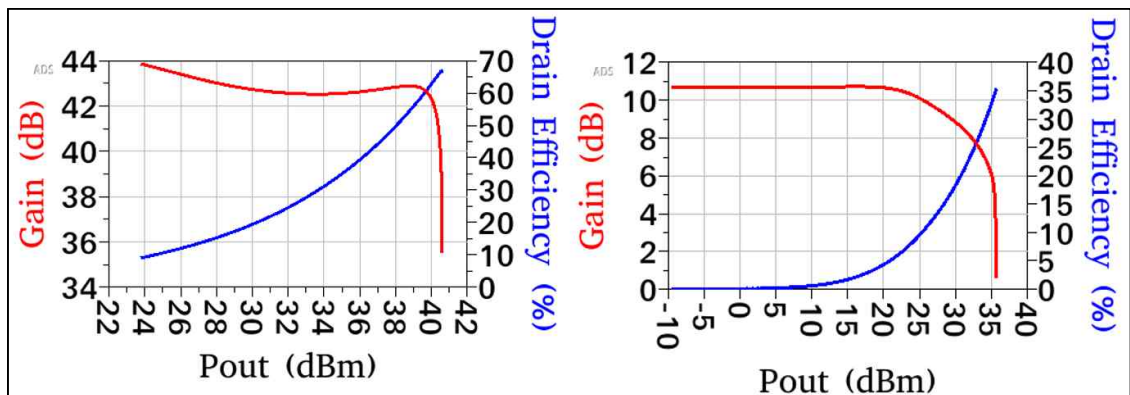


Fig.44. 3.6GHz and 7.7GHz band Small Signal Gain vs Drain Efficiency



위의 결과(Fig.21)를 통하여 3.6GHz 주파수 대역에서는 68.6%의 Drain Efficiency, 7.7GHz 대역에서 35.7%임을 알 수 있다. 또한 Gain Small Signal의 경우에는 3.6GHz 대역에서 40dB, 7.7GHz 대역에서 34dB임을 확인할 수 있다.

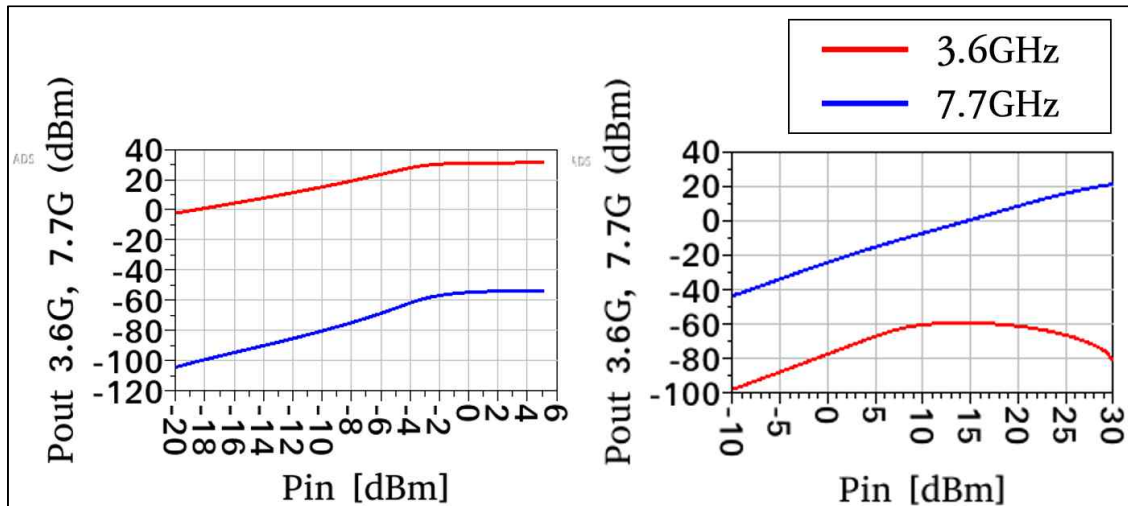


Fig.45. 3.6GHz and 7.7GHz band Pin vs Pout

그리고 3.6GHz와 7.7GHz에서 최소 60dBm의 Pout 차이를 보인다.

최종적으로 결과를 표로 정리하면 아래와 같다.

	3.55 GHz ~ 3.7 GHz	7.125 GHz ~ 8.4 GHz
Small Signal Gain	40.0 dB	34 dB
Pout	40.6 dBm	35.7 dBm
Drain Efficiency	68.6 % at 3.6 GHz	35.7 % at 7.7 GHz
Gain Control	14.2 dB	18.4 dB

Table IV. Conclusion

## V. References

- [1] S. Oh, K. -S. Seo and J. Oh, "Low Phase Noise Concurrent Dual-Band (5/7 GHz) CMOS VCO Using Gate Feedback on Nonuniformly Wound Transformer," in IEEE Microwave and Wireless Components Letters, vol. 31, no. 2, pp. 177-180, Feb. 2021.
- [2] H. J. Qian, J. O. Liang, N. Zhu, P. Gao and X. Luo, "A 3-7GHz 4-element digital modulated polar phased-array transmitter with  $0.35^\circ$  phase resolution and 38.2% peak system efficiency," 2017 IEEE Custom Integrated Circuits Conference (CICC), Austin, TX, USA, 2017, pp. 1-4.
- [3] J. G. Lee, T. H. Jang, G. H. Park, H. S. Lee, C. W. Byeon and C. S. Park, "A 60-GHz Four-Element Beam-Tapering Phased-Array Transmitter With a Phase-Compensated VGA in 65-nm CMOS," in IEEE Transactions on Microwave Theory and Techniques, vol. 67, no. 7, pp. 2998-3009, July 2019.