# 2020年期末考试复习

期末考	试题型:
1.	选择:
2.	填空
3.	简答
4.	综合题(书本课后习题):
练习一:	
一、选排	圣题
1.程序运 A.中的 B.DM C.在A.减少 D.指令 C.保持 D.保持 A.提扩 3.当 A.提扩	· · · · · · · · · · · · · · · · · · ·
4. 指令問 A. C. B. C. C. 时 D. C. 5. 对于低 A. 数 C. 选	用并行处理 朝是( ) PU从主存取出一条指令的时间 PU执行一条指令的时间 钟周期时间 PU从主存取出一条指令并执行这条指令的时间( ) 速I/O设备,应该选用的通道是( ) 数组多路通道 B.字节多路通道 择通道 D.DMA专用通道 对中断的请求形式是( )

A. 自陷 B. 中断 C.通道命令 D. I/O指令

7. 在采用DMA方式高速传送数据时,数据传送是( )	
A.在总线控制器发出的控制信号控制下完成的。	
B. 在DMA控制器本身发出的控制信号控制下完成的。	
C. 由CPU执行的程序完成的。	
D. 由CPU响应硬中断处理完成的。	
8. 显示器的主要参数之一是分辨率,其含义是( )	
A. 显示屏幕的水平和垂直扫描频率	
B. 显示屏幕上光栅的行数和列数	
C. 可显示不同颜色的总数	
D. 同一幅画面允许显示不同颜色的最大数目	
9. 若磁盘的转速提高一倍,则( )	
A.平均存取时间减半	
B.平均找道时间减半	
C. 存储密度可以提高一倍	
D. 平均定位时间不变	
10.隐含寻址的指令中没有给出操作数的地址,该操作数来自( )	
A.立即数和堆栈	
B.暂存器	
C. 堆栈的栈顶和次栈顶	
D.累加器或堆栈	
11.采用变址寻址可以扩大寻址范围( )	
A. 变址寄存器的内容由用户确定,在程序执行过程中不能改变	
B. 变址寄存器的内容由操作系统确定,在程序执行过程中不能改变	
C. 变址寄存器的内容由用户确定,在程序执行过程中可以改变	
D. 变址寄存器的内容由操作系统确定,在程序执行过程中可以改变	
12.变址寻址方式中,操作数的有效地址等于( )	
A. 基址寄存器的内容加上形式地址(位移量)	
B. 堆栈指示器内容加上形式地址	
C. 变址寄存器的内容加上形式地址	
D. 程序计数器的内容加上形式地址	
13. 需要刷新的存储器是( )	
A. Cache B. ROM C. SRAM D.DRAM	
14.采用虚拟存储器的主要目的是( )	
A. 提高主存储器的存取速度	
B. 扩大主存储器的存储空间,并能进行自动管理调度	
C. 提高外存储器的存取速度	
D. 扩大外存储器的存储空间	
15. 若存储器中有1K个存储单元,采用双译码方式,则需要译码输出线为 ( )	
A. 1024 B. 10 C. 32 D. 64	
16. 下列逻辑部件中,(	)不包括在运算器内。
A.	累加器
В.	状态条件寄存器
C.	指令寄存器
D. ALU	

17. 虚拟存储器的存储结构组成是(   )	
A. Cache和主存	B. Cache和辅存
C. 主存和部分辅存	D. 通用寄存器和部分辅存
18.对浮点运算结果做向右规格化时,尾数向右移一位,	则其阶码应该(  )
A.加1	B.减1
C.保持不变	D.右移1位
19. 在定点补码加减法运算中,检测运算结果是否溢出	出的单符号位操作检测法是( )
A.加数与被加数同号,运算结果与之同号	
B.加数与被加数同号,运算结果与之异号	
C.加数与被加数异号,运算结果与被加数同	号
D.加数与被加数异号,运算结果与被加数异	号
20. 以下叙述中错误的是(  )	
A.浮点数中,阶码反映了小数点的位置	
B.浮点数中,阶码的位数越长,能表达的精度	越高
C.计算机中,整数一般用定点数表示	
D.汉字的机内码中,一个汉字用2个字节表表	$ar{\pi}$
二. 填空题	
1. 操作数在寄存器中,称为( ) 寻址方式。	
2. 操作数地址在寄存器中,称为( ) 寻址方式。	
3. 保存当前栈顶地址的寄存器称为(  )。	
4. 动态半导体存储器的刷新一般有、	、和三种方式,之所以刷新是因为。
5. 移码表示法的主要用途是:表示数的阶码E,	,以便于比较两个的大小和操作。
6. 在由n台计算机构成的并行计算机中,其运行程序	序的加速比一般都小于n,其主要原因是和。
,	的操作,控制计算机的各个部件执行程序的指令序列。
8. 状态寄存器是由各种拼成的寄存器,如进位	<u>以</u> 称态、溢出称态等。
9. 程序计数器的作用是。 10. 8位补码定点整数所能表示的绝对值最大的负	5 米n 七n
一、选择题	(\$\$\/Y
\	
15 BCDDB 6-10 DBBDD 11-15 CC	CDBD 16-20 CCABB
二. 填空题	

- 1. 寄存器直接
- 2. 寄存器间接
- 3. 堆栈指针寄存器

- 4. 集中式刷新, 分散式刷新, 异步式刷新; 有电荷泄漏, 需定期补充 5. 浮点 指数 对阶 6.通信开销,程序中有不能并行串行的计算部分 7.程序计数器、指令寄存器、指令译码器、时序产生器、操作控制器
- 8.状态标志位
- 9.指示指令的执行顺序
- 10.-128

#### 练习二.

- 一. 选择:
- 1. 衡量存储容量的常用单位有()
  - A. μs、ns和ms
- B. μb、nb和mb
- C. Kb、Mb和Gb D. B、KB、MB和GB
- 2. 存储器的寻址系统包括()
  - A. 地址寄存器、译码器与读写电路
  - B. 地址寄存器、数据寄存器与控制寄存器
  - C. 地址寄存器、译码器与驱动器
  - D. 地址寄存器、变址器与状态寄存器
- 3. Cache是缓冲技术在存储体系中的一个具体应用。为了保证写入时主存和Cache的内容一致、方法 有三种,但不能采用()
  - A. 将内容同时写入主存和Cache相应单元的方法
  - B. 数据仅写入主存,放弃掉Cache中相应单元的方法
  - C. 数据只写入Cache, 在规定的时间内将修改过的Cache的内容写入主存的方法
  - D. 将数据写入辅存,而后在特定时间内同时将该内容写入主存和Cache的方法
- 4. 将内存地址编码扩大到外围设备上,这种编址方式称为()
  - A. 虚拟存储器的逻辑地址编址

B. 内存的扩大寻址方式	
C. 外围设备的单独编址	
D. 统一编址方式	
5. 外围设备的设备状态标志 ( )	
A.表示该设备可用、良好或有故障	
B. 由"忙"、"就绪"和"错误"等若	F状态标志位组成
C. 表示该设备装入或未装入	
D. 表示该设备被屏蔽与否	
6. 在程序中断处理过程中,最后一步必须	i执行( )
A. 恢复断点	B. 恢复现场
C. 关中断	D. 开中断
7. DMA的意义是( )	
A. 直接存储器地址寄存器	B. 直接存储器存取
C. 数据管理方式	D. 数据存储地址
8. 扫描仪是 ( )	
A. 输出设备	B. 一种描图方式的绘图仪
C. 一种描图方式的图形显示器	D. 输入设备
9. 以下叙述错误的是( )	
A. Pentium是超标量体系结构	
B. Pentium采用动态转移预测	
C. Pentium性能比Intel 486更高	

D. Pentium中有4条流水线
10. 世界上第一台电子数字计算机采用的器件是( )
A.电子管 B.集成电路
C.半导体、晶体管 D.大规模集成电路
11. 在程序执行过程中,待执行的下一条指令的地址码寄存于(  )
A.地址寄存器 B.程序计数器
C.指令寄存器 D.累加器
12. 在CPU中,对各种操作实施时间控制的部件是( )
A.时序产生器 B.程序计数器
C.时钟 D.操作控制器
13. 存储器如果按信息的可保护性分类的话,可分为( )
A.动态存储器和静态存储器 B.易失性存储器和非易失性存储器
C.主存和辅 D.需维护存储器和不需维护存储器
14. 主存储器硬件的核心是( )
A.存储体 B.寻址系统
C.地址寄存器和数据寄存器 D.驱动器与读写电路
15. EEPROM的意义是( )
A.随机存取存储器 B.电子可编程的随机存储器
C.电子可编程的只读存储器 D.电子可擦可编程只读存储器
16. 在虚拟存储器的地址映象中,直接映像是( )
A.任一逻辑页能够映像到主存中任意页面位置

	B.规定每个逻辑页只能则	央像到一个特定物理页面	
	C.主存与逻辑地址空间分	组,每组之间直接映像	
	D.主存与逻辑地址空间分	组,跨组直接映像	
17.	解决主机与外围设备进行	行数据交换的同步、协调与数据格式转换等问题的逻辑部件称为( )	
	A.输入输出接口	B.Modem(调制解调器)	
	C.网络联接器	D.数模转换器	
18.			
计算	<sup>算机暂停执行当前程序,转</sup>	专而执行更紧急的程序,并能在执行结束后自动恢复现场而执行原先程序	豹
过程	量,称为( )		
	A.暂时停机	B.空操作	
	C.中断	D.执行子程序	
19.	叠处理中断的现象,称为	( )	
	A.中断死循环	B.中断嵌套	
	C.中断屏蔽	D.中断排队	
20.	显示器如果用16位来表示	示一个像素的话,那么(  )	
	A.整个屏幕有65536(即	]64K)个像素	
	B.每秒刷新屏幕16次		
	C.表示有65536个灰度9	级或颜色	
	D.以上都不对		
Ξ.	填空:		

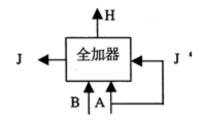
14.信息有两大类,一类是数字信息,另一类是\_\_\_\_\_\_\_信息。

方式和方式等五种。

12.输入输出接口按数据传输宽度来分类,可分为并行接口和 。

13.外围设备的数据传送控制方式有I/O处理机方式、I/O通道控制方式、DMA方式、程序中断控制

15.下图所示是一位全加器,当AB输入为10时,则全加和H=。。



### 一. 选择题:

1-5 DCDDB 6-10 DBDDA

11-15 BABAD 16-20 BACBC

### 二. 填空题:

- 1. 01010010
- 2. 主存储器或内存
- 3. 二进制
- 4. 0
- 5. 行波进位
- 6. 规格化
- 7. 累加器 (或AC)
- 8. 地址 (或DR)
- 9. 指令周期
- 10. 管理存储器的软件
- 11. 主存
- 12. 串行接口
- 13. 程序直接控制方式
- 14. 模拟
- 15. 0

## 练习三

## 一、选择题

1. 8位定点原码整数10100011B的真值为(

) 。

A.+0100011B

B.-0100011B

C.+1011101B

D.-1011101B

2.	若某数x的真值为-0.1010,在计算机中该数	表示为1.0110	,则该数所	f用的编码为(	) 。
	A.原码				
	B.补码				
	C.反码				
	D.移码				
3.	某数在计算机中用8421BCD码表示为0011	1001	1000,	其真值为(	) 。
	A.398				
	B.398H				
	C.1630Q				
	D.1110011000B				
4.	下列逻辑部件中,(				)不包括在运算器内。
	A.				累加器
	B.				状态条件寄存器
	C.				指令寄存器
	D. ALU				
5. 虚	拟存储器的存储结构组成是 (				
	A. Cache和主存	B. Cache	和辅存		
	C. 主存和部分辅存	D. 通	用寄存器	和部分辅存	
6.	在ROM存储器中必须有(				)电路。
Α.					数据写入
В.					再生
C.					地址译码
D. 7.	DMA传送控制的周期挪用法一般适用于(				刷新 )的情况。
٠. A.				I/O设备读7	,
В.					作周期比内存周期长很多
C.					写周期小于内存存储周期
D.					期比内存存储周期小很多
8.	在多级存储体系中,"cache——主存"结构的作用:	是解决(			)的问题。
Α.	<b>上存容量不足</b>				
В.	上存与辅存速度不匹配				
C.	輔存与CPU速度不匹配				
D.:	主存与 <b>CPU</b> 速度不匹配				
9.	计算机经历了从器件角度划分的四代发展历程,但从系统	流结构来看,至今	分上绝大	多数计算机仍是	( )式 计算机。
	实时处理				
	智能化				
	<b>并</b> 行				
D.)	马·诺依曼				
	ECPU响应中断请求并转去执行中断服务程序时,首先要	TT /- TL /	١		

A.保存断点	B.保存有关寄存器的现场	
C.关中断	D.开中断	
11.对浮点运算结果做向右规	格化时,尾数向右移一位,则其阶码应该(   )	
A.加1	B.减1	
C.保持不变	D.右移1位	
12. 在定点补码加减法运算。	中,检测运算结果是否溢出的单符号位操作检测法是(   )	
A.加数与被加数同 <sup>5</sup>	号,运算结果与之同号	
B.加数与被加数同号	号,运算结果与之异号	
C.加数与被加数异号	号,运算结果与被加数同号	
D.加数与被加数异号	号,运算结果与被加数异号	
13. 以下叙述中错误的是(	)	
A.浮点数中,阶码质	<b>反映了小数点的位置</b>	
B.浮点数中,阶码的	]位数越长,能表达的精度越高	
C.计算机中,整数-	-般用定点数表示	
D.汉字的机内码中,	一个汉字用2个字节表示	
14. 某电路的真值表如下(A,	B为输入,Y为输出),从中可以断定该电路是(  )	
A. 与门		真值表
B. 或门	A	В
C. 与非门	0	0
D. 或非门	0	1
	1	0
	1	1
/+ \m+0 */- \		
15. 可使逻辑等式	成立的A、B、C、D变量的值是(  )	
A. 0, 0, 0, 0	B. 0、1、0、1	
C. 0, 0, 1, 1	D. 1, 1, 0, 0	
16 加里地行甘冬华今时	需要多次访问主存来得到操作数,那么该条指令的寻址方式是	
10. 知本が11未示拍マ町,	而女夕从奶門工行术付封抹下载,那么该求组习的守址力以定	
A.立即寻址方式	B.直接寻址方式	
C.间接寻址方式	D.寄存器直接寻址方式	
	- 1	
17. 若外围设备传送数据采用	BDMA输入输出方式,那就意味着(   )	

Y

1 0

0 0

( )

- A. 需要由程序来完成数据的传送
- B. 需要由中断程序来完成数据的传送
- C. 外设可以与主存直接交换数据
- D. 由CPU直接参与外设的数据交换操作
- 18. 并行性的三种实际含义是(
  - A. 时间共享、资源共享和资源管理
  - B. 时间重叠、资源重复和资源管理

- 二. 填空题
- 1. 软件通常分为 ( ) 和 ( ) 两大类。
- 2. 计算机硬件由()、()、存储器、输入设备和输出设备五大部件组成。
- 3. 指令通常由()和()两部分组成。
- 4. 要组成容量为4K\*8位的存储器,需要( )片 4K\*1位的静态RAM芯片并联,或者需要( )片 1K\*8位的静态RAM芯片串联。
- 5. 根据目前常用的存储介质可以将存储器分为 ( )、 ( ) 和光存储器
- 6. 若浮点数的尾数用补码表示,当运算结果的两位符号位和小数点后的第一位是 ( )或( )或 时,表明结果是规格化的数。
- 7. 子程序调用指令和转移指令均改变程序的( )。
- 8. 由于一个存储器芯片的容量和位数一般不能满足使用要求,所以通常将若干个芯片按( )和( )两种方式相连接。
- 9. 当前正在执行的指令保存在CPU的( )寄存器中;运算结果进位标志C保存在CPU的( )寄存器中。
- 10. 某半导体存储器的地址码为16位,因此该机由地址码计算出的主存最大容量为( )K个单元.
- 11. 按数据传输宽度来分, I/O接口类型可以分成( )和( )两种。

#### 一、选择题

#### 1.-5 BBACC 6-10 CADDC 11-15 ABBDB 16-20 CCCDC

#### 二、填空题

- 1. 系统软件 应用软件
- 2. 控制器 运算器
- 3. 操作码 地址码
- 4. 8 4
- 5. 半导体存储器 磁表面存储器
- 6. 00.1 11.0
- 7. 执行顺序
- 8. 串联 并联
- 9. 指令 (IR) 状态
- 10. 64
- 11. 并行接口 串行接口

# 练习四

1.	选择题:		
1.	如果执行某条指令时,需要多次访问主存来得到操	作数,那么该条指令的寻址方式	式是()
	A.立即寻址方式	B.直接寻址方式	
	C.间接寻址方式	D.寄存器直接寻址方式	
2.	在中断处理或子程序调用过程中,一般将返回地址、	状态标志和现场信息保存在(	)
	A.高速缓冲存储器中	B.通用寄存器中	
	C.堆栈中	D.状态寄存器中	
3.	指令译码器的输入来自(  )		
	A.数据缓冲寄存器	B.指令寄存器	
	C.程序计数器	D.通用寄存器	
4.			在直接访内指令LDA
	D(将主存D单元中的数据送至累加器)的指令周期	中所包含的CPU周期有(	)
	A. <b>一</b> ↑	В.⊒↑	
	C. <b>三</b> ↑	D.四个	
5.	MTBF是评价存储器性能的主要指标之一,其意义是	( )	
	A.存储器可容纳的二进制信息的数量	B.存储器的存取时间	
	C.存储器的平均无故障时间	D.存储器的性能价格比	
6.	以下同属于磁表面存储器的是(		
	A.磁盘和MOS	B.磁带和MOS	

	C.磁盘和磁带		D.磁卡、IC卡	
7	. 在多级存储体系中Cache的作用是	( )		
	A.解决主存与CPU之间的速度	度匹配问题		
	B.降低主存的价格			
	C.弥补主存容易不足的缺陷			
	D.构成虚拟存储器。没有Cacl	he,虚拟存储器就无	法构成	
8	. 虚拟存储器的存储结构组成是(	)		
	A.Cache和主存		B.Cache和辅存	
	C.主存和部分辅存		D.通用寄存器和部分辅存	
9	. 若计算机的指令系统中设置有专门	的I/O指令,那么(	)	
	A.计算机可以利用内存的读/写	号命令来完成I/O的打	操作	
	B.就意味着该系统将内存地址	编码扩大到外围设备	<b>計</b>	
	C.其外围设备采用统一编址方	式		
	D.其外围设备采用独立编址方	式		
1	0. 某外围设备的数据传递若采用中	P断控制方式,那么其中	中断触发器的状态为"1"时,则表示(	)
	A.该外围设备有中断请求			
	B.不允许其他外围设备有中断	<b></b>		
	C.该外围设备的中断请求被屏	<b>译</b> 蔽		
	D.不允许该外围设备有中断说	青求		
]	11. 两个定点数作补码加法运算,	对相加后最高位出现	进位1的处理是( )	
	A.判为溢出	В. АСФ	5保留	

C. 寄存在AC中	D. 循环加到末位
12. 运算器中通用寄存器的长度一般取(	)
A. 8位	B. 16位
C. 32位	D. 等于计算机字长
13. 目前在大多数微型机上广泛使用宽度	为32/64位的高速总线是( )
A. ISA	B. EISA
C. PCI	D. VESA
14. 某计算机指令的操作码有8个二进位,	这种计算机的指令系统中的指令条数至多为
()	
A. 8	B. 64
C. 128	D. 256
15. 间接访内指令LDA @Ad的指令周期	明包含CPU周期至少有( )
A. <b>一</b> ↑	В. 二↑
С. Ξ↑	D. 四个
16. 在程序中,可用转移指令实现跳过后约	卖的3条指令继续执行。这种指令的寻址方式是( )
A. 变址寻址方式	B. 相对寻址方式
C. 基址寻址方式	D. 间接寻址方式
17. 浮点运算指令属于 ( )	
A. 算术运算指令	B. 逻辑运算指令
C. 移位操作指令	D. 特权指令
18. 移位操作中,移出的位的代码存入状态	寄存器中的( )

A. 零标志位

B. 溢出标志位

C. 进位标志位

- D. 负标志位
- 19. 关于指令周期,以下叙述正确的是()
  - A. 一个时钟周期由若干个CPU周期组成,一个CPU周期由若干个指令周期组成
  - B. 一个CPU周期由若干个时钟周期组成,一个时钟周期由若干个指令周期组成
  - C. 一个CPU周期由若干个指令周期组成,一个指令周期由若干个时钟周期组成
  - D. 一个指令周期由若干个CPU周期组成,一个CPU周期由若干个时钟周期组成
- 20. 在微程序控制中构成控制信号序列的最小单位为()
  - A. 机器指令

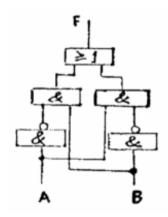
B. 微命令

C. 微指令

D. 微程序

#### 2. 填空题:

- 1. 直接可由计算机硬件执行的语言称为()。
- 2. 逻辑代数的运算结果只有两个值,即()。
- 3. 下面所示电路中, A和B为输入变量, F为输出变量则表达式F= ( )。



- 4.8位二进制含符号的补码小数的数值范围为\_\_\_。
- 5. 表示一个带符号数的方法有原码表示法、补码表示法和。

6. 目前国际上普遍采用的字符编码是EBCDIC编码和。		
7. 两个8位(包括1位符号)定点数相乘,采用原码一位乘法,需要重复进行次"加"及"右移"操作。		
8. 设A为8位二进制寄存器,进行A∨10000000→A运算后,A中最高位的值为		
,其余位的值不变。		
9. 精简指令集计算机的特点是所有频繁使用的简单指令都能在一个周期内执行完。		
10. 在二地址指令格式中,设操作码用OP表示,两个操作数地址分别用D1和D2表示,其中D1又是存放		
运算结果的地址,则该指令的功能可描述为。		
11. 从指令系统的角度可把计算机指令系统的结构分为两大类: CISC和。		
12. 在一片4K×8bit存储芯片中,若汉字用机器内码形式存入,则可存入个汉字。		
13. 1K×8bit的存储芯片,如果不采用地址复用技术,那么除了电源和OV线之外,其他的输入输出线还		
有根。		
14. 外围设备的接口按操作的节拍来分,可分为异步接口和。		
15. 计算机系统中各部件之间传输的信息流是数据流和。		
一. 选择题: (每小题 <b>20</b> 分)		
1-5 CCBCC 6-10 CACDA 11-15 BDCDD 16-20 BACDB		
二. 填空题: (每小题1分,共计15分)		
16. 机器语言(或二进制语言)		
17. 0或1		
18. A⊕B		
191~1-2 <sup>-7</sup>		
20. 反码表示法 21. ASCu码		
21. ASCII的 22. 7		
23. 1		
24. CPU(机器)		
25. (D1) OP (D2) $\rightarrow$ D1		
26. RISC		
27. 2K		

	29. 20.	同步接口 控制流		
	30.	ןווי ניסו ±כ		
练习	5			
一. 选	择题:			
1. 计算	草机主机	中包含( )		
A.	控制器	和运算器		B. CPU和运算器
C.	主存储器	器和控制器		D. CPU和主存储器
2.对声	音进行	采样的过程是( )		
A.	把声音	信号变成频率、幅度)	连续变化的	1电流信号
В.	每隔固	定的时间间隔对声音的	勺模拟信号	截取一个幅值
C.	将离散	的幅值转换成一个二边	性制的数字	里里
D.	将二进	制的数字量写入计算机	⋂的文件中	
3. 图	象信息在	E计算机中的基本表示F	形式是(	)
A.	图元			B. 位图
C.	矢量			D. 直线
4. 在》	定点原码	另一位乘法运算中,整个	个乘法过程	重复进行的操作是(  )
A.	并行加	10或被乘数及串行右移	31位	
В.	并行加	10或被乘数及串行左移	31位	
C.	并行加	被乘数及串行右移 位		
D.	并行加	]被乘数及串行左移1位	<u>.</u>	
5. 可值	逻辑等	式	成立的A、	B、C、D变量的值是(  )

20

28.

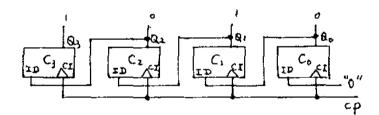
A.0, 0, 0, 0	B.0, 1, 0	), 1			
C.0、0、1、1	D.1, 1, 0	0, 0			
6. 某电路的真值表如下(A,B为输	ì入,Y为输出),从中可以断定该电路是(	)			
A.与门	Į.	真值表			
B.或门		A	В	Y	]
C.与非门		0	0	1	-
D.或非门		0	1	0	
		1	0	0	
7. 以下叙述中错误的是(   )		1	1	0	
A.浮点数中,阶码反映了小	数点的位置			题6图	J
B.浮点数中,阶码的位数越	长,能表达的精度越高				
C.计算机中,整数一般用定	点数表示				
D.汉字的机内码中,一个汉	《字用2个字节表示				
8. 在定点补码加减法运算中,检测	则运算结果是否溢出的单符号位操作检测法	是(	)		
A.加数与被加数同号,运算	结果与之同号				
B.加数与被加数同号,运算	结果与之异号				
C.加数与被加数异号,运算:	结果与被加数同号				
D.加数与被加数异号,运算	结果与被加数异号				
9. 在原码乘除法中求运算结果的	符号以及浮点运算中判是否规格化时,可	使用的逻	辑运算是	(	)
A.逻辑加	B.逻辑乘				
C.与非运算	D.按位加				

10. 对浮点运算结果做向右规格化时,尾数向右移-	-位,则其阶码应该(   )
A.加1	B.减1
C.保持不变	D.右移1位
11. 在CPU响应中断请求并转去执行中断服务程序	家时,首先要执行的是( )
A.保存断点	B.保存有关寄存器的现场
C.关中断	D.开中断
12. 若外围设备传送数据采用DMA输入输出方式,	那就意味着(  )
A.需要由程序来完成数据的传送	
B.需要由中断程序来完成数据的传送	
C.外设可以与主存直接交换数据	
D.由CPU直接参与外设的数据交换操作	
13. 并行性的三种实际含义是(  )	
A.时间共享、资源共享和资源管理	
B.时间重叠、资源重复和资源管理	
C.时间重叠、资源重复和资源共享	
D.时间重叠、时间共享和资源共享	
14. A、B、C三人负责保管某个保险箱,三	人都到才能打开保险箱。则打开保险箱的逻辑表达式为(
)	
A. ABC	B. A+B+C
C.	D.
15. 相对于补码和反码而言,原码编码的特点员	<b>E</b> ( )

A. 编码规则简单	B. 便于加减法运算
C. 可以表示负数	D. 数值范围较大
16. 计算机中一次处理的最大二进制化	立数即为( )
A. 位	B. 字节
C. 字长	D. 代码
17. 下列算式中属于逻辑运算的是(	)
A. 1+1=2	B. 1 <b>-</b> 1=0
C. 1+1=10	D. 1+1=1
18. 下图所示的门电路,它的逻辑表达	式是( )
C. 定点数表示的是整数 D. 二进制数据表示在计算机中容易实 20. 浮点数0.00100011B×2-1的规格化。 A. 0.1000110B×2-11B C. 0.0100011B×20B 二. 填空题:	表示是( ) B. 0.0100011B×2-10B D. 0.1000110B×21B
1.计算机由五大部件构成: ( )、(	
2.计算机的性能指标主要包括: ( )、(	),(),
3.在计算机中,根据小数点位置是否固定可以将数分为	为(  )和(  )。
4.在计算机中,根据小数点位置的不同可以将定点数	<b>数划分为(    )和(    )。</b>

_
7

在计算机中,根据最高有效位是用来表示符号位还是用来表示数值位可以将数划分为两类,其中最高有效位用来表示符
号位的数称为(  ),最高有效位用来表示数值位的数称为(  )。
6.8位字长定点整数原码和反码的表数范围都是( ),8位字长定点整数补码的表数范围是( )。
7. 定点运算器的基本结构主要包含如下几个基本部分: ( )、( )和( )等。
8. 按信息的处理方式分类,目前我们常用的计算机是(  )计算机。
9."或"门电路的逻辑表达式为F=A+B,若A=1,则门电路的输出一定是电位。
10.四位左移寄存器C3C2C1C0,如果低位的移位输入端接"0",而寄存器内容为1010,则经过二次移位后,寄存器内
容为。



11.

0

12.

操作控制器将指令分解为一系列控制信号,在时钟脉冲的作用下,完成对各功能件中的控制点的操作。这种操作称为\_\_\_\_\_

\_\_\_\_\_,这是计算机硬件结构中最基本的操作。

13.8192个汉字,用内码存储,需要4K×8存储芯片\_\_\_\_\_片。

14.显示设备一般的显示标准主要有刷新频率、颜色或灰度级和 等指标。

- 一. 选择题:
  - 1-5 DBBAB 6-10 DBBDA
- 11-15 CCCAA 16-20 CDADA
- 二. 填空题:
  - 31. 控制器 存储器 运算器
  - 32. 基本字长 主存容量 运算速度
  - 33. 定点数 浮点数
  - 34. 定点整数 定点小数
  - 35. 带符号数 无符号
  - **36.** -127~+127 -128~+127
  - 37. 加法器 通用寄存器 输入数据选择电路 输出数据控制电路
  - 38. 数字电子
  - 39. 高(或1)
  - 40. 1000
  - 41. 时钟(T周期或节拍脉冲)
  - 42. 微操作
  - 43. 4
  - 44. 分辨率(或像素密度)

简答: (书上原来课后划的简答题精简了下)

- 1. 什么是同步通信和异步通信? 各有什么特点?
- 2. 外围设备有几种编址方式? 各有何特点?
- 2. 外国以由有几件编址刀以:首有凹行点:

3.中央处理器由哪两部分组成?简述每一部分的功能。

- 4. LCD显示器有哪些优点和缺点?
- 5.什么是指令周期? 什么是CPU周期?
- 6.总线通信控制解决的问题是什么? 有几种类型? 各有何特点? 常用的是哪一种?
- 7. 在程序中断过程中,哪些工作由硬件完成?哪些工作由软件完成?哪些工作既可以由硬件完成也可以由软件完成?
- 8. 扫描仪,数码相机的核心部件是什么?该核心部件起什么作用?
- 9. 比较单总线、双总线、三总线结构的性能特点。
- 10.何为中断判优?有几种方法?各有何特点?
- 11.什么是I/O通道?与DMA和外围处理机方式相比有何不同?