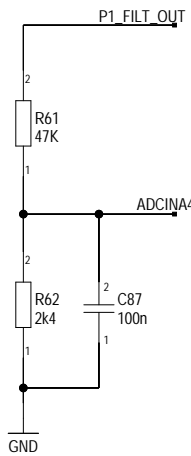


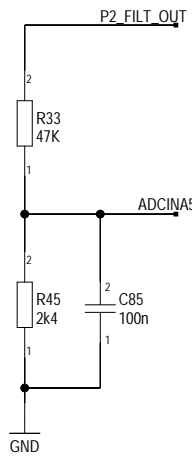
Copying this document or giving it to others and the use or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of grant of a patent or the registration of a utility model or design.

Weilergrabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patenterteilung oder ISV-Eintragung.

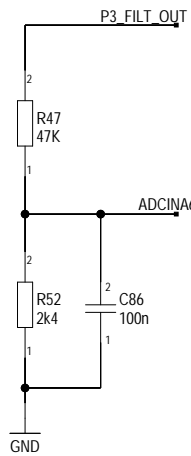
Output Voltage P1



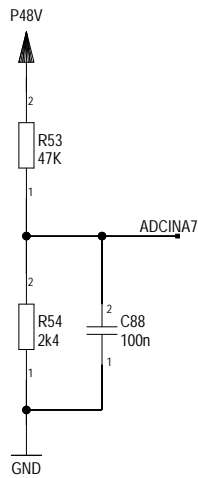
Output Voltage P2



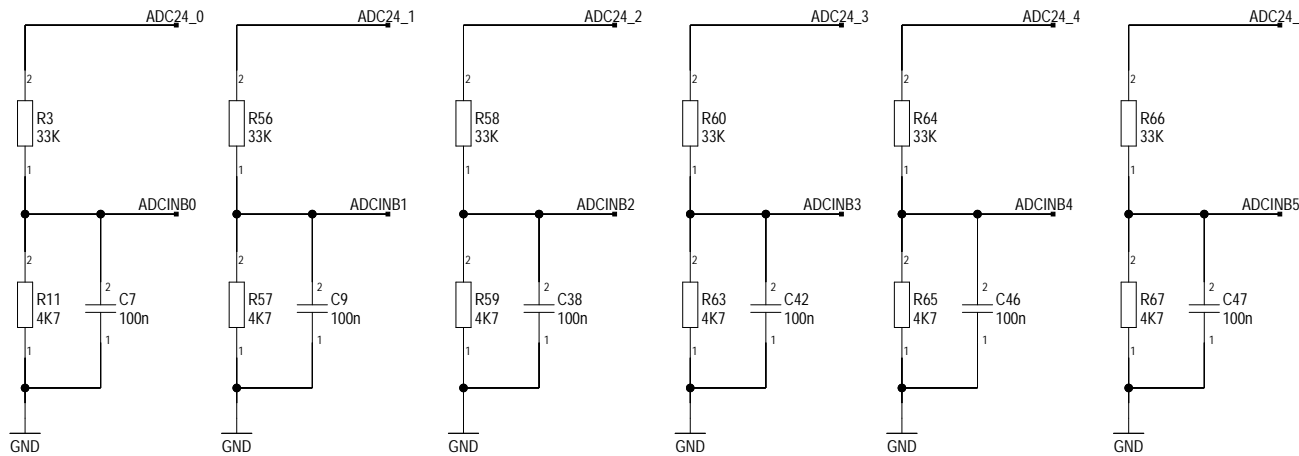
Output Voltage P3



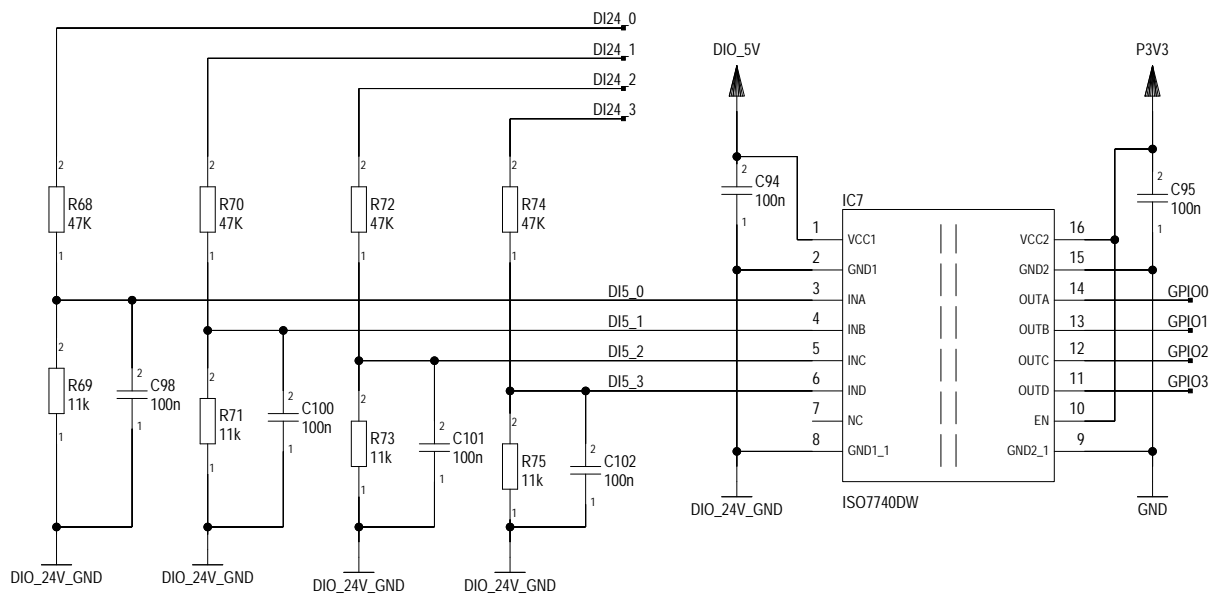
DC Link Voltage



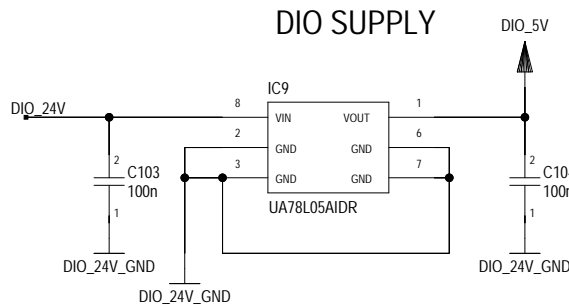
AIN



DIN



DIO SUPPLY

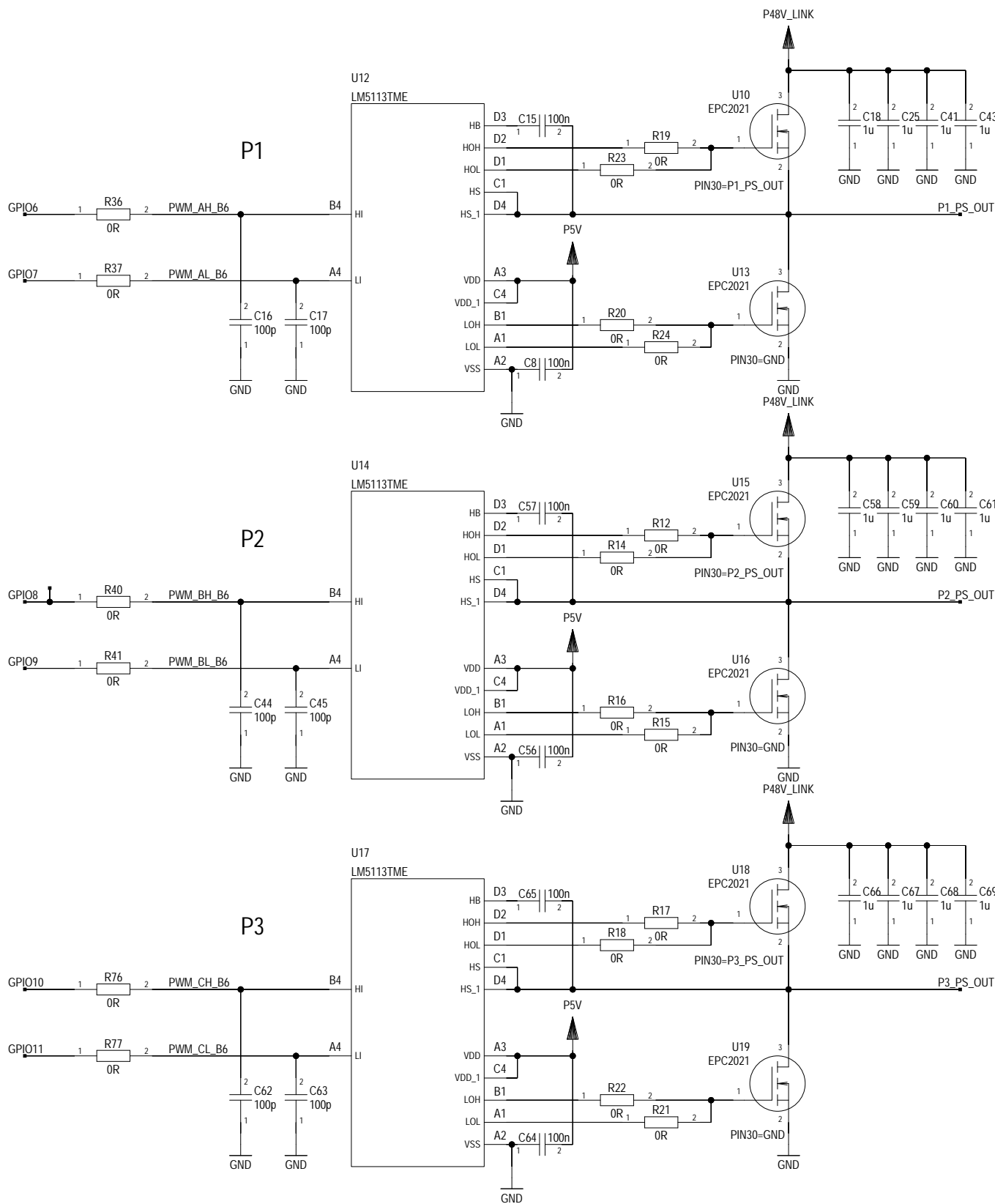
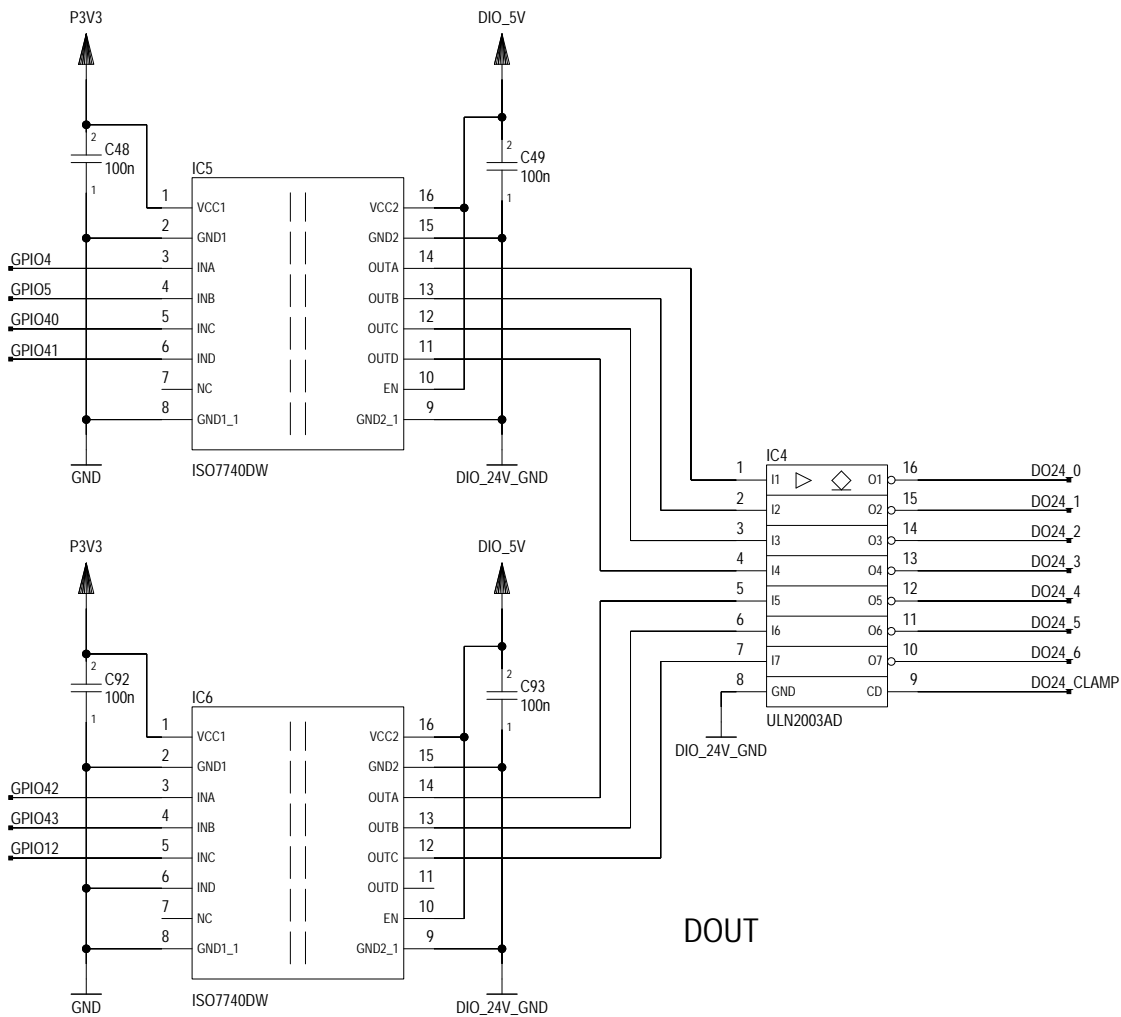


Voltage Sense, Input, Output  
TAPAS-BOARD

TAPAS-BOARD-\*-7411

Copying this document or giving it to others and the use or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of a patent or the registration of a utility model or design.

Weilergabe sowie Verwielteilung dieser Unterlage. Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patentierung oder ISV-Eintragung.

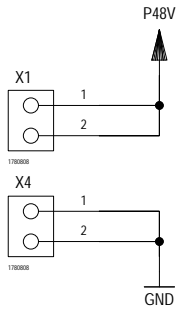


				Datum	13.05.16	DOUT, Power Stage  TAPAS-BOARD	
				Bearb	Heider		
				Gepr			
				CT T CEE		TAPAS-BOARD- *-7411	Blatt/SHEET  2 / 6
				Siemens AG			
01		06.06.17	Ma				
Zust	Mitteilung	Datum	Name				

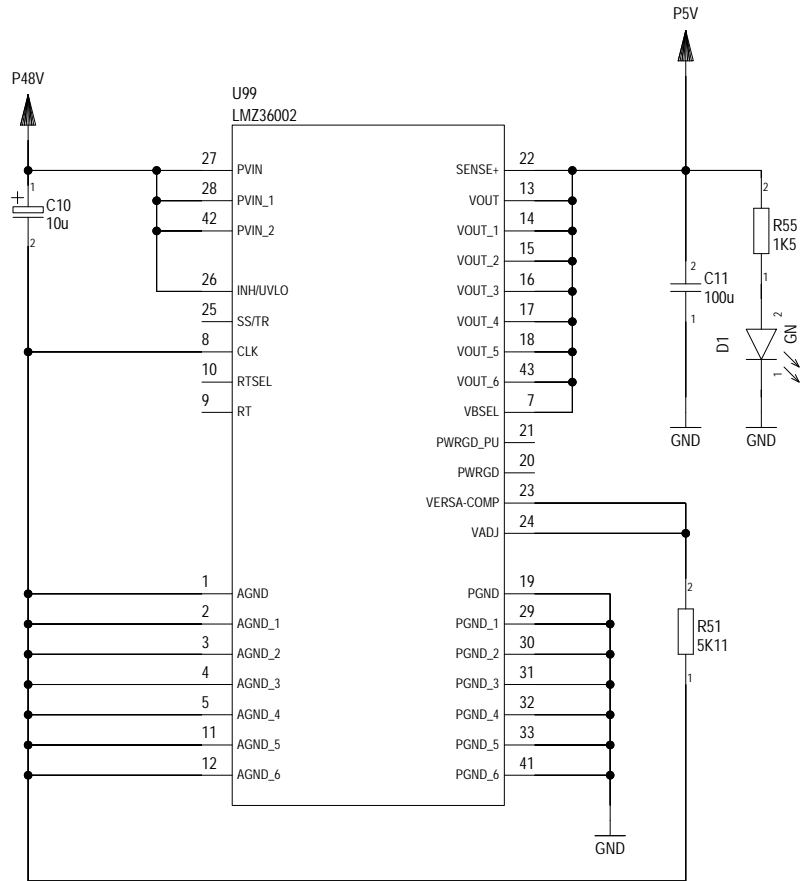
Copying this document or giving it to others and the use or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of grant of a patent or the registration of a utility model or design.

Weilergrabe sowie Vervielfältigung dieser Unterlage. Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patenterteilung oder ISV-Eintragung.

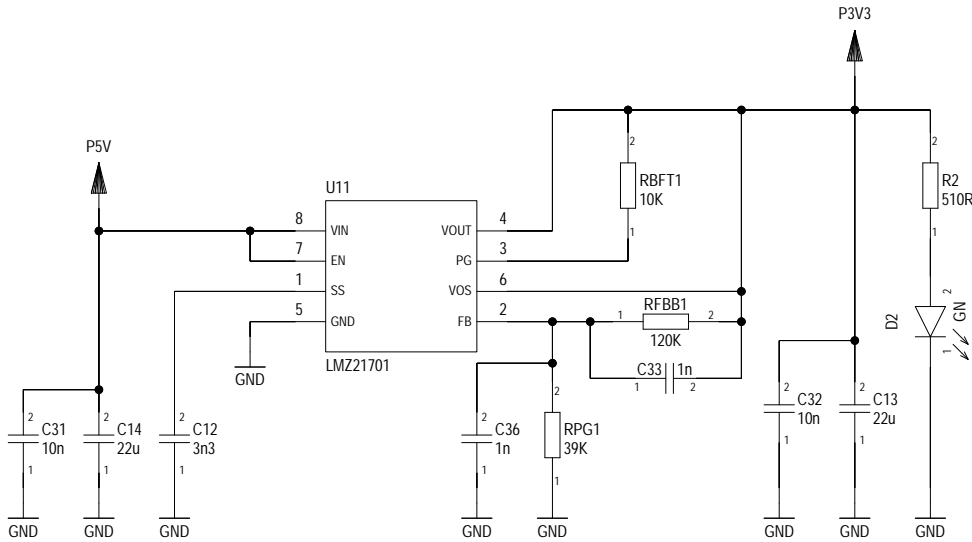
### POWER IN



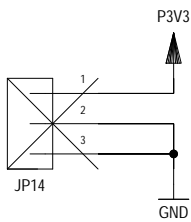
### 48V to P5V POWER SUPPLY



### P5V to P3V3 POWER SUPPLY

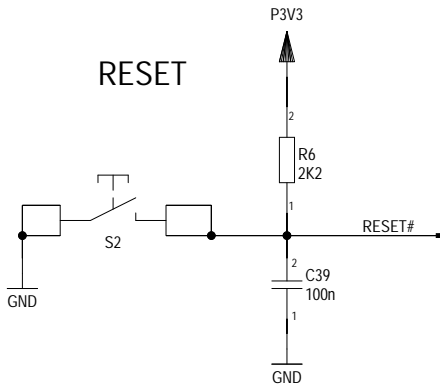


### LOGIC POWER

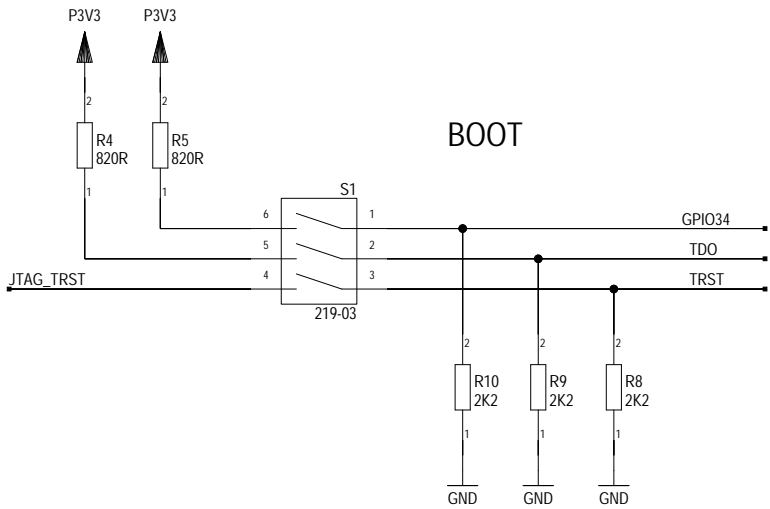


**HINT:**  
crossed out components are  
not populated per default and  
have to be hand soldered, if  
they are needed

### RESET



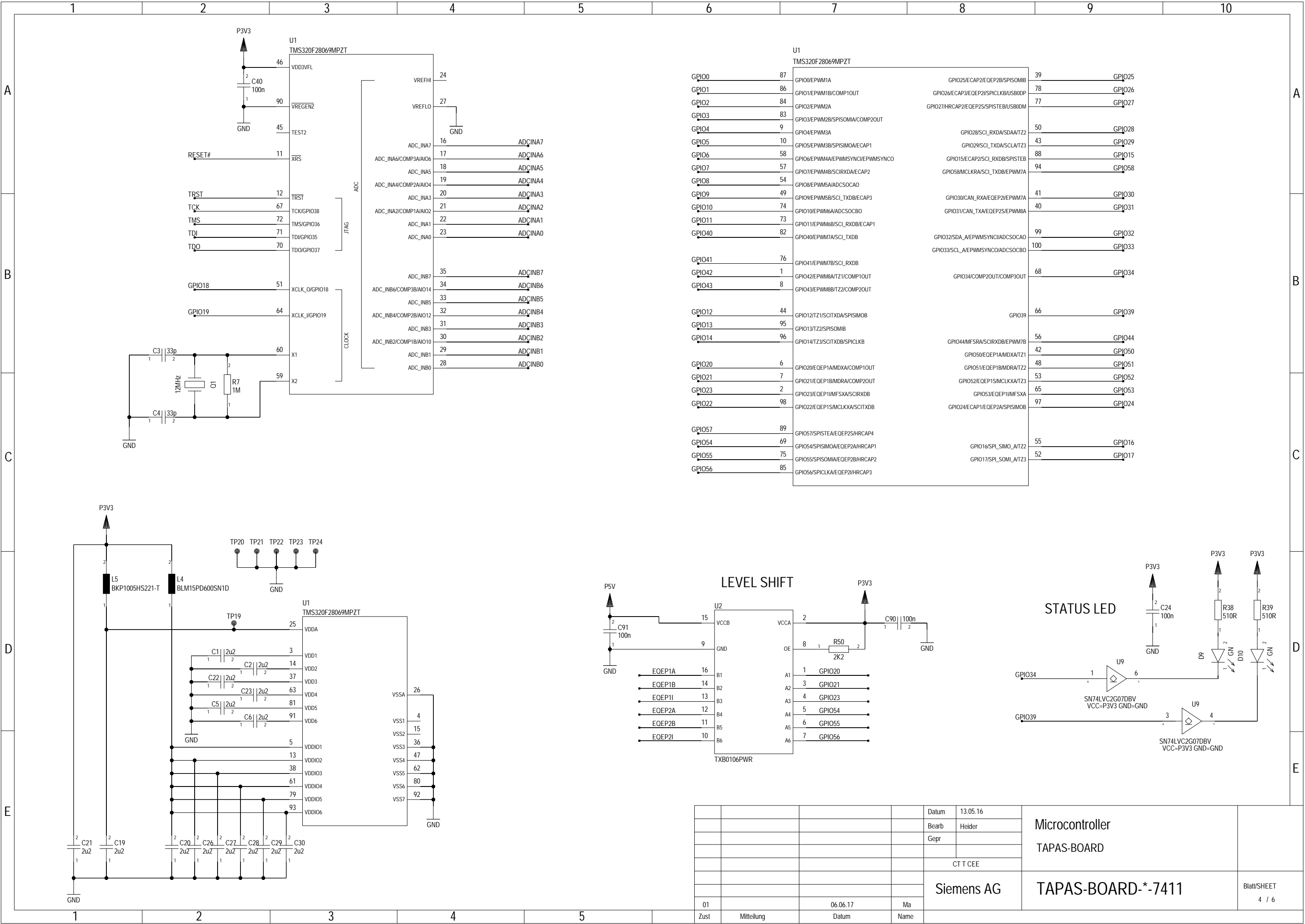
### BOOT



				Datum	13.05.16	Power Supply, Boot, Reset  TAPAS-BOARD	
				Bearb	Heider		
				Gepr			
				CT T CEE			
				Siemens AG		TAPAS-BOARD-* -7411	Blatt/SHEET 3 / 6
01		06.06.17	Ma				
Zust	Mitteilung	Datum	Name				

Copying this document or giving it to others and the use, or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of grant of a patent or the registration of a utility model or design.

Weilergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patenterteilung oder ISV-Eintragung.

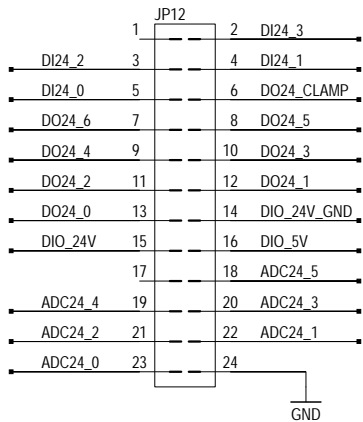


Copying this document or giving it to others and the use, or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of grant of a patent or the registration of a utility model or design.

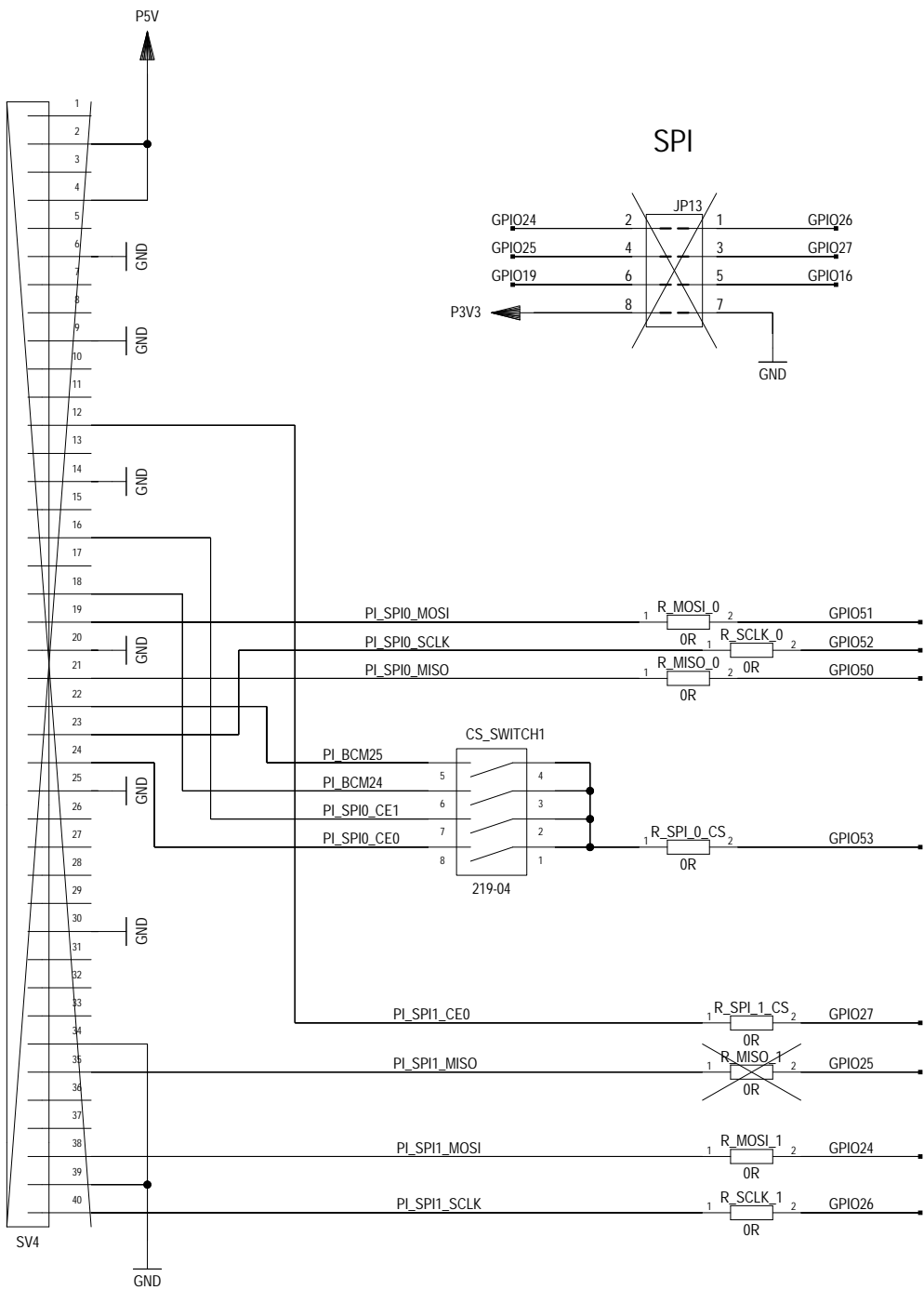
Weilergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patentierung oder ISM-Eintragung.

**HINT:**  
crossed out components are not populated per default and have to be hand soldered, if they are needed

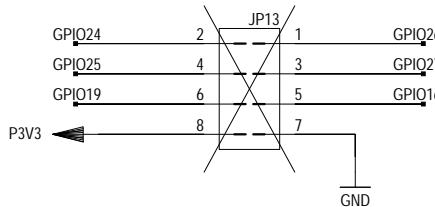
## DIGITALE & ANALOGE IO



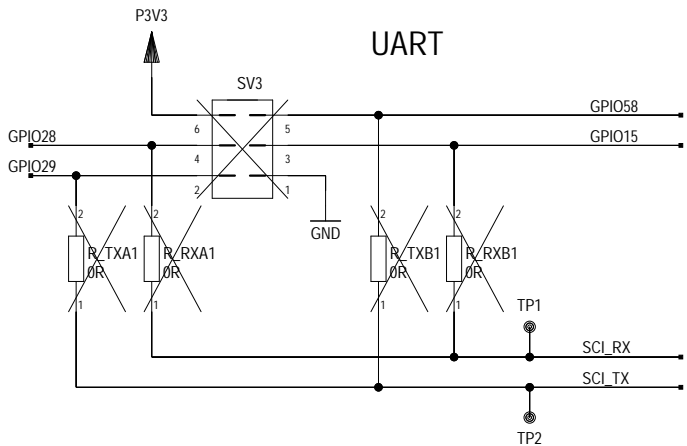
## RPI



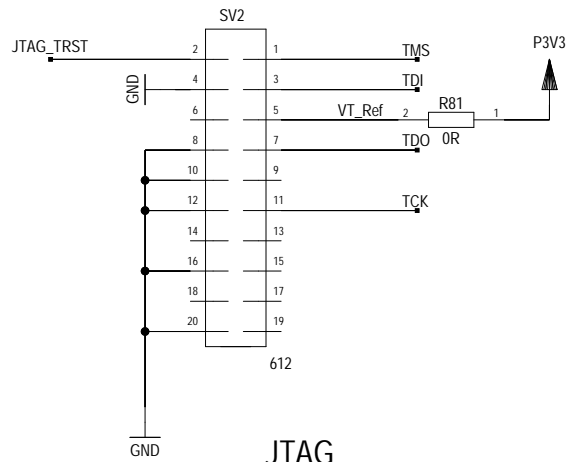
## SPI



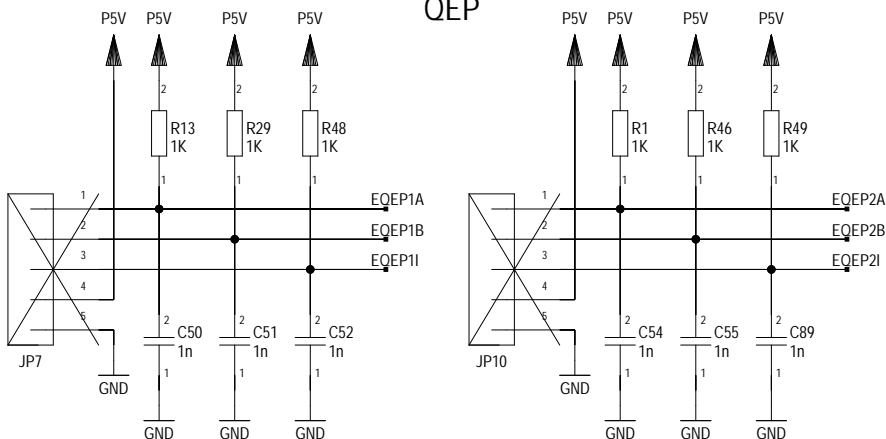
## UART



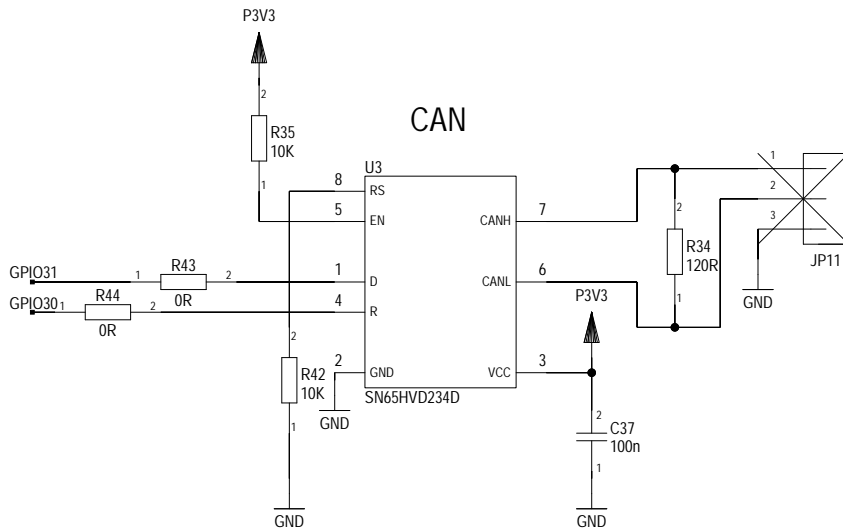
## JTAG



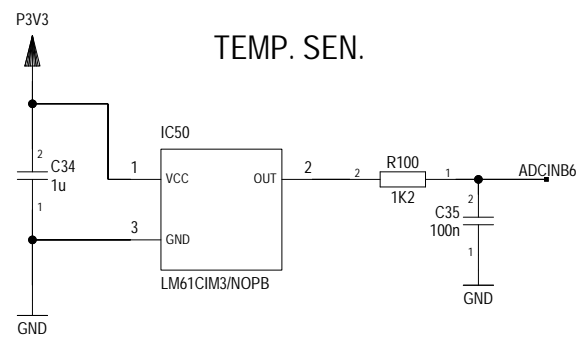
## QEP



## CAN



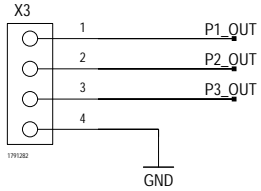
## TEMP. SEN.



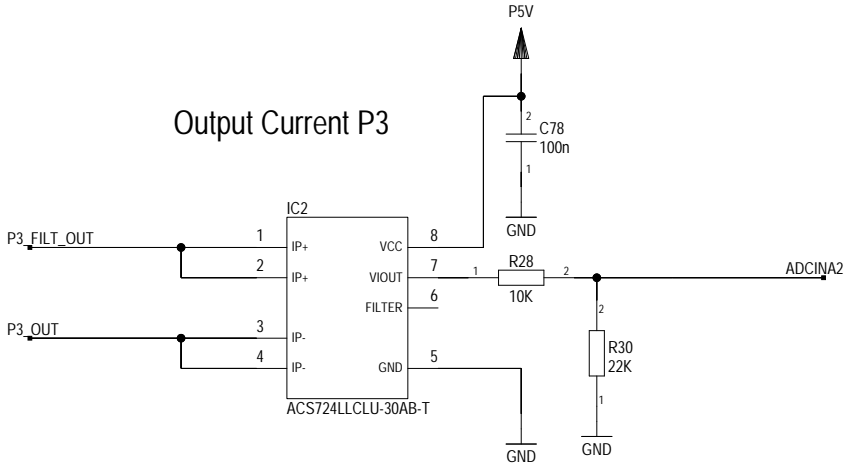
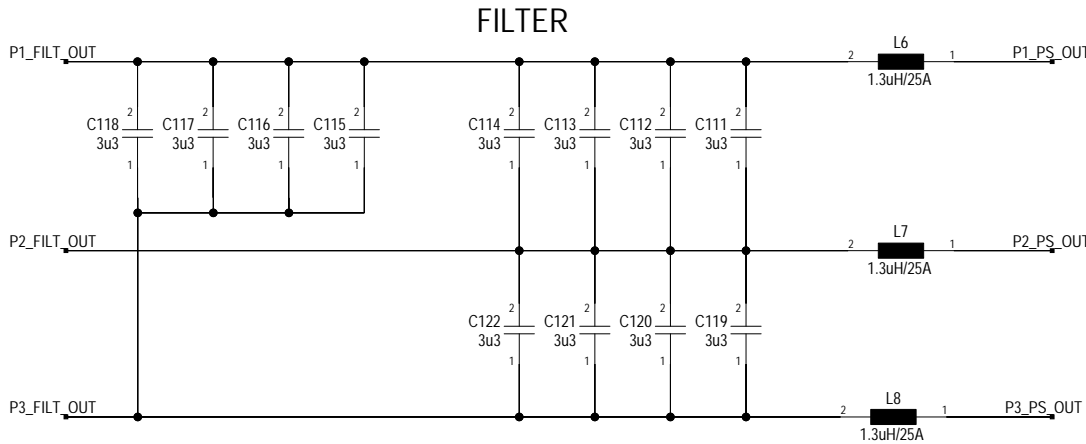
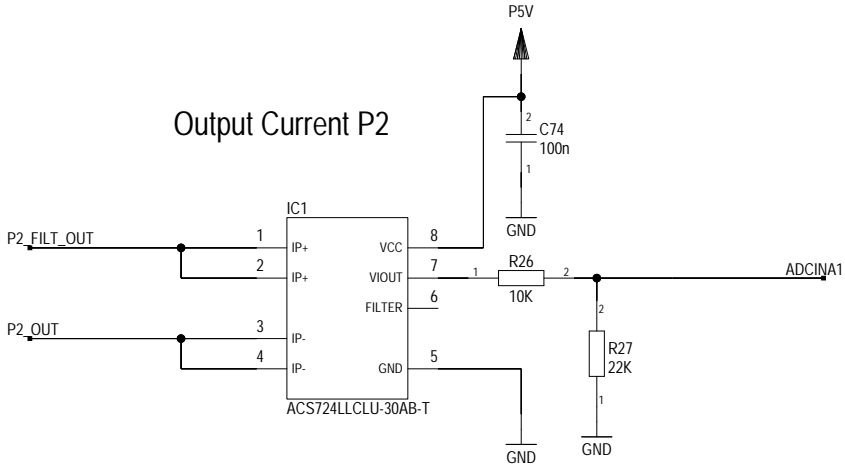
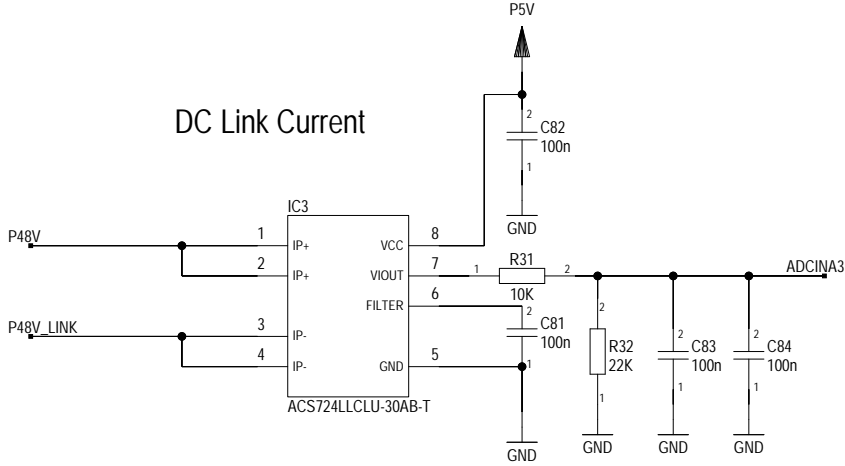
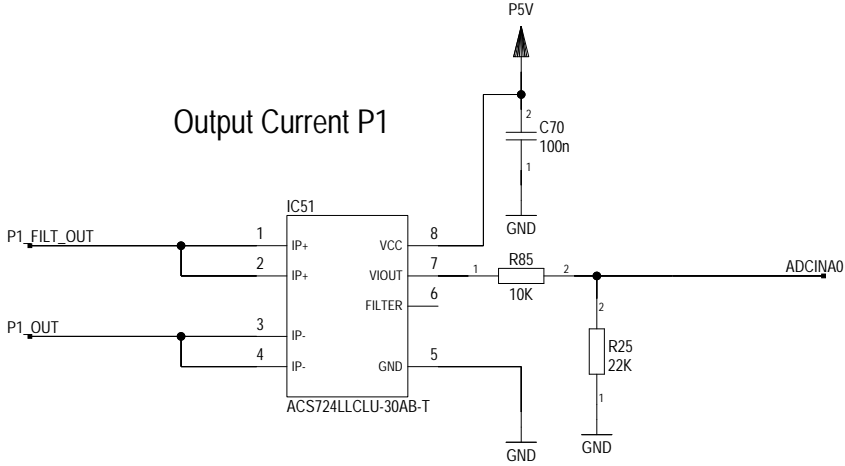
				Datum	13.05.16	Connector's, CAN  TAPAS-BOARD	
				Bearb	Heider		
				Gepr			
				CT T CEE			
				Siemens AG		TAPAS-BOARD- *-7411	Blatt/SHEET 5 / 6
01		06.06.17	Ma				
Zust	Mitteilung	Datum	Name				

Copying this document or giving it to others and the use or communication of the contents thereof are forbidden without express authority. Offenders are liable to the payment of damages. All rights are reserved in the event of grant of a patent or the registration of a utility model or design.

Weilergabe sowie Vervielfältigung dieser Unterlage, Verwertung und Mitteilung ihres Inhalts nicht gestattet, soweit nicht ausdrücklich zugelassen. Zuwiderhandlungen verpflichten zu Schadenersatz. Alle Rechte vorbehalten, insbesondere fuer den Fall der Patenterteilung oder ISV-Eintragung.



POWER OUT



			Datum	13.05.16	Current Sense, Filter, Power Out  TAPAS-BOARD	
			Bearb	Heider		
			Gepr			
			CT T CEE		TAPAS-BOARD- *-7411	Blatt/SHEET  6 / 6
			Siemens AG			
01		06.06.17	Ma			
Zust	Mitteilung	Datum	Name			