

Q1

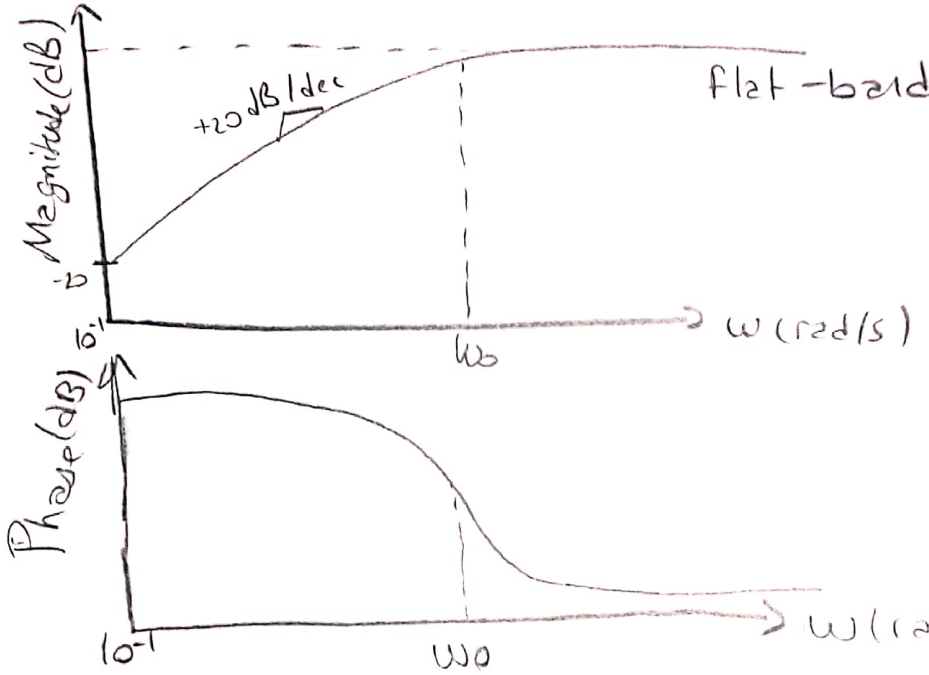
HWTC #09

$$H(j\omega) = \frac{j\omega}{1 + \frac{j\omega}{\omega_0}} = \frac{j\omega \cdot \omega_0}{\omega_0 + j\omega}$$

$j\omega + \omega_0 = 0 \rightarrow \omega_p = -j\omega_0$   $\omega_p = -j\omega_0 \rightarrow$  reel eksenek  $- \omega_0$   
 $j\omega$  ekseninde cross section.

$$j\omega \cdot \omega_0 = 0 \quad \underline{\omega_z = 0}$$

$$\omega = \omega_0$$



Pole değeri  $\omega_0$  ile  
nolardır

$\omega=0$  'da zero point olduğu için mag. resp. 20dB/dec eğim ile artan bir grafik olarak. Logaritmik bir değer olduğundan grafikte sıfır değeri görülmez bu sebepten  $10^{-1}$  gibi bir değeri çizdik.  
 $\omega_0$  noktasına ( $\omega_{pole}$ ) erişildiğinde flat band'e geçmiş olacak.  
Bu mag. resp. bir high pass filter response'udur.

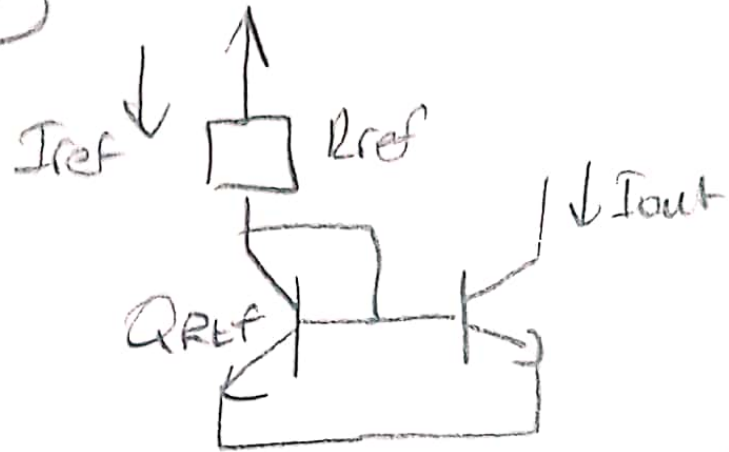
$$H(j\omega) = \frac{j\omega \cdot \omega_0}{\omega_0 + j\omega} \quad \omega \ll \omega_0 \text{ için } H(j\omega) \approx 0 \text{ bu yüzden}$$

$\omega$  nın 'yeni' frekansın küçük değerlerinde söndürme bandındadır.  
Bu sebepten high pass filter'dır.

Abdullah MEMİSOĞLU  
171024001

*(Signature)*

Q2



Current mirror using BJT

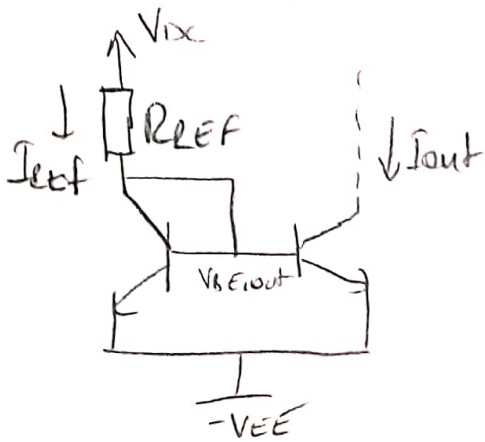
BJT'nin power budget'i NMOS'a göre olumsuz etkiye sebebi üzerinde geçen akımların farklarıdır. BJT üzerinde daha fazla güç harcayan baz akımı NMOS gate akımına göre yüksek olmaktadır.

Baz akımı yüksek olması  $I_{ref}$ 'ye göre de  $R_{ref}$  üzerinde harcanan güç artırır.

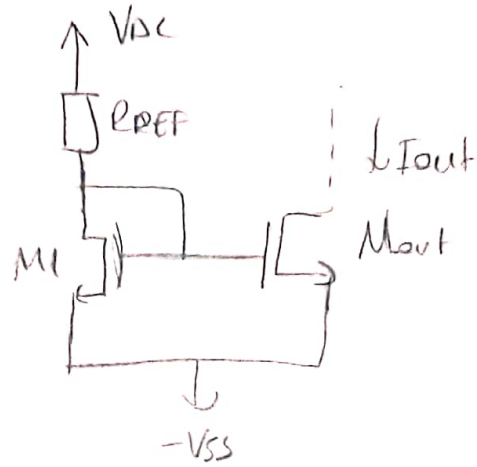
Aynı zamanda BJT'yi saturasyonda tutabilmek için NMOS'a göre ekstra güç harcar.

Q3) 4 adet simple current mirror çizilebilir

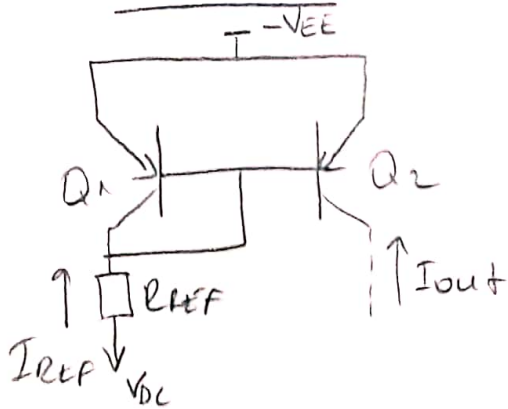
NPN BJT



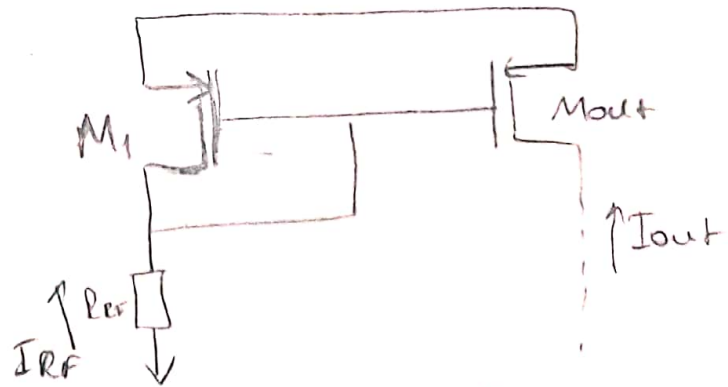
NMOS



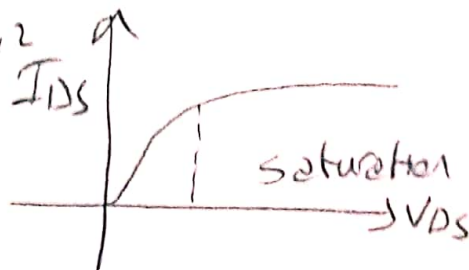
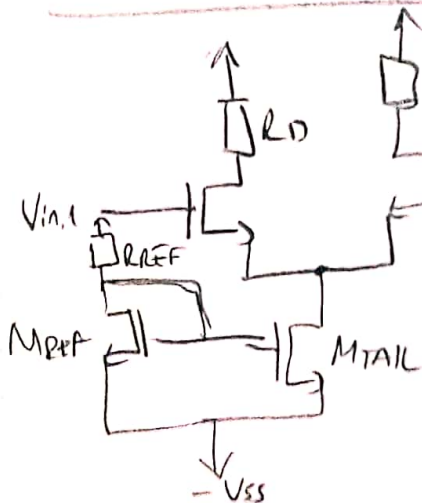
PnP BJT



PMOS



AMOS ile kurulmuş differential amplifier



Burada MREF ve MTAIL saturasyonda olmalı

$$V_{GS} = V_{TH}$$

n.  
Q4

Transistor kapasitanslarının değeri küçük, düşük frekanslarda yüksek empedansa sahip 1 sistem kurulmalıdır. Bu şartlar sağlandığında coupling ve bypass kapasitörleri ampliflerin low frequency response'una bulmayı sağlar.

Büyük değerli kapasitörler kullanıldığında

$$W_L = \sum_{i=1}^n \frac{1}{R_i C_i}$$

formülü ile  $W_L$  değeri devrede sadece

bir kapasitör bırakılıp diğerlerinin short circuit yapılması ile bulunur. Ancak bunun için transistör iç kapasitanslarının bypass-coupling kapasitansları yanında ihmal edilecek kadar düşük olması sağlanmalıdır.