

HW BONUS #05

Abdullah MEMİSOĞLU

1710241001

→ SCTC (Short Circuit Time Constants) Method WRITE-UP Amir

Q1: Verify the form of the magnitude bode plot. (asymptotic)

Q: Quantity, X: Q's desibel representation.

$$X = 20 \log_{10}(Q)$$

Bu gösterim adını Graham Bell'den almıştır. Başlangıçta gücün 10 wattlık değişimini gözlemlemek için oluşturulmuştur. 10 wattlık değişim 1 Bell'dir. 1 Bell → 10 decibel dB voltaj ölçmek için de geçerlidir. Güç voltajın karesi olduğundan logaritma özelliğiyle 20-10 arası gelir denir.

$\omega_1 < \omega_2$ olsun

$\omega < \omega_1$ ise

$\omega = \omega_1 \rightarrow$ break point

Bu bölgede flat yata.

High frequency asymptote +20dB/decade

$\omega > \omega_2$

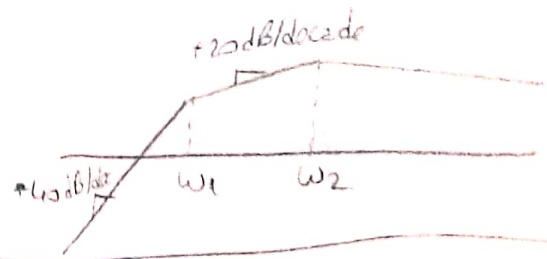
Low frequency asymptote ($\omega \rightarrow 0$) flat-band.

$\omega_1 < \omega < \omega_2$

$\omega = \omega_2 \rightarrow$ break point

Bu bölgede flat yata.

High frequency asymptote +20dB/decade



Q2: Verify this aspect.

$$H_L(j\omega) = \frac{1}{1 + \frac{\omega_1 + \omega_2}{j\omega}}$$

$$\omega \rightarrow 0 \quad H_L(j\omega) = \frac{1}{1 + \frac{\omega_1 + \omega_2}{j \cdot 0}} = \frac{1}{\infty} = 0$$

$$H_L(j\omega) = \frac{1}{1 + \frac{\omega_1 + \omega_2}{j\omega}} \rightarrow \frac{j\omega}{j\omega + \omega_1 + \omega_2}$$

Pole değeri için

reel ekseninde $\omega = -(\omega_1 + \omega_2)$ değeri pole vardır. Bu pole Imaginary ekseninde $+(\omega_1 + \omega_2)$ olarak görünür.

$\omega = -(\omega_1 + \omega_2)$ ve $\omega = (\omega_1 + \omega_2)$ değerlerinde pole olur

Q3: Illustrate how this generalization can be done:

$$H_L(j\omega) = \frac{(j\omega) \cdot (j\omega) \cdot \dots}{[j\omega + w_1] \cdot [j\omega + w_2] \cdot \dots} = \frac{1}{w_1 \cdot w_2 \cdot \dots \cdot w_n} \cdot \left[\frac{(j\omega)^n}{\left(1 + \frac{j\omega}{w_1}\right) \cdot \left(1 + \frac{j\omega}{w_2}\right) \cdot \dots \cdot \left(1 + \frac{j\omega}{w_n}\right)} \right]$$

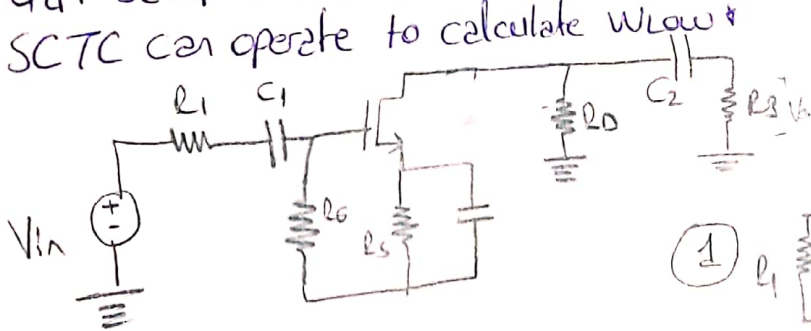
$$\approx \frac{1}{1 + \frac{w_1 + w_2 + \dots + w_n}{j\omega}}$$

$$H_L(j\omega) = \frac{1}{1 + \frac{w_1 + w_2 + \dots + w_n}{j\omega}} \quad \text{ise}$$

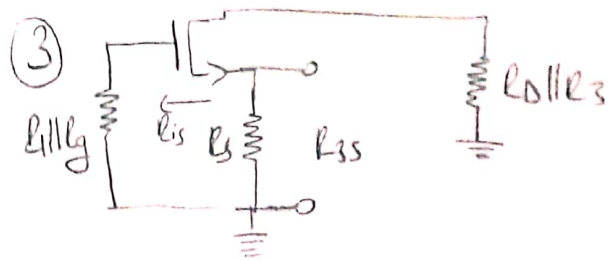
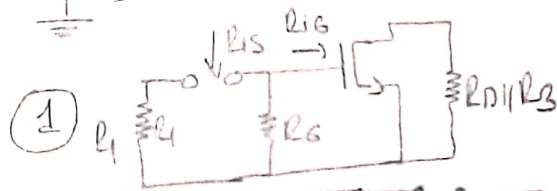
$$\omega \rightarrow 0 \quad H_L(j\omega) = 0 \rightarrow \omega = 0 \text{ zero}$$

$$\omega \rightarrow w_1 + w_2 + \dots + w_n \quad \text{real axis side } w = -(w_1 + w_2 + \dots + w_n) \rightarrow \omega = w_1 + w_2 + \dots + w_n \Rightarrow \text{Pole}$$

Q4: Setup a numerical ~~value~~ example on which the method of SCTC can operate to calculate W_{Low}



$$W_{Low} = \sum_{i=1}^3 \frac{1}{L_{is} C_i}$$



$$\frac{C_1 \text{ Tailn}}{L_{1s} = R_1 + (R_g \parallel R_{ig}) = R_1 + R_g}$$

$$L_{1s} = R_1 + (R_g \parallel R_{ig}) = R_1 + R_g$$

$$\frac{C_2 \text{ Tailn}}{L_{2s} = R_3 + (R_D \parallel R_{id}) = R_3 + (R_D \parallel r_o)}$$

$$L_{2s} = R_3 + (R_D \parallel R_{id}) = R_3 + (R_D \parallel r_o)$$

$$\frac{C_3 \text{ Tailn}}{L_{3s} = R_s \parallel R_{is} = R_s \parallel \frac{1}{g_m}}$$

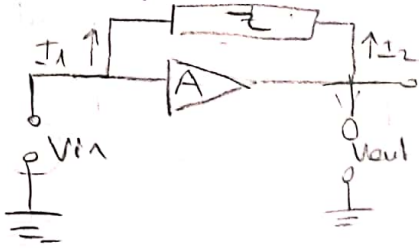
$$L_{3s} = R_s \parallel R_{is} = R_s \parallel \frac{1}{g_m}$$

$$W_{Low} = \frac{1}{(R_1 + R_g) \cdot C_1} + \frac{1}{[R_3 + (R_D \parallel r_o)] \cdot C_2} + \frac{1}{(R_s \parallel \frac{1}{g_m}) \cdot C_3}$$

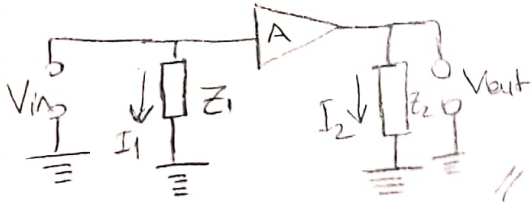
→ Miller Approximation (Brief)

Q5: With $Z = \frac{1}{j\omega C}$ for a capacitor's impedance and with $A < 0$ and $|A| > 1$

Possibly, we will have $Z_{in} = \frac{1}{j\omega C[1-A]}$, $Z_{out} = \frac{1}{j\omega C[1-\frac{1}{A}]}$
 Note that Z_{in} corresponds to the impedance of a capacitance given by $C_{in} = C[1-A]$. Answer the following question: With $A < 0$ and $|A| > 1$ which is the bigger one, C_{in} or C_{out} ? Do both expressions in (eqs a,b) correspond to a capacitance multiplication effect?

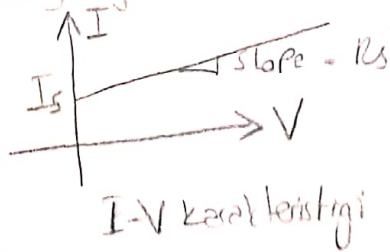
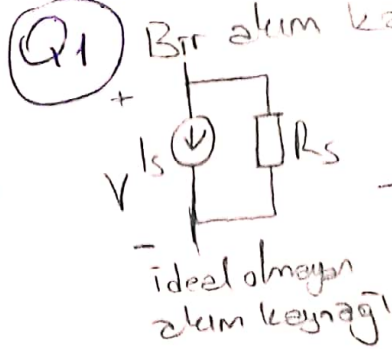


$$\begin{aligned} V_2 &= A \cdot V_1 \\ I_1 &= \frac{V_1 - V_2}{Z} = \frac{(1-A)V_1}{Z} \\ I_2 &= \frac{V_2 - V_1}{Z} = \frac{(A-1)V_1}{Z} = \frac{(A-1)V_2}{Z \cdot A} \end{aligned}$$



$$\begin{aligned} I_1 &= \frac{V_1}{Z/(1-A)} = \frac{V_1}{Z_1}, \quad Z_1 = \frac{Z}{1-A} \\ I_2 &= \frac{V_2}{Z/A-1} = \frac{V_2}{Z_2}, \quad Z_2 = \frac{Z}{1-(1/A)} \end{aligned}$$

HWTC #07 Hints and Solutions.

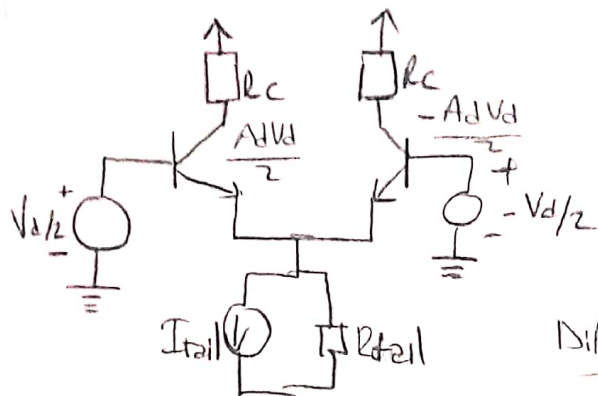


A ideal olmayan akım kaynağında V sıfırdan küçük değer alınmalıdır böylece I_S sıfırdan büyük değer alınmalıdır.

* Simülasyon ortamında akım kaynağı ile çalışırken kesinlikle dikkat edilmesi gerekir. Akım yönü ve uçları arasındaki gerilim farkıdır. R_S üzerindedir gerilim farkı ile akımın farkı yanda olması negatif akıma sorulara bilir ve $I < I_S$ gözlemlenebilir. Bu da devrede bozulmaya yol açabilmektedir. → Hwbows: Answer this question.

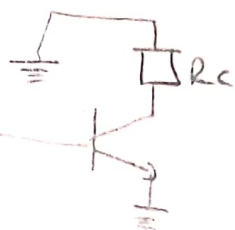
Q2

Differential mode small signal devresi.



Hwbonus: How is the differential mode voltage gain defined (\$A_d\$)? How should we define \$V_{out,d}\$ when we are looking for the differential gain \$V_{in,d} = V_d\$

Differential Amp. gain devresi:

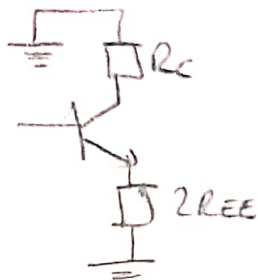


$$\frac{V_{out,1}}{V_{in,1}} = -g_m(R_c || r_{o1})$$

$$\frac{V_{out,2}}{V_{in,2}} = -g_m(R_c || r_{o2})$$

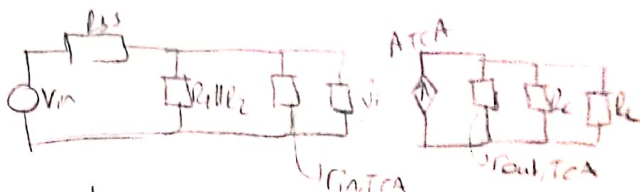
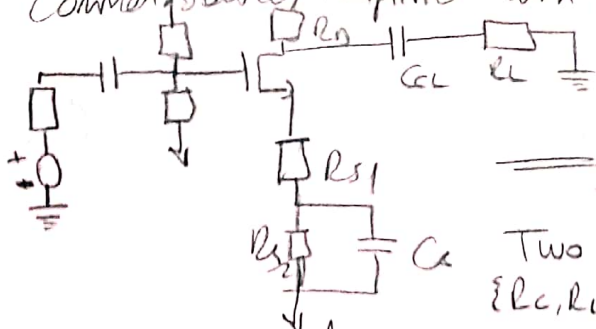
$$A_d = -g_m(R_c || r_o)$$

Giriş gerilimi tek bir kolektör ile taşıyıcı bağlanırsa



$$A_c (\text{common voltage gain}) = \frac{-g_m R_c || [r_o (1 + g_m 2R_{EE})]}{1 + g_m 2R_{EE}}$$

Q3 Common Source Amplifier with NMOS



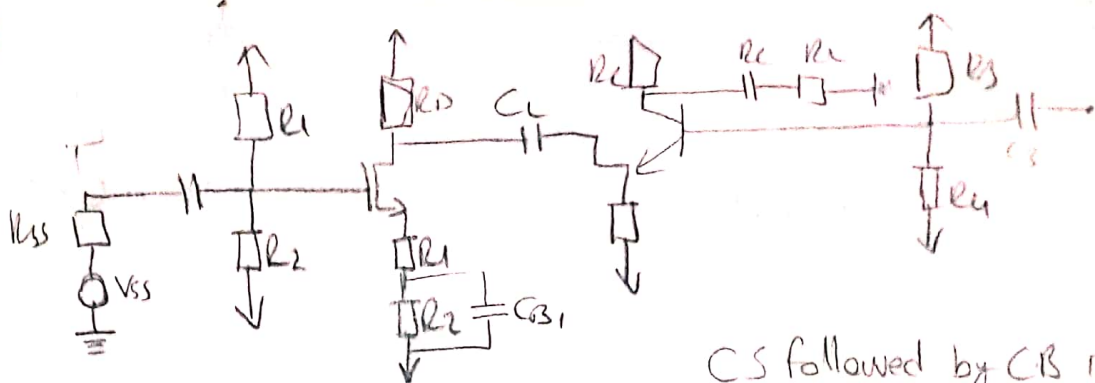
Two port modelin external load: \$\{R_c, R_L\}\$ olmalı internal load \$\{r_{out,TCA}\}\$

\$r_{out,TCA} \gg R_c || R_L\$ olmalı

$$A_{TCA,real} = \frac{V_{in}}{V_{SS}} \cdot A_{TCA} \cdot \frac{V_{out}}{A_{TCA,V_{in}}}$$

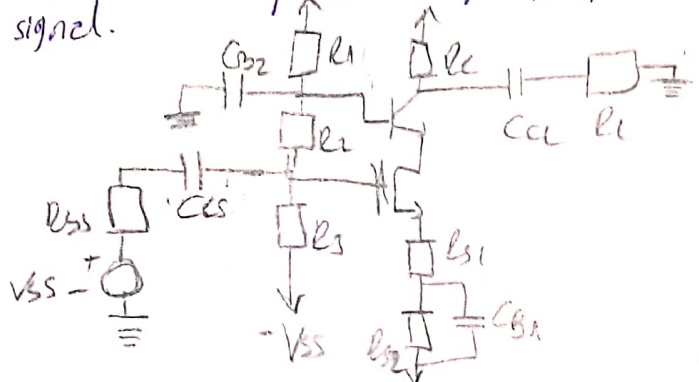
$$\frac{V_{in}}{V_{SS}} = 0 \text{ if } R_L = 0 \quad \underline{A_{TCA,r} = 0}$$

Q4



CS followed by CB in a cascaded amplifier with 2 stages.

HW bonus: Which 2port modelling style fits this circuit best? Answer this question and then compute the input/output impedances and the relevant gain in small signal.



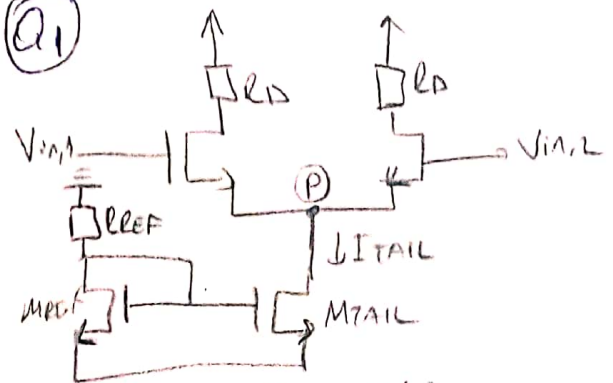
CS-CB cascode

Özel bir limit. Her durumda Q_{n2} sebebiyle $R_1-R_2-R_3$ üzerinde akım artar power budget açısından istenmeyen bir anda güç harcanmıştır.

Mos gücünden bahıldığında 5ohm gibi bir impedans, Custer içinde bulunduğunda $\frac{1}{g_m} \approx 25\Omega$ böylece Mos'de voltage gain olmaz. Tersinin de n tipinde seçilmesiyle ideal $R_{load}=0$ dir. Bu önemlidir.

HWTC #08 Hints and solutions

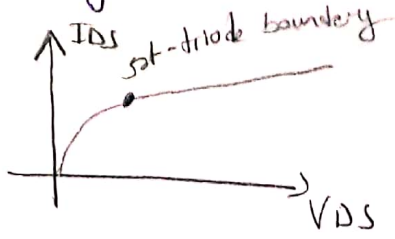
Q1



Akımın sabitlenmesi:
 $V_{GS,REF} > V_{TH,REF}$
 $V_{DG,REF} = 0$
 $V_{DS,REF} - V_{GS,REF} = 0$
 $V_{DS,REF} > V_{GS,REF} - V_{TH,REF}$

Burada MTAIL ve MEEF'in gate ve source'ları biriktire bağlamış. Bu bize V_{GS} ile V_{DS} eşit olmasını sağlayarak DC O.P.'lerinin eşitlenmesini sağlar. Burada hem MEEF'leri hem MTAIL'i birleştiriyor. Disariye kaynağı bağlanıyor. Akımın sabitlenmesi için ise MTAIL ve MEEF'in saturation modunda olması sağlanır.

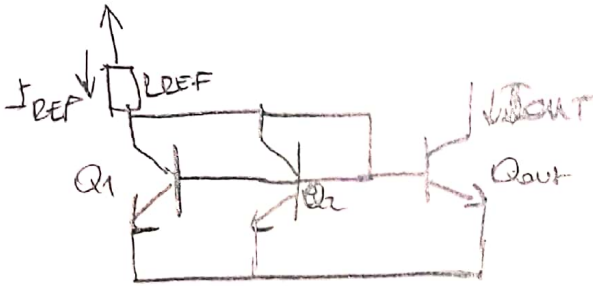
HW BONUS: What is the equation that characterizes that saturation-triode boundary for M_{our} examining fig 1.2?



Burada denklem $V_{DS} = V_{TH}$ bu eşitlik ise saturation'da olduğundan sağlanmalıdır. Saturation modda $V_{DS} = V_{TH}$ eşitliği sağlanır.

Eğer elim sabitlenmek istiyorsa saturation modda olmalıdır. Kontrolü ise bu karakteristikle yapılabilir. Çünkü $V_{DSAT} = V_{TH}$ eşitliği sadece saturation bölgesinde geçerlidir.

Q2



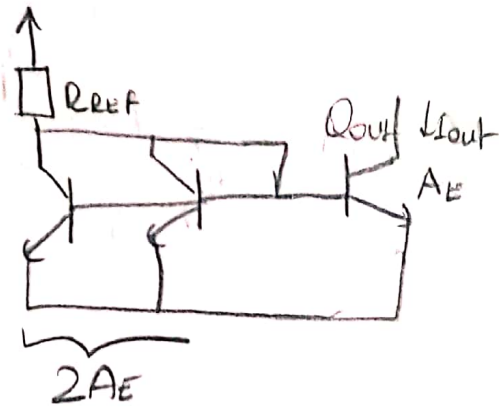
A design for $I_{out} = \frac{I_{REF}}{2}$

Transistörlerin paralel bağlandığı görülüyor. Bunu eşdeğer conductance'ı 2 katına çıkarılmış 1 transistör olarak yorumlayabiliriz. Eşdeğer conductance'ı 1 katına çıkarılan transistör üzerinden daha fazla akım geçer.

I_{REF} için $V_{CE, Q1} = V_{CE, Q2} = 0.7V$ ise I_{REF} 'i R_{REF} ve Q_{REF} belirlemiş olur.
 $Q_{REF1} = Q_{REF2}$ olduğuna göre I_{REF} akımı $\frac{I_{REF}}{2}$ olur. Böylece Q_{out} üzerinden de $\frac{I_{REF}}{2}$ geçer.

HW bonus: why? → Transistörler eşdeğer olmalı çünkü $V_{BE1} = V_{BE2}$ olması sağlandığında $V_{BE1} = V_{BE2}$ zaten sağlanmış olduğundan $Q1$ 'e gelen I_{REF} ise kolektör akımları $\frac{I_{REF}}{2}$ olacaktır. $Q1 = Q2$ bize $I_C = \frac{I_{REF}}{2}$ yi sağlar. $Q1 = Q2 = Q_{out}$ ise Q_{out} 'un $I_{C, out} = \frac{I_{REF}}{2}$ olmasını sağlar bu sayede $I_{out} = \frac{I_{REF}}{2}$ diyebiliriz.

Hw bonus: Compute $\frac{I_{out}}{I_{REF}}$ in terms of β



Bizim özel durumumuzda $Q_{REF} = Q_1$ oldudan $n=1$

$$I_{out} = \frac{I_{REF}}{2 + \frac{3}{\beta^2}}$$

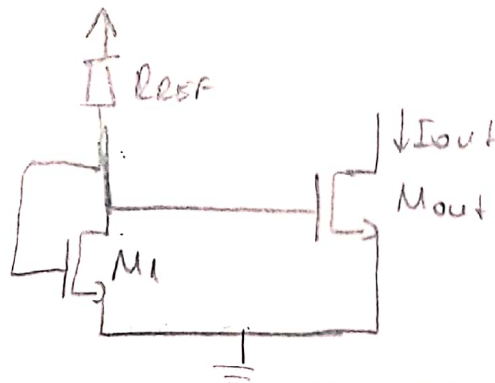
$$\frac{I_{out}}{I_{REF}} = \frac{1}{2 + \frac{3}{\beta^2}}$$

2 \rightarrow Paralel bağlı transist. sayısı

3 \rightarrow Toplam transist. sayısı

Hw bonus: Can we construct a simple current mirror out of an npn and a pnp transistor?

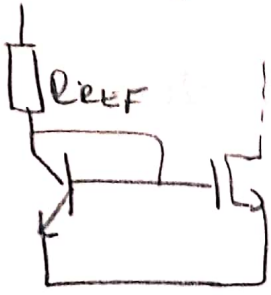
Eğer NMOS ve PMOS transistörler kullanılarak da current mirror tasarlanabilir.



Hw Bonus: Why would not the current mirror in fig 2.1 serve well as a tail current source in a differential amplifier? Any reason for that?

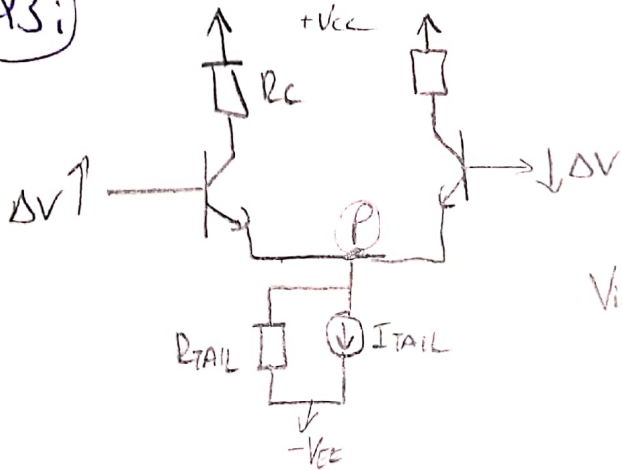
İdeal bir akım kaynağı sabit bir akım sağlar. İdealle sınırsız bir çıkış empedansına sahiptir. Current mirror ise yüklenen çıkış empedansına sahip idealle yalın bir kaynak gibi davranır.

Hubows: Why is the following structure not meaningful

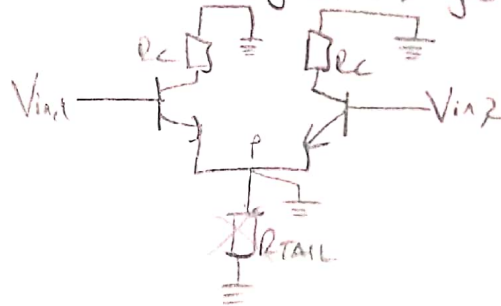


Böyle bir current mirror çalışmaz çünkü bir current mirror devresinde en önemli şey transistörlerin eşdeğer, aynı olmasıdır. Bir NMOS ile npn transistör aynı karakteristikte çalışmaz.

Q3:



$\Delta V_p \approx 0$ P virtual ground olur small signalda ground gibi davranır. Small signal eşdeğer devresi:



Q4: $20 \log_{10} |H(j\omega)| = 10 \log_{10} |H(j\omega)|^2$

power

Burada $\omega \ll \omega_0$ 'da $\omega = \omega_0$ 'a göre davranış buluyor.

$\omega \ll \omega_0$ ise $10 \log_{10} |H(j\omega)|^2 \approx 10 \log_{10} \left| \frac{1}{1} \right|^2 = 0 \text{ dB}$

$\omega = \omega_0$ ise $10 \log_{10} |H(j\omega)|^2 \approx 10 \log_{10} \left| \frac{1}{\sqrt{2}} \right|^2 = -3.02 \text{ dB}$

$\rightarrow 0 - (3.02) = -3.02 \text{ dB}$