COCO 系列文档

MIPS-C 指令集
(版本：1.0)

文档编号：COCO01

高小鹏

北京航空航天大学计算机学院

2014 年

修订记录

正式发布 1.0 版。

目录

A.1 MIPS-C 指令表 5

A.2 MIPS-C 指令图 7

A.3 指令详解(按字母排列) 8

1. ADD：符号加 8
2. ADDI：符号加立即数 8
3. ADDIU：无符号加立即数 8
4. ADDU：无符号加 9
5. AND：与 9
6. ANDI：与立即数 9
7. BEQ：相等时转移 10
8. BGEZ：大于等于 0 时转移 10
9. BGTZ：大于 0 时转移 10
10. BLEZ：小于等于 0 时转移 10
11. BLTZ：小于 0 时转移 11
12. BNE：不等于时转移 11
13. BREAK：断点 11
14. DIV：符号除 12
15. DIVU：无符号除 12
16. ERET：异常返回 12
17. J：跳转 13
18. JAL：跳转并链接 13
19. JALR：跳转并链接 13
20. JR：跳转至寄存器 14
21. LB：加载字节 14
22. LBU：加载无符号字节 14
23. LH：加载半字 14

24. LHU：加载无符号半字 15
25. LUI：立即数加载至高位 15
26. LW：加载字 15
27. MFC0：读 CP0 寄存器 16
28. MFHI：读 HI 寄存器 16
29. MFLO：读 LO 寄存器 16
30. MTC0：写 CP0 寄存器 16
31. MTHI：写 HI 寄存器 17
32. MTLO：写 LO 寄存器 17
33. MULT：符号乘 17
34. MULTU：无符号乘 18
35. NOR：或非 18
36. OR：或 18
37. ORI：或立即数 19
38. SB：存储字节 19
39. SH：存储半字节 19
40. SLL：逻辑左移 19
41. SLLV：逻辑可变左移 20
42. SLT：小于置 1(有符号) 20
43. SLTI：小于立即数置 1(有符号) 20
44. SLTIU：小于立即数置 1(无符号) 21
45. SLTU：小于置 1(无符号) 21
46. SRA：算术右移 21
47. SRAV：算术可变右移 21
48. SRL：逻辑右移 22
49. SRLV：逻辑可变右移 22
50. SUB：符号减 22
51. SUBU：无符号减 23
52. SW：存储字 23
53. SYSCALL：系统调用 23

54.　XOR：异或 24
55.　XORI：异或立即数 24

A.1 MIPS-C 指令表

本附录从 MIPS32 指令集中选择了一些常用指令构成了 MIPS-C 指令集。MIPS-C 可以支持除浮点运算外的绝大多数定点类程序的运行，并且提供了包括 CP0、异常处理等指令，可以支持简单的操作系统的运行。MIPS-C 指令集共包括 55 条指令。从更细致的功能角度，MIPS-C 被划分为 9 个子类。

功能分类	助记符	功能	OPCODE/FUNCT (16 进制)	操作 (VerilogHDL 语法描述)
加载	LB	加载字节	20H	R[rt] = {24{Mem[GPR[rs]+sign_ext(offset)][7]}, Mem[GPR[rs]+sign_ext(offset)][7:0]}
	LBU	加载字节 (无符号)	24H	R[rt] = {24'b0, Mem[GPR[rs]+ sign_ext(offset)][7:0]}
	LH	加载半字	21H	R[rt] = {16{Mem[GPR[rs]+sign_ext(offset)][15]}, Mem[GPR[rs]+sign_ext(offset)][15:0]}
	LHU	加载半字 (无符号)	25H	R[rt] = {16'b0, Mem[GPR[rs]+ sign_ext(offset)][15:0]}
	LW	加载字	23H	R[rt] = Mem[GPR[rs]+sign_ext(offset)]
保存	SB	存储字节	28H	Mem[GPR[rs]+sign_ext(offset)][7:0] = R[rt][7:0]
	SH	存储半字	29H	Mem[GPR[rs]+sign_ext(offset)][15:0] = R[rt][15:0]
	SW	存储字	2BH	Mem[GPR[rs]+sign_ext(offset)] = R[rt]
R-R 运算	ADD	加	0/20H	GPR[rd] = GPR[rs] + GPR[rt]
	ADDU	无符号加	0/21H	GPR[rd] = GPR[rs] + GPR[rt]
	SUB	减	0/22H	GPR[rd] = GPR[rs] - GPR[rt]
	SUBU	无符号减	0/23H	GPR[rd] = GPR[rs] - GPR[rt]
	MULT	乘	0/18H	{HI, LO} = GPR[rs] × GPR[rt]
	MULTU	乘(无符号)	0/19H	{HI, LO} = GPR[rs] × GPR[rt]
	DIV	除	0/1AH	{HI, LO} = GPR[rs] / GPR[rt]
	DIVU	除(无符号)	0/1BH	{HI, LO} = GPR[rs] / GPR[rt]
	SLT	小于置 1	0/2AH	GPR[rd] = (GPR[rs] < GPR[rt]) ? 1:0
	SLTU	小于置 1 (无符号)	0/2BH	GPR[rd] = (GPR[rs] < GPR[rt]) ? 1:0
	SLL	逻辑左移	0/0H	GPR[rd] = {GPR[rt][31-s:0], s{0}}
	SRL	逻辑右移	0/2H	GPR[rd] = {s{0}, GPR[rt][31:s]}
	SRA	算术右移	0/3H	GPR[rd] = {s{GPR[rt][31]}, GPR[rt][31:s]}
	SLLV	逻辑可变左移	0/4H	GPR[rd] = {GPR[rt][31-v:0], v{0}}
	SRLV	逻辑可变右移	0/6H	GPR[rd] = {v{0}, GPR[rt][31:v]}
	SRAV	算术可变右移	0/7H	GPR[rd] = {v{GPR[rt][31]}, GPR[rt][31:v]}
	AND	与	0/24H	GPR[rd] = GPR[rs] & GPR[rt]
	OR	或	0/25H	GPR[rd] = GPR[rs] | GPR[rt]
	XOR	异或	0/26H	GPR[rd] = GPR[rs] ^ GPR[rt]
	NOR	或非	0/27H	GPR[rd] = ~(GPR[rs] | GPR[rt])
R-I	ADDI	加立即数	8H	GPR[rt] = GPR[rs] + SignExt(Imm)

运算	ADDIU	加立即数(无符号)	9H	GPR[rt] = GPR[rs] + SignExt(Imm)
	ANDI	与立即数	CH	GPR[rt] = GPR[rs] & ZeroExt(Imm)
	ORI	或立即数	DH	GPR[rt] = GPR[rs] | ZeroExt(Imm)
	XORI	异或立即数	EH	GPR[rt] = GPR[rs] ^ ZeroExt(Imm)
	LUI	立即数加载至高位	FH	GPR[rt] = {imm, 16'b0}
	SLTI	小于立即数置 1	AH	GPR[rt] = (GPR[rs] < SignExt(Imm)) ? 1 : 0
	SLTIU	小于立即数置 1(无符号)	BH	GPR[rt] = (GPR[rs] < SignExt(Imm)) ? 1 : 0
分支	BEQ	等于转移	4H	if (GPR[rs] == GPR[rt]) PC = PC + 4 + BranchAddr
	BNE	不等转移	5H	if (GPR[rs] != GPR[rt]) PC = PC + 4 + BranchAddr
	BLEZ	小于等于 0 转移	6H	if (GPR[rs] <= 0) PC = PC + 4 + BranchAddr
	BGTZ	大于 0 转移	7H	if (GPR[rs] > 0) PC = PC + 4 + BranchAddr
	BLTZ	小于 0 转移	特殊编码①	if (GPR[rs] <0) PC = PC + 4 + BranchAddr
	BGEZ	大于等于 0 转移	特殊编码②	if (GPR[rs] >= 0) PC = PC + 4 + BranchAddr
跳转	J	跳转	2H	PC = JumpAddr
	JAL	跳转并链接	3H	PC = JumpAddr; GPR[31] = PC + 4
	JALR	跳转并链接寄存器	0/9H	PC = GPR[rs]; GPR[rd] = PC + 4
	JR	跳转寄存器	0/8H	PC = GPR[rs]
传输	MFHI	读 HI 寄存器	0/10H	GPR[rd] = HI
	MFLO	读 LO 寄存器	0/12H	GPR[rd] = LO
	MTHI	写 HI 寄存器	0/11H	HI = GPR[rs]
	MTLO	写 LO 寄存器	0/13H	LO = GPR[rs]
特权	ERET	异常返回	10/18H	PC = EPC；还需要对 CP0 的其他寄存器做处理
	MFC0	读 CP0 寄存器	特殊编码③	GPR[rt] = CP0[rd]
	MTC0	写 CP0 寄存器	特殊编码④	CP0[rd] = GPR[rt]
陷阱	BREAK	断点异常	0/DH	EPC = PC+4; PC = 异常处理地址; CP0 的其他寄存器做处理
	SYSCALL	系统调用异常	0/CH	EPC = PC+4; PC = 异常处理地址; CP0 的其他寄存器做处理

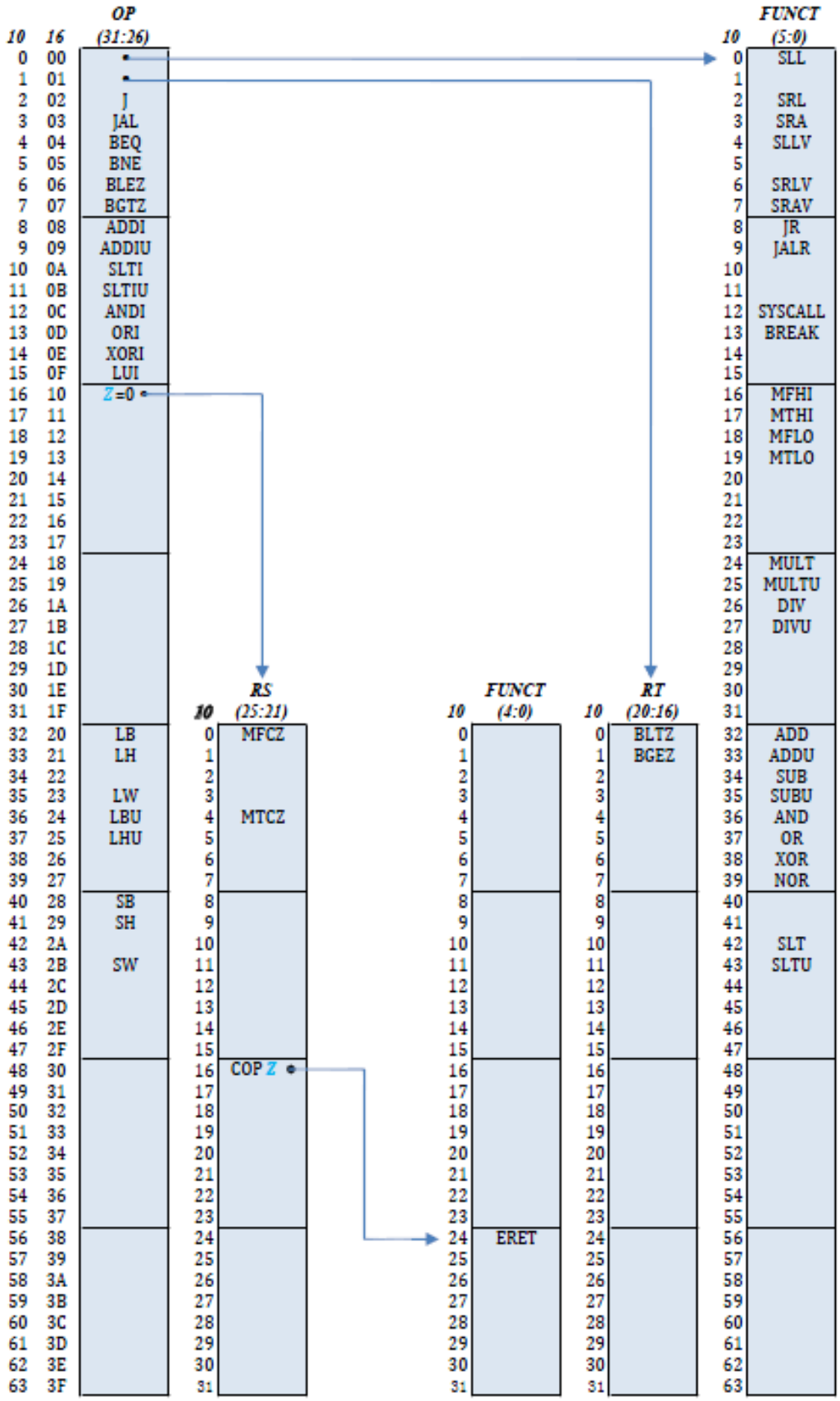
①BLTZ：$INSTR_{31..26}/INSTR_{20..16}$＝01/00H

②BGEZ：$INSTR_{31..26}/INSTR_{20..16}$＝01/01H

③MFC0：$INSTR_{31..26}/INSTR_{25..21}$＝10/00H

④MTC0：$INSTR_{31..26}/INSTR_{25..21}$＝10/04H

A.2 MIPS-C 指令图


OP
(31:26)
FUNCT
(5:0)
SLL
SRL
SRA
SLLV
SRLV
SRAV
J
JAL
BEQ
BNE
BLEZ
BGTZ
ADDI
ADDIU
SLTI
SLTIU
ANDI
ORI
XORI
LUI
JR
JALR
SYSCALL
BREAK
Z=0
MFHI
MTHI
MFLO
MTLO
MULT
MULTU
DIV
DIVU
RS
(25:21)
FUNCT
(4:0)
RT
(20:16)
MFCZ
MTCZ
BLTZ
BGEZ
LB
LH
LW
LBU
LHU
SB
SH
SW
ADD
ADDU
SUB
SUBU
AND
OR
XOR
NOR
SLT
SLTU
COP Z
ERET

A.3 指令详解(按字母排列)

55 条 MIPS-C 指令按字母排序。每条指令均包括指令编码(encoding)、格式(format)、描述(description)、操作(operation)、示例(example)和其他(note)。其中最为重要的描述和操作部分。描述部分用 RTL(Register Transfer Language)方式定义了指令的基本操作语义，操作部分则用 RTL 定义了指令的详细操作语义。

1. ADD：符号加

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	add 100000
	6	5	5	5	5	6
格式	`add rd, rs, rt`					
描述	`GPR[rd] ← GPR[rs]+GPR[rt]`					

操作	`temp ← (GPR[rs]`$_{31}$`‖GPR[rs]) + (GPR[rt]`$_{31}$`‖GPR[rt])`
	`if temp`$_{32}$ ≠ `temp`$_{31}$ `then`
	`  SignalException(IntegerOverflow)`
	`else`
	`  GPR[rd] ← temp`$_{31..0}$
	`endif`					

示例	`add $s1, $s2, $s3`					
其他	`temp`$_{32}$≠ `temp`$_{31}$ 代表计算结果溢出。 如果不考虑溢出，则 `add` 与 `addu` 等价。					

2. ADDI：符号加立即数

编码	31 26	25 21	20 16	15	0
	addi 001000	rs	rt	immediate	
	6	5	5	16	
格式	`addi rt, rs, immediate`				
描述	`GPR[rt] ← GPR[rs]+ immediate`				

操作	`temp ← (GPR[rs]`$_{31}$`‖GPR[rs]) + sign_extend(immediate)`
	`if temp`$_{32}$ ≠ `temp`$_{31}$ `then`
	`  SignalException(IntegerOverflow)`
	`else`
	`  GPR[rt] ← temp`$_{31..0}$
	`endif`				

示例	`addi $s1, $s2, -1`				
其他	`temp`$_{32}$ ≠ `temp`$_{31}$ 代表计算结果溢出。 如果不考虑溢出，则 `addi` 与 `addiu` 等价。				

3. ADDIU：无符号加立即数

编码	31 26	25 21	20 16	15	0
	addiu 001001	rs	rt	immediate	

	6	5	5	16
格式	addiu rt, rs, immediate			
描述	GPR[rt] ← GPR[rs]+ immediate			
操作	GPR[rt] ← GPR[rs] + sign_extend(immediate)			
示例	addiu $s1, $s2, 0x3FFF			
其他	“无符号”是一个误导，其本意是不考虑溢出。			

4. ADDU：无符号加

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	addu 100001
	6	5	5	5	5	6
格式	addu rd, rs, rt					
描述	GPR[rd] ← GPR[rs] + GPR[rt]					
操作	GPR[rd] ← GPR[rs] + GPR[rt]					
示例	addu $s1, $s2, $s3					
其他						

5. AND：与

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	and 100100
	6	5	5	5	5	6
格式	and rd, rs, rt					
描述	GPR[rd] ← GPR[rs] AND GPR[rt]					
操作	GPR[rd] ← GPR[rs] AND GPR[rt]					
示例	and $s1, $s2, $s3					
其他						

6. ANDI：与立即数

编码	31 26	25 21	20 16	15 0
	andi 001100	rs	rt	immediate
	6	5	5	16
格式	andi rt, rs, immediate			
描述	GPR[rt] ← GPR[rs] AND immediate			
操作	GPR[rt] ← GPR[rs] AND zero_extend(immediate)			
示例	andi $s1, $s2, 0x55AA			
其他				

7. BEQ：相等时转移

编码	31 26	25 21	20 16	15 0
	beq 000100	rs	rt	offset
	6	5	5	16
格式	beq rs, rt, offset			
描述	if (GPR[rs] == GPR[rt]) then 转移			

操作	if (GPR[rs] == GPR[rt])
	PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	PC ← PC + 4			

示例	beq $s1, $s2, -2			
其他				

8. BGEZ：大于等于 0 时转移

编码	31 26	25 21	20 16	15 0
	000001	rs	bgez 00001	offset
	6	5	5	16
格式	bgez rs, offset			
描述	if (GPR[rs] >= 0) then 转移			

操作	if (GPR[rs] >= 0)
	PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	PC ← PC + 4			

示例	bgez $s1, -2			
其他				

9. BGTZ：大于 0 时转移

编码	31 26	25 21	20 16	15 0
	bgtz 000111	rs	0 00000	offset
	6	5	5	16
格式	bgtz rs, offset			
描述	if (GPR[rs] > 0) then 转移			

操作	if (GPR[rs] > 0)
	PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	PC ← PC + 4			

示例	bgtz $s1, -2			
其他				

10. BLEZ：小于等于 0 时转移

编码	31 26	25 21	20 16	15 0

	blez 000110	rs	0 00000	offset
	6	5	5	16
格式	blez rs, offset			
描述	if (GPR[rs] <= 0) then 转移			

操作	if (GPR[rs] <= 0)
	  PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	  PC ← PC + 4			

示例	blez $s1, -2			
其他				

11. BLTZ：小于 0 时转移

编码	31 26	25 21	20 16	15 0
	000001	rs	bltz 00000	offset
	6	5	5	16
格式	bltz rs, offset			
描述	if (GPR[rs] < 0) then 转移			

操作	if (GPR[rs] < 0)
	  PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	  PC ← PC + 4			

示例	bltz $s1, -2			
其他				

12. BNE：不等于时转移

编码	31 26	25 21	20 16	15 0
	bne 000101	rs	rt	offset
	6	5	5	16
格式	bne rs, rt, offset			
描述	if (GPR[rs] ≠ GPR[rt]) then 转移			

操作	if (GPR[rs] ≠ GPR[rt])
	  PC ← PC + 4 + sign_extend(offset‖0^2)
	else
	  PC ← PC + 4			

示例	bne $s1, $s2, 8			
其他				

13. BREAK：断点

编码	31 26	25 6	5 0
	SPECIAL 000000	code	BREAK 001101
	6	20	6

格式	break
描述	产生断点异常
操作	SignalException(breakpoint)
示例	break
其他	

14. DIV：符号除

编码	31 26	25 21	20 16	15 6	5 0	
	special 000000	rs	rt	0 00 0000 0000	div 011010	
	6	5	5	10	6	
格式	div rs, rt					
描述	(HI, LO) ← GPR[rs] / GPR[rt] 商存放在LO寄存器，余数存放在HI寄存器					
操作	LO← GPR[rs]div GPR[rt] HI← GPR[rs]mod GPR[rt]					
示例	div $s1, $s2					
其他	如果 GPR[rt]为 0，则 HI/LO 结果不可预料。					

15. DIVU：无符号除

编码	31 26	25 21	20 16	15 6	5 0	
	special 000000	rs	rt	0 00 0000 0000	divu 011011	
	6	5	5	10	6	
格式	divu rs, rt					
描述	(HI, LO)← GPR[rs] / GPR[rt] 商存放在LO寄存器，余数存放在HI寄存器					
操作	LO← (0‖GPR[rs]) div (0‖GPR[rt]) HI← (0‖GPR[rs]) mod (0‖GPR[rt])					
示例	divu $s1, $s2					
其他	因为 divu 为无符号除法，所以对其进行 0 扩展 1 位后再进行运算。					

16. ERET：异常返回

编码	31 26	25 21	20 16	15 11	10 6	5 0
	COP0 010000	80000 1000 0000 0000 0000 0000				eret 011000
	6	20				6
格式	eret					
描述	eret 将保存在 CP0 的 EPC 寄存器中的现场(被中断指令的下一条地址)写入 PC，从而实现从中断、异常或指令执行错误的处理程序中返回。					
操作	PC ← CP0[epc]					

示例	eret
其他	当程序被硬件中断、执行 sc 指令、指令执行异常(如除 0)时，PC 将被保存在 EPC 中。【注意】如果是硬件中断和 SC，EPC 中保存的 PC+4；如果是指令执行异常(如除零、异常等)，则保存 PC。

17. J：跳转

编码	31 26 25 0	
	j 000010	instr_index
	6	26
格式	j target	
描述	j 指令是 PC 相关的转移指令。当把 4GB 划分为 16 个 256MB 区域，j 指令可以在当前 PC 所在的 256MB 区域内任意跳转。	
操作	PC ← PC31..28||instr_index||0^2	
示例	j Loop_End	
其他	如果需要跳转范围超出了当前 PC 所在的 256MB 区域内时，可以使用 JR 指令。	

18. JAL：跳转并链接

编码	31 26 25 0	
	jal 000011	instr_index
	6	26
格式	jal target	
描述	jal 指令是函数指令，PC 转向被调用函数，同时将当前 PC+4 保存在 GPR[31]中。当把 4GB 划分为 16 个 256MB 区域，jal 指令可以在当前 PC 所在的 256MB 区域内任意跳转。	
操作	PC ← PC31..28||instr_index||0^2 GPR[31] ← PC + 4	
示例	jal my_function_name	
其他	jal 与 jr 配套使用。jal 用于调用函数，jr 用于函数返回。当所调用的函数地址超出了当前 PC 所在的 256MB 区域内时，可以使用 jalr 指令。	

19. JALR：跳转并链接

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	0 00000	rd	0 00000	jalr 001001
	6	5	5	5	5	6
格式	jalr rd, rs					
描述	jalr 指令是函数指令，PC 转向被调用函数(函数入口地址保存在 GPR[rs]中)，同时将当前 PC+4 保存在 GPR[rd]中。					
操作	PC ← GPR[rs] GPR[rd] ← PC + 4					
示例	jalr $s1, $31					

其他	jalr 与 jr 配套使用。jal 用于调用函数，jr 用于函数返回。

20. JR：跳转至寄存器

编码	31 26	25 21	20 11	10 6	5 0
	special 000000	rs	0 00 0000 0000	0 00000	jr 001000
	6	5	10	5	6
格式	`jr rs`				
描述	`PC ← GPR[rs]`				
操作	`PC ← GPR[rs]`				
示例	`jr $31`				
其他	jr 与 jal/jalr 配套使用。jal/jalr 用于调用函数，jr 用于函数返回。				

21. LB：加载字节

编码	31 26	25 21	20 16	15 0
	lb 100000	base	rt	offset
	6	5	5	16
格式	`lb rt, offset(base)`			
描述	`GPR[rt] ← memory[GPR[base]+offset]`			

操作	`Addr ← GPR[base] + sign_ext(offset)`
	`memword ← memory[Addr]`
	`byte ← Addr`$_{1..0}$
	`GPR[rt] ← sign_ext(memword`$_{7+8*byte..8*byte}$`)`			

示例	lb $v1, 3($s0)			

22. LBU：加载无符号字节

编码	31 26	25 21	20 16	15 0
	lbu 100100	base	rt	offset
	6	5	5	16
格式	`lbu rt, offset(base)`			
描述	`GPR[rt] ← memory[GPR[base]+offset]`			

操作	`Addr ← GPR[base] + sign_ext(offset)`
	`memword ← memory[Addr]`
	`byte ← Addr`$_{1..0}$
	`GPR[rt] ← zero_ext(memword`$_{7+8*byte..8*byte}$`)`			

示例	lbu $v1, 3($s0)			

23. LH：加载半字

编码	31 26	25 21	20 16	15 0
	lh 100001	base	rt	offset

	6	5	5	16
格式	lh rt, offset(base)			
描述	GPR[rt] ← memory[GPR[base]+offset]			
操作	Addr ← GPR[base] + sign_ext(offset) memword ← memory[Addr] byte ← $Addr_1$ GPR[rt] ← sign_ext(memword$_{15+16*byte..16*byte}$)			
示例	lh $v1, 3($s0)			
约束	Addr 必须是 2 的倍数(即 $Addr_0$ 必须为 0)，否则产生地址错误异常			

24. LHU：加载无符号半字

编码	31 26	25 21	20 16	15 0
	lhu 100101	base	rt	offset
	6	5	5	16
格式	lhu rt, offset(base)			
描述	GPR[rt] ← memory[GPR[base]+offset]			
操作	Addr ← GPR[base] + sign_ext(offset) memword ← memory[Addr] byte ← $Addr_1$ GPR[rt] ← zero_ext(memword$_{15+16*byte..16*byte}$)			
示例	lhu $v1, 2($s0)			
约束	Addr 必须是 2 的倍数(即 $Addr_0$ 必须为 0)，否则产生地址错误异常			

25. LUI：立即数加载至高位

编码	31 26	25 21	20 16	15 0
	lui 001111	0 00000	rt	immediate
	6	5	5	16
格式	lui rt, immediate			
描述	GPR[rt] ← immediate‖0^{16}			
操作	GPR[rt] ← immediate‖0^{16}			
示例	lui $s1, 0x55AA			
其他				

26. LW：加载字

编码	31 26	25 21	20 16	15 0
	lw 100011	base	rt	offset
	6	5	5	16
格式	lw rt, offset(base)			
描述	GPR[rt] ← memory[GPR[base]+offset]			
操作	Addr ← GPR[base] + sign_ext(offset)			

	GPR[rt] ← memory[Addr]
示例	lw $v1, 8($s0)
约束	Addr 必须是 4 的倍数(即 $Addr_{1..0}$ 必须为 00)，否则产生地址错误异常

27. MFC0：读 CP0 寄存器

编码	31 26	25 21	20 16	15 11	10 0
	COP0 010000	mfc0 00000	rt	rd	0 0 0000 0000
	6	5	5	5	11
格式	mfc0 rt, rd				
描述	GPR[rt] ← CP0[rd]				
操作	GPR[rt] ← CP0[rd]				
示例	mfc0 $s1, $1				
其他					

28. MFHI：读 HI 寄存器

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	0 00 0000 0000		rd	0 00000	mfhi 010000
	6	10		5	5	6
格式	mfhi rd					
描述	GPR[rd]← HI					
操作	GPR[rd]← HI					
示例	mfhi $s1					
其他	当乘法/除法计算完毕后，需要用 mfhi 读取相应的结果。					

29. MFLO：读 LO 寄存器

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	0 00 0000 0000		rd	0 00000	mflo 010010
	6	10		5	5	6
格式	mflo rd					
描述	GPR[rd]← LO					
操作	GPR[rd]← LO					
示例	mflo $s1					
其他	当乘法/除法计算完毕后，需要用 mflo 读取相应的结果。					

30. MTC0：写 CP0 寄存器

编码	31 26	25 21	20 16	15 11	10 0
	COP0 010000	mtc0 00100	rt	rd	0 0 0000 0000
	6	5	5	5	11
格式	mtc0 rt, rd				
描述	CP0[rd] ← GPR[rt]				
操作	CP0[rd] ← GPR[rt]				
示例	mtc0 $s1, $1				
其他					

31. MTHI：写 HI 寄存器

编码	31 26	25 21	20 15	11 10 6	5 0
	special 000000	rs	0 000 0000 0000 0000		mthi 010001
	6	5	15		6
格式	mthi rs				
描述	HI ← GPR[rs]				
操作	HI ← GPR[rs]				
示例	mthi $s1				
其他	mthi/mtlo 只在进行中断响应是需要使用。此时与 mfhi/mflo 配套使用确保被中断程序的乘除法运算在中断响应结束后能够得到正确结果。				

32. MTLO：写 LO 寄存器

编码	31 26	25 21	20 15	11 10 6	5 0
	special 000000	rs	0 000 0000 0000 0000		mtlo 010011
	6	5	15		6
格式	mtlo rs				
描述	LO ← GPR[rs]				
操作	LO ← GPR[rs]				
示例	mtlo $s1				
其他	mthi/mtlo 只在进行中断响应是需要使用。此时与 mfhi/mflo 配套使用确保被中断程序的乘除法运算在中断响应结束后能够得到正确结果。				

33. MULT：符号乘

编码	31 26	25 21	20 16	15 6	5 0
	special 000000	rs	rt	0 00 0000 0000	mult 011000
	6	5	5	10	6
格式	mult rs, rt				
描述	(HI, LO)← GPR[rs]×GPR[rt]				

	乘积低32位存放在LO寄存器，高32位存放在HI寄存器。所有操作数均为有符号数。
操作	prod ← GPR[rs]× GPR[rt] HI ← $prod_{63..32}$ LO ← $prod_{31..0}$
示例	mult $s1, $s2
其他	

34. MULTU：无符号乘

编码	31 26	25 21	20 16	15 6	5 0	
	special 000000	rs	rt	0 00 0000 0000	multu 011001	
	6	5	5	10	6	
格式	multu rs, rt					
描述	(HI, LO)← GPR[rs]×GPR[rt] 乘积低32位存放在LO寄存器，高32位存放在HI寄存器。所有操作数均为无符号数。					
操作	prod ← (0‖GPR[rs])×(0‖GPR[rt]) HI ← $prod_{63..32}$ LO ← $prod_{31..0}$					
示例	multu $s1, $s2					
其他	因为 multu 为无符号乘法，所以对其进行 0 扩展 1 位后再进行运算。					

35. NOR：或非

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	nor 100111
	6	5	5	5	5	6
格式	nor rd, rs, rt					
描述	GPR[rd] ← GPR[rs] NOR GPR[rt]					
操作	GPR[rd] ← GPR[rs] NOR GPR[rt]					
示例	nor $s1, $s2, $s3					
其他						

36. OR：或

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	or 100101
	6	5	5	5	5	6
格式	or rd, rs, rt					
描述	GPR[rd] ← GPR[rs] OR GPR[rt]					
操作	GPR[rd] ← GPR[rs] OR GPR[rt]					

示例	`or $s1, $s2, $s3`
其他	

37. ORI：或立即数

编码	31 26	25 21	20 16	15 0	
	ori 001101	rs	rt	immediate	
	6	5	5	16	
格式	`ori rt, rs, immediate`				
描述	`GPR[rt] ← GPR[rs] OR immediate`				
操作	`GPR[rt] ← GPR[rs] OR zero_extend(immediate)`				
示例	`ori $s1, $s2, 0x55AA`				
其他					

38. SB：存储字节

编码	31 26	25 21	20 16	15 0	
	sb 101000	base	rt	offset	
	6	5	5	16	
格式	`sb rt, offset(base)`				
描述	`memory[GPR[base]+offset] ← GPR[rt]`				
操作	`Addr ← GPR[base] + sign_extend(offset)` `byte← Addr`$_{1..0}$ `memory[Addr]`$_{7+8*byte..8*byte}$ `← GPR[rt]`$_{7:0}$				
示例	`sb $v1, 3($s0)`				

39. SH：存储半字节

编码	31 26	25 21	20 16	15 0	
	sh 101001	base	rt	offset	
	6	5	5	16	
格式	`sh rt, offset(base)`				
描述	`memory[GPR[base]+offset] ← GPR[rt]`				
操作	`Addr ← GPR[base] + sign_extend(offset)` `byte ← Addr`$_1$ `memory[Addr]`$_{15+16*byte..16*byte}$ `← GPR[rt]`$_{15:0}$				
示例	`sh $v1, 24($s0)`				
约束	Addr 必须是 2 的倍数(即 $Addr_0$ 必须为 0)，否则产生地址错误异常				

40. SLL：逻辑左移

编码	31 26	25 21	20 16	15 11	10 6	5 0						

	special 000000	0	rt	rd	s	sll 000000
	6	00000	5	5	5	6
格式	sll rd, rt, s					
描述	GPR[rd] ← GPR[rt] << s					
操作	GPR[rd] ← $GPR[rt]_{(31-s)..0} \| 0^{s}$					
示例	sll $s1, $s2, 5					
其他	sll $0, $0, 0 对应的指令码是 0x0000_0000，也被认为是 NOP(空操作指令)。该指令有时被用于空循环，有时被编译器用于与体系结构相关的编译优化。					

41. SLLV：逻辑可变左移

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	sllv 000100
	6	5	5	5	5	6
格式	sllv rd, rt, rs					
描述	GPR[rd] ← GPR[rt] << GPR[rs]					
操作	s ← $GPR[rs]_{4..0}$ GPR[rd] ← $GPR[rt]_{(31-s)..0} \| 0^{s}$					
示例	sllv $s1, $s2, $s3					
其他	GPR[rs]的位 31 至位 5 被忽略。					

42. SLT：小于置 1(有符号)

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	00000	slt 101010
	6	00000	5	5	5	6
格式	slt rd, rs, rt					
描述	GPR[rd] ← (GPR[rs] < GPR[rt])					
操作	GPR[rd] ← (GPR[rs] < GPR[rt]) ? $0^{31} \| 1$: 0^{32}					
示例	slt $s1, $s2, $s3					
其他						

43. SLTI：小于立即数置 1(有符号)

编码	31 26	25 21	20 16	15 0
	slti 001010	rs	rt	immediate
	6	5	5	16
格式	slti rt, rs, immediate			
描述	GPR[rt] ← (GPR[rs] < immediate)			
操作	GPR[rt] ← (GPR[rs] < sign_extend(immediate)) ? $0^{31} \| 1$: 0^{32}			

示例	`slti $s1, $s2, 0x55AA`
其他	

44. SLTIU：小于立即数置 1(无符号)

编码	31 26	25 21	20 16	15 0	
	sltiu 001011	rs	rt	immediate	
	6	5	5	16	
格式	`sltiu rt, rs, immediate`				
描述	`GPR[rt] ← (GPR[rs] < immediate)`				
操作	`GPR[rt] ← (0‖GPR[rs]< 0‖sign_extend(immediate)) ? 0`^{31}`‖1 : 0`^{32}				
示例	`sltiu $s1, $s2, 0xAABB`				
其他	“无符号”是误导				

45. SLTU：小于置 1(无符号)

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	00000	sltu 101011
	6	00000	5	5	5	6
格式	`sltu rd, rs, rt`					
描述	`GPR[rd] ← (GPR[rs] < GPR[rt])`					
操作	`GPR[rd] ← (0‖GPR[rs]< 0‖GPR[rt]) ? 0`^{31}`‖1 : 0`^{32}					
示例	`sltu $s1, $s2, $s3`					
其他						

46. SRA：算术右移

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	0	rt	rd	s	sra 000011
	6	00000	5	5	5	6
格式	`sra rd, rt, s`					
描述	`GPR[rd] ← GPR[rt] >> s`					
操作	`GPR[rd] ←` $GPR[rt]_{31}^{s} \| GPR[rt]_{31..s}$					
示例	`sra $s1, $s2, 5`					
其他						

47. SRAV：算术可变右移

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special	rs	rt	rd	00000	srav

	000000					000111
	6	5	5	5	5	6
格式	srav rd, rt, rs					
描述	GPR[rd] ← GPR[rt] >> GPR[rs]					
操作	s ← $GPR[rs]_{4..0}$ $GPR[rd] \leftarrow GPR[rt]_{31}^{s} \| GPR[rt]_{31..s}$					
示例	srav $s1, $s2, $s3					
其他	GPR[rs]的位 31 至位 5 被忽略。					

48. SRL：逻辑右移

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	0	rt	rd	s	srl 000010
	6	00000	5	5	5	6
格式	srl rd, rt, s					
描述	GPR[rd] ← GPR[rt] >> s					
操作	$GPR[rd] \leftarrow 0^{s} \| GPR[rt]_{31..s}$					
示例	srl $s1, $s2, 5					
其他						

49. SRLV：逻辑可变右移

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	00000	srlv 000110
	6	5	5	5	5	6
格式	srlv rd, rt, rs					
描述	GPR[rd] ← GPR[rt] >> GPR[rs]					
操作	s ← $GPR[rs]_{4..0}$ $GPR[rd] \leftarrow 0^{s} \| GPR[rt]_{31..s}$					
示例	srlv $s1, $s2, $s3					
其他	GPR[rs]的位 31 至位 5 被忽略。					

50. SUB：符号减

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	sub 100010
	6	5	5	5	5	6
格式	sub rd, rs, rt					
描述	GPR[rd] ← GPR[rs] - GPR[rt]					

操作	temp ← (GPR[rs]$_{31}$‖GPR[rs]) - (GPR[rt]$_{31}$‖GPR[rt])
	if temp$_{32}$ ≠ temp$_{31}$ then
	  SignalException(IntegerOverflow)
	else
	  GPR[rd] ← temp$_{31..0}$
	endif

示例	sub $s1, $s2, $s3
其他	temp$_{32}$ ≠ temp$_{31}$ 代表计算结果溢出。 如果不考虑溢出，则 sub 与 subu 等价。

51. SUBU：无符号减

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	subu 100011
	6	5	5	5	5	6
格式	subu rd, rs, rt					
描述	GPR[rd] ← GPR[rs] - GPR[rt]					
操作	GPR[rd] ← GPR[rs] - GPR[rt]					
示例	subu $s1, $s2, $s3					
其他	subu 不考虑减法溢出。例如 0x0000_0000 - 0xFFFF_FFFF = 0x0000_0001，即结果为非负值。					

52. SW：存储字

编码	31 26	25 21	20 16	15 0
	sw 101011	base	rt	offset
	6	5	5	16
格式	sw rt, offset(base)			
描述	memory[GPR[base]+offset] ← GPR[rt]			
操作	Addr ← GPR[base] + sign_ext(offset) memory[Addr] ← GPR[rt]			
示例	sw $v1, 8($s0)			
约束	Addr 必须是 4 的倍数(即 Addr$_{1..0}$ 必须为 00)，否则产生地址错误异常			

53. SYSCALL：系统调用

编码	31 26	25 6	5 0
	SPECIAL 000000	code	SYSCALL 001100
	6	20	6
格式	syscall		
描述	产生系统调用异常		
操作	SignalException(systemcall)		
示例	syscall		

其他	

54. XOR：异或

编码	31 26	25 21	20 16	15 11	10 6	5 0
	special 000000	rs	rt	rd	0 00000	xor 100110
	6	5	5	5	5	6
格式	`xor rd, rs, rt`					
描述	`GPR[rd] ← GPR[rs] XOR GPR[rt]`					
操作	`GPR[rd] ← GPR[rs] XOR GPR[rt]`					
示例	`xor $s1, $s2, $s3`					
其他						

55. XORI：异或立即数

编码	31 26	25 21	20 16	15 0
	xori 001110	rs	rt	immediate
	6	5	5	16
格式	`xori rt, rs, immediate`			
描述	`GPR[rt] ← GPR[rs] XOR immediate`			
操作	`GPR[rt] ← GPR[rs] XOR zero_extend(immediate)`			
示例	`xori $s1, $s2, 0x55AA`			
其他				