

PLANO DE ENSINO

Curso: ANÁLISE E DESENVOLVIMENTO DE SISTEMAS			
Componente Curricular: ARQUITETURA DE COMPUTADORES			
Professor (a) Responsável: DIEGO ALVES DA SILVA			
Período	Turma	Ano	Semestre
Carga Horária Semestral			
Aulas Teóricas e Práticas	Atividades Extra Classe Orientadas	Carga Horária Total	Número de Aulas Semanais
66	14	80	04
<p>EMENTA: Lógica digital e Álgebra Booleana. Portas lógicas. Circuitos combinatórios. Circuitos Digitais Básicos: multiplexador, decodificador, memória, matriz lógica programável, somador. Circuitos Sequenciais: flipflop, registradores, contadores. Introdução ao Estudo do Funcionamento do Computador. Evolução e desempenho de computadores. O Nível de Microarquitetura do Computador. Barramentos do Sistema. Entrada e Saída. Organização das Memórias: interna e externa. Estrutura e funcionamento da CPU. Introdução à Linguagem de Máquina. Interface com o Sistema Operacional.</p>			
<p>OBJETIVOS: A disciplina de Arquitetura de computadores tem como objetivo principal proporcionar ao aluno o entendimento no que tange o hardware que compõe um sistema computacional. Apresentar o funcionamento dos vários módulos que compõem o sistema computacional e ao mesmo desenvolver uma visão crítica sobre os requisitos necessários de desempenho de um software associado a um sistema computacional, oferecendo ao aluno possibilidades de identificar o impacto de diferentes mecanismos e estruturas de hardware dentro de um sistema computacional. Como objetivos específicos temos a compreensão da eletrônica digital (Álgebra Booleana), e a implementação em nível lógico dos sistemas digitais (Sequenciais e combinatórios).</p>			
<p>CONTEÚDO PROGRAMÁTICO:</p> <ol style="list-style-type: none">Nível lógico digital:<ol style="list-style-type: none">Introdução à sistemas de numeração, conversão de números.Introdução à equações booleanas e tabela verdade.Introdução à portas lógicas e circuitos.Simplificação de circuitos lógicos.Circuitos Sequenciais (Flip Flop, Registradores e Contadores)Circuitos Combinatórios (Multiplexadores, Codificadores e Decodificadores).Organização de sistemas de computadores:<ol style="list-style-type: none">Processadores.Arquitetura de Von Neumann.Memória primária.Memória secundária.Entrada/saída.			

3. Nível de microarquitetura:
 - 3.1. Caminho de dados.
 - 3.2. Microinstruções.
 - 3.3. Exemplos de microarquitetura.
4. Paralelo entre diferentes Arquiteturas existentes:
 - 4.1. Harvard.
 - 4.2. Von Neumann.
 - 4.3. Intel.
 - 4.4. Microcontroladores.
5. Nível de arquitetura do conjunto de instruções:
 - 5.1. Visão geral.
 - 5.2. Tipos de dados.
 - 5.3. Formatos de instrução.
 - 5.4. Endereçamento.
 - 5.5. Tipos de instrução.
 - 5.6. Fluxo de controle.
6. Nível de máquina de sistema operacional:
 - 6.1. Memória virtual.
 - 6.2. Instruções virtuais.
 - 6.3. Processamento paralelo.
7. Nível de linguagem de montagem:
 - 7.1. Introdução.
 - 7.2. Macros.
 - 7.3. Processo de montagem.
 - 7.4. Ligação.
 - 7.5. Carregamento.
8. Introdução à linguagem de máquina.
 - 8.1. Gestão dos dados em memória.
 - 8.2. Operações aritméticas e lógicas.
 - 8.3. Estrutura de controle condicionais.
 - 8.4. Gestão de rotinas e subrotinas.
 - 8.5. Gestão de interrupção e entrada/saída.

METODOLOGIA DE ENSINO APRENDIZAGEM :

1. Parte teórica: aulas expositivas com auxílio de tecnologias educacionais;
2. Parte prática: exercícios realizados nos laboratórios de informática;
3. Parte complementar: exercícios realizados em sala, preparo de trabalhos escritos e apresentação de trabalhos.
4. Parte à distância: exercícios e discussões utilizando o portal blackboard.

Recursos: Os recursos utilizados para a realização das atividades mencionadas são, dentre outros: Livros, data show e laboratório de informática.



ATIVIDADES AVALIATIVAS: A verificação do rendimento nos estudos faz-se mediante avaliação de atividades escolares em cada componente. São distribuídos 100 (cem) pontos por semestre, em três etapas:

a) 1ª ETAPA:

Avaliação Transversal (Simulado ENADE): **10,0 pontos;**

Atividades Extraclasse Orientadas -AECO: **5,0 pontos;**

Atividade em sala de aula: **5,0 pontos;**

Seminário/atividade interdisciplinar- **10,0 pontos.**

b) 2ª ETAPA:

Prova (A2): Individual e sem consulta: **20,0 pontos;**

Atividade em sala de aula: **5,0 pontos;**

Atividades Extraclasse Orientadas-AECO: **5,0 pontos.**

c) 3ª ETAPA:

Prova (A3): Individual e sem consulta que contempla o conteúdo integral da disciplina no semestre :**40,0 pontos.**

REFERÊNCIAS BIBLIOGRÁFICAS:

a) Bibliografia básica:

[1] WEBER, Raul Fernando. Fundamentos de Arquitetura de Computadores. 4a Ed. Série Livros Didáticos Informática UFRGS. Brasil: Bookman, 2012.

[2] TANENBAUM, A. S., "Organização estruturada de computadores", 5ª ed., São Paulo, Pearson Prentice Hall, 2007.

[3] TOCCI, Ronald J; WIDMER, Neal S; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. [Digital systems: principles and applications]. Tradução de: Jorge Ritter. 11. ed. Sao Paulo: LTC, c2011. 817 p

b) Bibliografia complementar:

[1] MONTEIRO, Mário A., "Introdução à organização de computadores", 4ª ed., Rio de Janeiro, LTC, 2002.

[2] STALLINGS, W., "Arquitetura e organização de Computadores", 5ª ed., São Paulo, Prentice Hall, 2002.

[3] FERREIRA, Mateus José, "Avaliação de Sistemas Multiprocessados para Aplicações Internet", Belo Horizonte, FACEFUMEC, 2004.

[4] PATTERSON, D. A., HENNESSY, J. L., "Organização e projeto de computadores", 2ª ed. São Paulo, LTC, 2005.

[5] TANENBAUM, Andrew S.; STEEN, Maarten Van. Sistemas distribuídos: princípios e paradigmas. Tradução de Arlete Simille Marques; Traduzido do original: Distributed systems. 2.ed. São Paulo: Pearson Pretince hall, 2007. 402