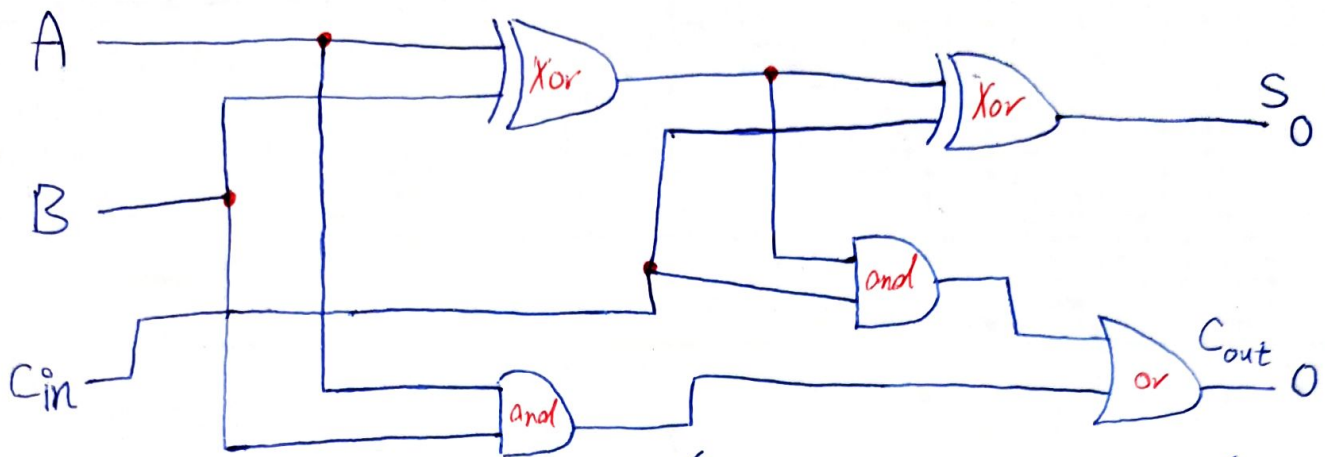
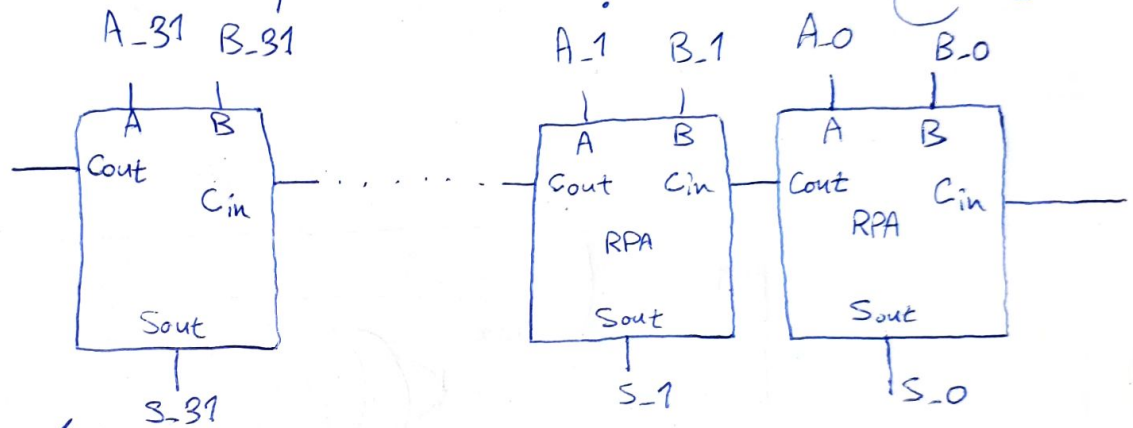


سوال ۱:

الف) ابتدا Ripple-Carry خوانده را بایست ها طراحی می کنیم



حال جمع شده ۳۲ بیتی مربوط را طراحی می کنیم



مساحت کل ← در هر دایره از adder های ما تعداد ۵ بایست به کار رفته و

ما ۳۲ از این جمع کننده ها داریم، پس مساحت کل می شود

$$5 \times 32 \times 25 \mu m^2 = 4000 \mu m^2 \quad \text{جواب} \rightarrow$$

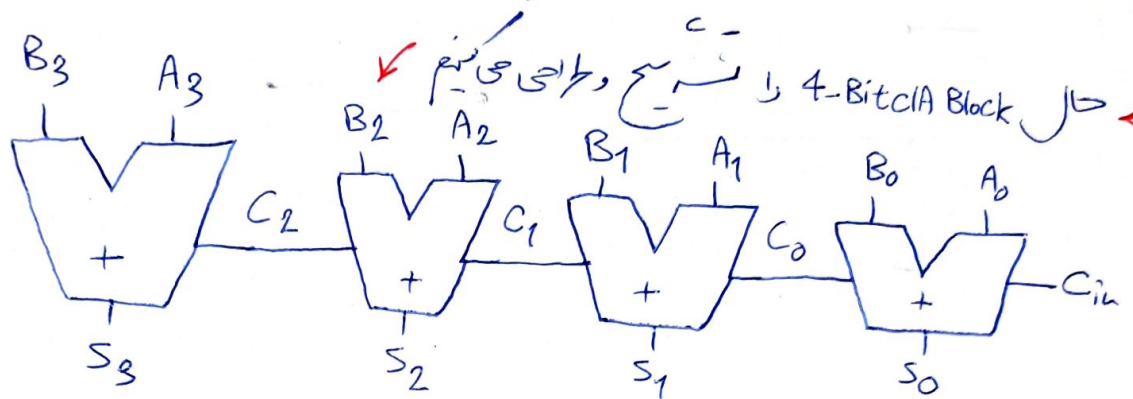
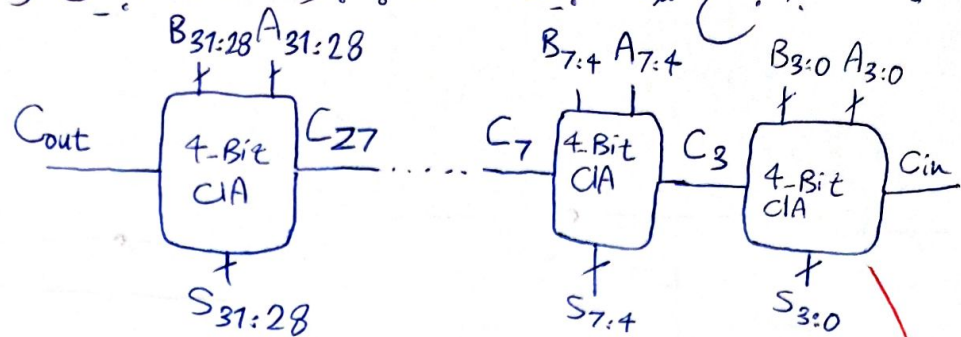
Delay کل ← برای محاسبه Delay هر جمع کننده Cout را در بدترین حالت محاسبه می کنیم از لیست Xor, and, or رتبه و Delay هر دایره 80ps باشد Delay جمع کننده $80 \times 3 = 240ps$

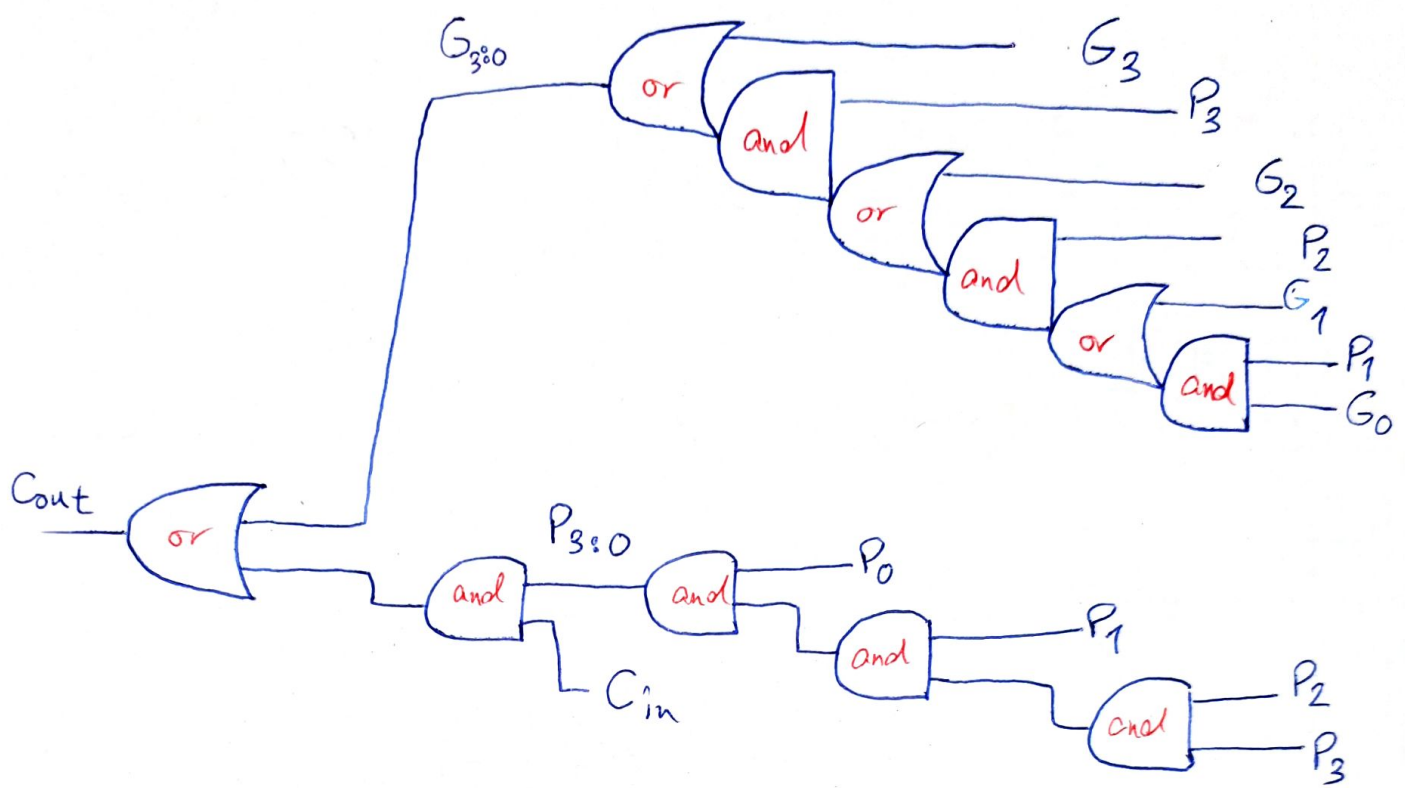
می شود. حل برای Delay کل همان آخرین Cout است باید از اولین Cout شروع شده به بچری داده شود تا به آخرین (۳۲ امین) Cout برسیم و طبق محاسبه قبلی برای Delay هر

Cout مقدار Delay کلی می شود

$$32 \times 240 = 7680 ps \quad \text{جواب} \rightarrow$$

ب) ابتدا جمع کننده ۲۲ بیتی CIA با بلوک های ۴ بیتی را معرفی کنیم ✓





حالت Delay برای محاسبه جمع شده Delay

32 بیت با CIA های 4 بیتی از خروجی کتاب القاره می بینیم

$$t_{CIA} = t_{pg} + t_{pg-Block} + \left(\frac{N}{k} - 1\right) t_{AND-OR} + k t_{FA}$$

تأخیر بیت Block تأخیر k تأخیر از Cin Count Full adder تأخیر

$$t_{AND-OR} = 2 \times 80ps$$

$$\rightarrow t_{CIA} = 80ps + 6 \times 80ps + \left(\frac{32}{4} - 1\right) \times 2 \times 80ps + 4 \times (3 \times 80ps)$$

$$3 \times 80ps = 240ps$$

در قسمت اول محاسبه کردیم Delay هر جمع شده (Full adder) هر

حالت

$$t_{CIA} = (80 + 480 + 1120 + 720)ps = 2400ps$$

$$= 2.4ns$$

حالت Delay کلی می شود

محاسبه مساحت ← هر 4-Bit CIA به تعداد 11 بیت رو ورودی برای Count نیاز دارد و برای هر Full adder طبق بخش (الف) سی دانم 5 بیت وجود دارد نه برای Sum ما یکبار

$$4 \times 5 + 11 = 31$$

سی روزه که مجموع بیت های می شود

Full adder برای

4-Bit CIA Block

حالت ما 8 عدد از این 4-Bit CIA ها داریم می شود

$$8 \times 31 = 248$$

$$248 \times 25 \mu m^2 = 6200 \mu m^2$$

مساحت کل می شود

(۲) الف)

تالس Clk	A	B	C	D
۰	۰	۰	۰	۰
۱	۱	۰	۰	۰
۲	۱	۱	۰	۰
۳	۱	۱	۱	۰
۴	۱	۱	۱	۱
۵	۰	۱	۱	۱
۶	۰	۰	۱	۱
۷	۰	۰	۰	۱

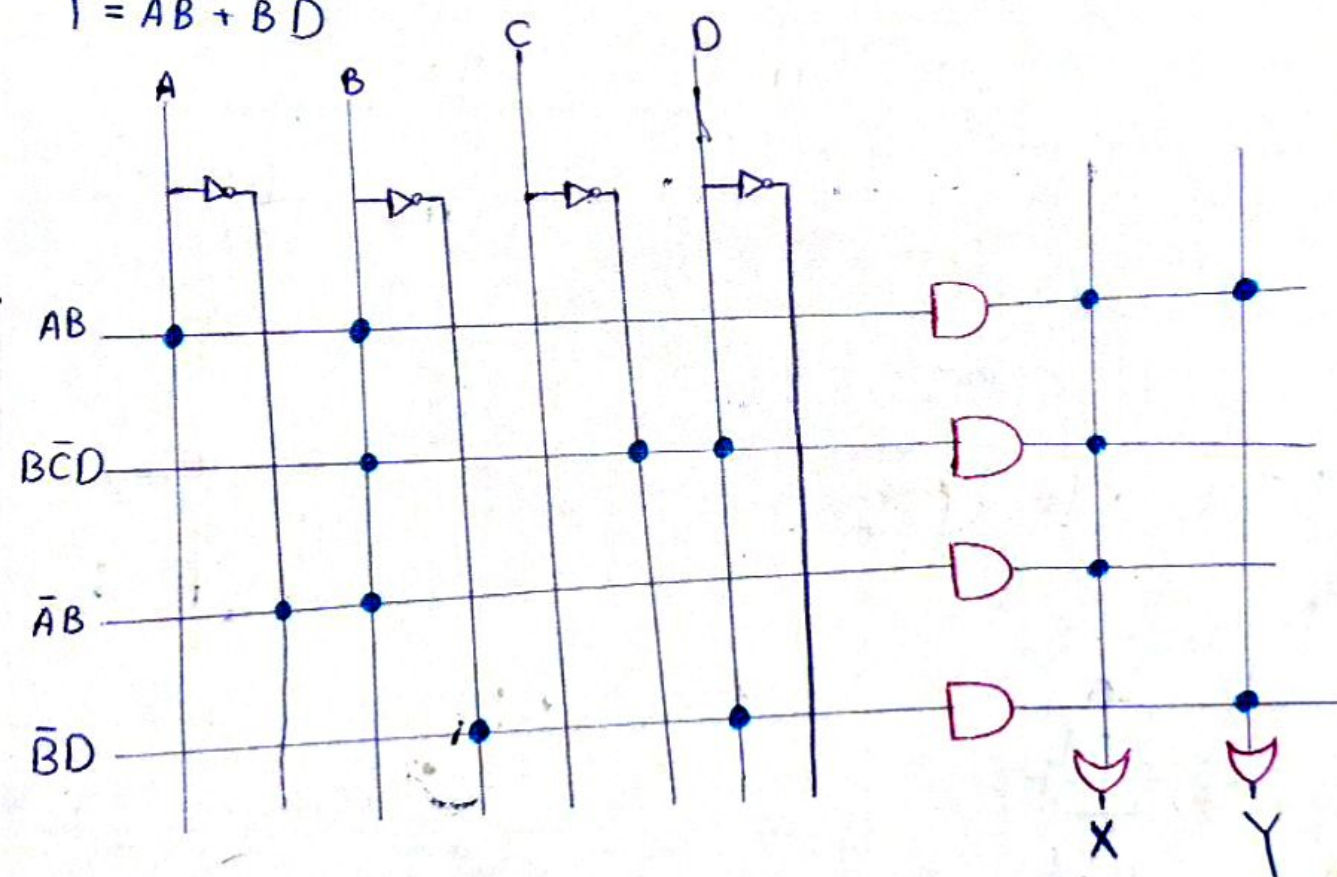
در یک شمارنده، حالت های شمارش بصورت ۰۱۰۰، ۰۱۰۱، ۰۱۱۰، ۰۱۱۱، ۱۰۰۰، ۱۰۰۱، ۱۰۱۰، ۱۰۱۱، ۱۱۰۰، ۱۱۰۱، ۱۱۱۰، ۱۱۱۱ هستند اما در یک شمارنده جانشون ۴ بیتی (Q_{3:0}) اول بکوره ها ۴ سطح منطقی دارند و ۴ سطح منطقی ۱ واردی شود. چون خروجی معکوس S_{out} به ورودی S_{in} فلیپ فلاپ واردی شود این ۱۸ الگو دائماً تکراری شوند. (اضافه شدن منطقی از سمت LSB تا یک شدن تمام بیت و اضافه شدن ۰ منطقی از سمت LSB تا صفر شدن تمام بیت ها)

(۲) ب) این شماره در مقایسه با شماره های عادی به نصف تعداد فلیچ غلاب نیاز دارد پس تعداد (module) ماژول آن نصف می شود. در n چرخه ۱ها سِفِت می خورند و در n چرخه بعدی نیز ۵ها سِفِت می خورند. بنابراین $2n$ حالت تکرار داریم. که n مورد این سوال ۴ است پس ۸ می شود.

$$X = AB + B\bar{C}D + \bar{A}B$$

3

$$Y = AB + \bar{B}D$$



سوال (۳) ادامه

PLA: این قطعه دو سطح از پیاده سازی ترکیبی را ارائه می دهد که یک آرایه از AND و سپس یک آرایه OR.

Dot Notation، در نقاطی که bitline و wordline با یکدیگر برخورد دارند غایب یک bit است و اگر یک نقطه بر روی آن کشیده شده باشد غایب مقدار ۱ است.