

# Instalación y Configuración de un Flujo de Diseño Analógico

Leandro Marsó

Córdoba

*elleandro@gmail.com*

12 de abril de 2015

# Contenido

- 1 ¿Qué es el Software Libre?
- 2 Instalación
  - Instalación de paquetes necesarios
  - Electric
- 3 Configuración
  - SPICE
  - Tecnología
  - Lambda
  - DRC

# Definición de software libre

«Software libre» es el software que respeta la libertad de los usuarios y la comunidad. A grandes rasgos, significa que los usuarios tienen la libertad de ejecutar, copiar, distribuir, estudiar, modificar y mejorar el software. Es decir, el «software libre» es una cuestión de libertad, no de precio.

# Las cuatro libertades del Software Libre

Un programa es software libre si los usuarios tienen las cuatro libertades esenciales:

- La libertad de ejecutar el programa como se desea, con cualquier propósito (libertad 0).
- La libertad de estudiar cómo funciona el programa, y cambiarlo para que haga lo que usted quiera (libertad 1). El acceso al código fuente es una condición necesaria para ello.
- La libertad de redistribuir copias para ayudar a su prójimo (libertad 2).
- La libertad de distribuir copias de sus versiones modificadas a terceros (libertad 3). Esto le permite ofrecer a toda la comunidad la oportunidad de beneficiarse de las modificaciones. El acceso al código fuente es una condición necesaria para ello.

# Instalación del JDK de Java, gnucap y otras herramientas

Desde una consola:

```
# Acceder a privilegios de root
su
apt-get install openjdk-6-jdk gnucap \
perl python-matplotlib
# Abandonar los privilegios de root
exit
```

# Descargar Electric 9.05

Desde la consola:

```
mkdir -p ~/aflow/bin # Creo un directorio en mi home
cd ~/aflow/bin       # Cambio al directorio creado
wget ftp://ftp.gnu.org/pub/gnu/electric/electric-9.05.jar
```

O bien desde el navegador ir a:

<http://www.staticfreesoft.com/productsFree.html>  
y descargar cualquiera de las dos opciones disponibles (binario y código fuente o binario solamente):

**GET THE GNU ELECTRIC BINARY RELEASE, [version 9.05](#)**  
**GET THE GNU ELECTRIC SOURCE RELEASE, [version 9.05](#)**

Descargar también algunos plug-ins:

```
wget http://www.staticfreesoft.com/electricSFS-9.05.jar
```

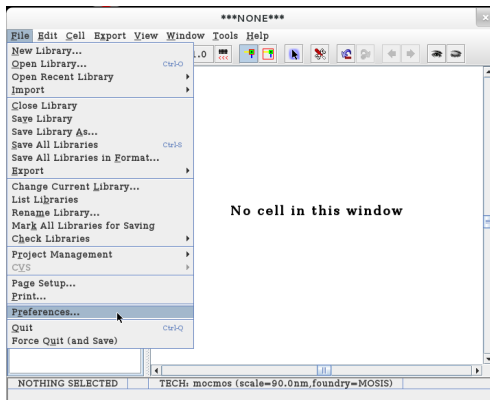
# Crear acceso directo a Electric

Desde una consola hacer:

```
echo "alias electric='java -classpath ~/aflow/bin/electric-9.05.jar:\n~/aflow/bin/electricSFS-9.05.jar com.sun.electric.Launcher &' " >> ~/.bashrc
```

# General

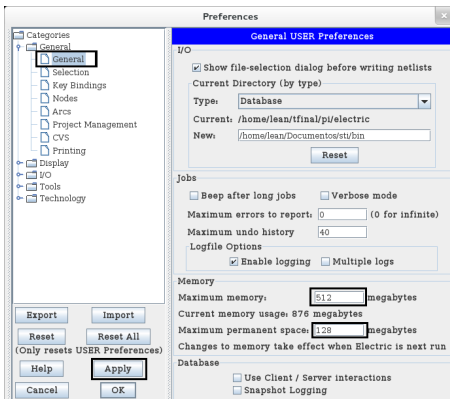
Abrimos la configuración en file → Preferences...





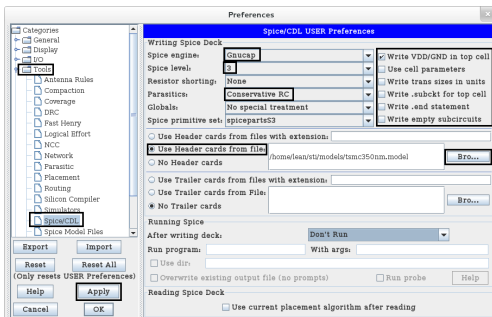
# Electric

En Categories → General → General editamos donde está recuadrado y hacemos click en Apply



# Electric - Simulador SPICE

En Tools → Spice/CDL editamos donde está recuadrado y hacemos click en Apply



# Electric - Parámetros del modelo SPICE

Definimos el archivo que contiene los parámetros del modelo de simulación de los transistores. En nuestro caso elegimos del sitio de MOSIS el proceso TSMC 0,35  $\mu\text{m}$ . A este archivo hay que comentar<sup>1</sup> o borrar todo el texto hasta la línea (inclusive):

```
SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8
```

Y finalmente las líneas:

```
.MODEL CMOSN NMOS cambiar por .MODEL N NMOS
```

```
.MODEL CMOSP PMOS cambiar por .MODEL P PMOS
```

Guardamos el archivo en un directorio apropiado y desde Electric indicamos su ubicación, como muestra la figura:

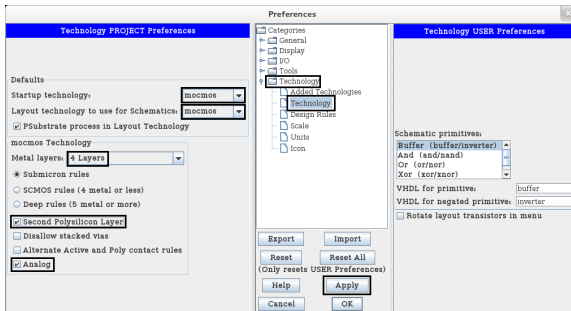


---

<sup>1</sup>En SPICE el caracter para comentar es el asterisco

# Electric - Tecnología

En Technology → Technology editamos donde está recuadrado:



# Electric - Lambda

Del documento sobre MOSIS Scalable CMOS (SCMOS) elegimos las reglas SCN4ME\_SUBM, que determinan el valor de Lambda sea 0.2um para 0.35um. Esta información también se encuentra en la documentación del proceso del sitio de MOSIS:

## Design Rules

These processes support the following design rules

Design Rules	Lambda (micro- meter)	Feature Size (micro- meter)	Available From
SCMOS_SUBM	0.20	0.35 (after sizing)	MOSIS in <a href="#">PDF</a>
SCMOS	0.25	0.35 (after sizing)	MOSIS in <a href="#">PDF</a>
TSMC rules	None	0.35	MOSIS (See <a href="#">Section 3</a> )

Note: Stacked contacts/vias are supported by this process.

Review the following [CMP and antenna guidelines](#) which apply to this process.

MOSIS Technology Codes

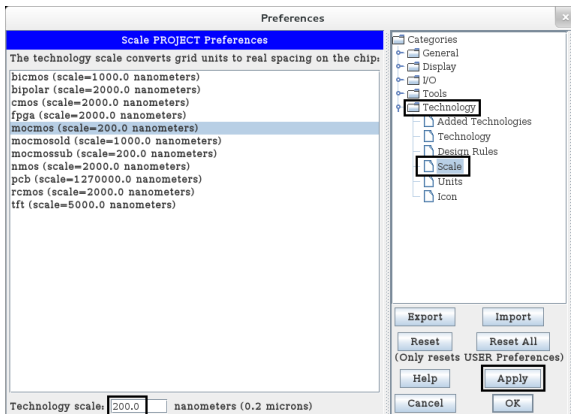
See Technology Codes and Layer Maps for TSMC 0.35 Micron

**4 Metal, 2 Poly, Polycide** Process

**4 Metal, 1 Poly, Silicide** Process

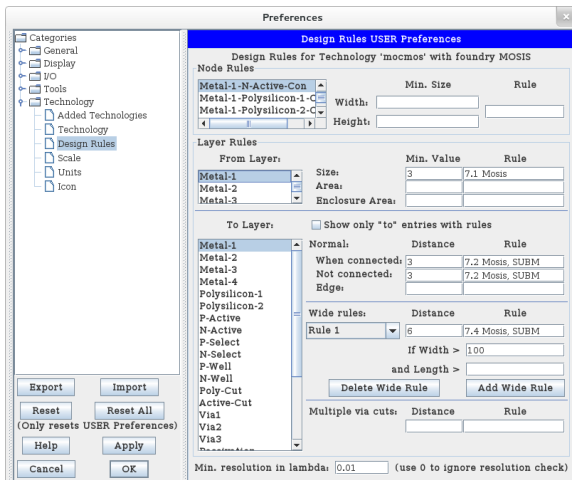
# Electric - Lambda

En Technology → Scale modificamos el valor de Lambda:



# Electric - Design Rules

En Technology → Design Rules accedemos a la configuración de las reglas de diseño, según en el documento SCMOS :



## DRC Electric



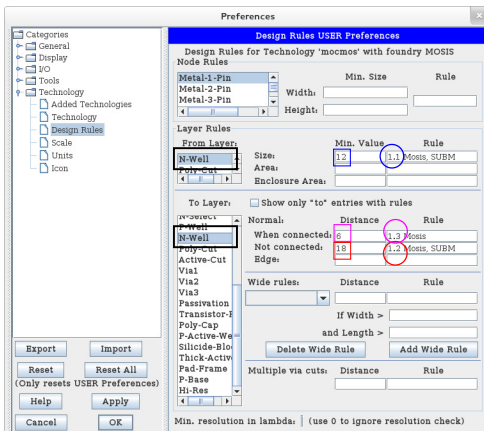
Table 3a: SCMOS and SCMOS Sub-micron Differences Differences

Rule	Description	SCMOS	SCMOS sub-micron
1.1, 17.1	Well width	10	12
1.2, 17.2	Well space (different potential)	9	18
2.3	Well overlap (space) to transistor	5	6
3.2	Poly space	2	3
5.3, 6.3	Contact space	2	3
5.5b	Contact to Poly space to Poly	4	5
7.2	Metal1 space	2	3
7.4	Minimum space (when metal line is wider than 10 $\mu$ m)	4	6
8.5	Via on flat	2	Unrestricted



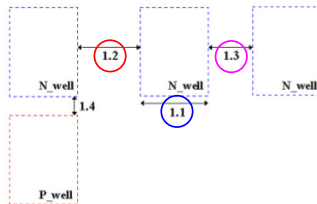
# Electric - Design Rules - Ejemplos

## DRC Electric



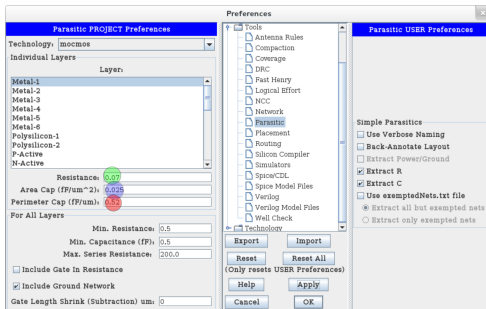
## Especificación de DRC

Rule	Description	Lambda		
		SCMOS	SUBM	DEEP
1.1	Minimum width	10	12	12
1.2	Minimum spacing between wells at different potential	9	18	18
1.3	Minimum spacing between wells at same potential	6	6	6
1.4	Minimum spacing between wells of different type (if both are drawn)	0	0	0



# Electric - Extracción de Parásitos

## Configuración en Electric



## Info sobre parásitos brindado por el fabricante

*CAPACITANCE PARAMETERS	N+	P+	POLY	POLY2	M1	M2	M3	M4	N_W	UNITS
* Area (substrate)	895	1378	109		25	12	8	7	104	aF/um^2
* Area (N+active)			4547		35	17	12	10		aF/um^2
* Area (P+active)			4578							aF/um^2
* Area (poly)				890	48	15	9	7		aF/um^2
* Area (poly2)					46					aF/um^2
* Area (metal1)						40	15	9		aF/um^2
* Area (metal2)							42	13		aF/um^2
* Area (metal3)								34		aF/um^2
* Fringe (substrate)	277	347			52	28				aF/um
* Fringe (poly)					62	40	32	23		aF/um
* Fringe (metal1)						56	33	30		aF/um
* Fringe (metal2)										aF/um
* Fringe (metal3)								59		aF/um
*PROCESS PARAMETERS	N+	P+	POLY	POLY2	POLY2_ME	M1	M2	UNITS		
* Sheet Resistance	77.9	153.6	8.3	44.7		0.07	0.08	ohms/sq		
* Contact Resistance	65.6	126.8	6.6	37.9			1.19	ohms		
* Gate Oxide Thickness	76							angstrom		
*										
*PROCESS PARAMETERS		M3	M4	N_W	N\PLY	UNITS				
* Sheet Resistance		0.07	0.04	988	1034	ohms/sq				
* Contact Resistance		1.03	1.19			ohms				

# Electric - Extracción de Parásitos - Advertencia

## Advertencia

La herramienta de extracción de elementos parásitos de **Electric** es muy limitada, ya que no extrae las capacidades entre las distintas capas. La extracción que realiza es sólo entre las distintas capas y el sustrato. Por lo tanto, hemos de utilizar otra herramienta para este propósito cuando realizamos un diseño real. Con el fin de simplificar esta presentación, utilizaremos la herramienta de extracción de **Electric**.

# Fin