|  |  |  |
| --- | --- | --- |
| 《数字逻辑与数字系统》实验报告 |  | 天津大学本科生实验报告专用纸 |
| 学院 年级 级 班级 班 姓名 学号  课程名称 实验日期 成绩  同组实验者 | **三．实验原理与步骤（注：步骤不用写工具的操作步骤，而是设计步骤）**  1. 画出分秒数字钟电路的原理图（模块级别即可，如使能时钟模块、 边沿检测模块等） 。  2. 分秒数字钟电路中一共使用了几个计数器，作用分别是什么？  3. 给出分秒数字钟的 SystemVerilog 代码。  **五．实验中遇到的问题和解决办法**    **教师签字：**  **年 月 日** |
| 实验项目名称   1. **实验目的** 2. **实验内容**   **四．仿真与实验结果（注：仿真需要给出波形图截图，截图要清晰，如果波形过长，可以分段截取；实验结果为远程FPGA硬件云平台的截图）**  注：远程FPGA硬件云平台截图只需要一个测试激励即可 |