

密级状态：绝密() 秘密() 内部() 公开(√)

[RK3288&RK3368&RK3229_Android5.1&6.0-SDK]

HDMI 使用说明

(产品一部)

文件状态： [] 正在修改 [√] 正式发布	当前版本：	V1.2
	作 者：	ZY
	完成日期：	2015-05-12
	审 核：	ZXZ
	完成日期：	2016-5-12

福州瑞芯微电子有限公司

Fuzhou Rockchips Semiconductor Co. , Ltd

(版本所有,翻版必究)

版本历史

版本号	作者	修改日期	修改说明	备注
1.0	ZY	2015-08-01	创建	
1.1	ZY	2015-08-20	添加如何设置默认分辨率	
1.2	ZY	2015-05-12	支持 RK3229	

目 录

1	简介	2
2	硬件设计	2
3	功能	2
4	软件配置	2
4.1	设置默认输出分辨率	2
4.2	驱动能力	3
4.2.1	<i>RK3288/RK3368</i>	3
4.2.2	<i>RK3229</i>	4
4.3	HDCP	5
4.4	CEC	5
4.5	调试方法	6
4.5.1	<i>EDID</i>	6
4.5.2	查看寄存器	6
4.5.3	内核 <i>Debug</i> 选项	7
4.5.4	命令行调试	7

1 简介

本文档介绍如何配置 RK 芯片内置 HDMI，包括 HDCP、CEC、驱动能力等，适用于 RK3288&RK3368&RK3229 的 Android5.1&6.0 SDK。

2 硬件设计

详见各平台硬件设计指南。

3 功能

功能	RK3288	RK3368	RK3229
最大输出分辨率	3840x2160	4096x2160	4096x2160
隔行模式	N	N	Y
4K 60Hz	RGB/YCbCr444/YCbCr422	YCbCr420	YCbCr420
10bit	Y	N	Y
HDCP1.4	Y	Y	Y
HDCP2.2	N	Y	Y

4 软件配置

HDMI 驱动位于 kernel/drivers/video/rockchip/hdmi/rockchip-hdmiv2 目录。

4.1 设置默认输出分辨率

在板级 dts 文件的 hdmi 节点里添加 rockchip,defaultmode = <value>，<value>值可以在 rockchip-hdmi.h 的 hdmi_video_infomation_code 中查到相应值。例如，设置默认分

辨率为 720P60Hz 输出:

```
&hdmi {  
    status = "okay";  
    rockchip,defaultmode = <4>;  
};
```

4.2 驱动能力

4.2.1 RK3288/RK3368

PHY 寄存器 PHYTX_VLEVCTRL 用于调整 HDMI 的信号幅度，具体定义如下：

Bit[0:4] : tmds_clk +/- 信号幅度，值越低，驱动能力越强；

Bit[5:9]: tmds_data +/- 信号幅度，值越低，驱动能力越强。

PHY 寄存器 PHYTX_CLKSYMCTRL 用于调整 HDMI Data 信号的预加重和上升斜率，具体定义如下：

Bit[0]: Clock 信号使能

Bit[3:1]: Data 信号预加重，定义如下

TX_SYMON(Bit3)	TX_TRAON(Bit2)	TX_TRBON(Bit1)	预加重
1	0	0	0
1	0	1	0.08
1	1	0	0.17
1	1	1	0.25

Bit[4:5]: Data 信号 sloop boost

加大预加重或 sloop boost，可以提升 Data 信号的上升斜率，但会降低信号的上升/下降时间。

配置代码位于

driver/video/rockchip/hdmi/rockchip-hdmiv2/rockchip_hdmiv2_hw.c 的函数

```
static int rockchip_hdmiv2_config_phy(struct hdmi_dev *hdmi_dev)  
{  
    ...
```

```

rockchip_hdmiw2_write_phy(hdmi_dev, PHYTX_CLKSYMCTRL,
    v_OVERRIDE(1) | v_SLOPEBOOST(0) |
    v_TX_SYMON(1) | v_TX_TRAON(0) |
    v_TX_TRBON(0) | v_CLK_SYMON(1));
...
rockchip_hdmiw2_write_phy(hdmi_dev, PHYTX_VLEVCTRL,
    v_SUP_TXLVL(18) |
    v_SUP_CLKLVL(17));
}

```

3288/3368 驱动里的配置是基于 RK 样机调试的，客户需要根据具体的板子来调整。

4.2.2 RK3229

HDMI 信号强度由 dts hdmi 节点下属性 rockchip,phy_table 决定，格式定义如下：

<支持的最大时钟频率> <预加重> <斜率> <CLK 幅度> <D0 幅度> <D1 幅度> <D2 幅度>

<165000000 0 0 4 4 4 4>表示 预加重 0、斜率 0 、CLK 幅度 4 、D0 幅度 4、D1 幅度 4、D2 幅度 4 的最大适用时钟为 165MHz。

RK3229 HDMI 输出有两种电路设计，两种电路设计对应不同的寄存器配置：

- 不带上拉电路

```

&hdmi {
    status = "okay";
    rockchip,phy_table =
        <165000000 0 0 4 4 4 4>,
        <225000000 0 0 6 6 6 6>,
        <340000000 1 0 6 10 10 10>,
        <594000000 1 0 7 10 10 10>;
};

```

- 带上拉电路

```

&hdmi {
    status = "okay";
    rockchip,pullup = <&gpio2 GPIO_D3 GPIO_ACTIVE_HIGH>;
    rockchip,phy_table =
        <225000000 0 0 4 8 8 8>,
        <340000000 1 0 6 14 14 14>,
};

```

```
<594000000 1 0 7 13 13 13>;  
};
```

属性 `rockchip,pullup` 指定上拉使能的控制 GPIO。有的电路直接只用 HPD 信号作为上拉开关，也需要在 dts 中配置 `rockchip,pullup`。

4.3 HDCP

要支持 HDCP1.4，需要做两个修改：

- 在板级 dts 文件的 `hdmi` 节点里添加 `rockchip,hdcp_enable = <1>`，例如：

```
&hdmi {  
    status = "okay";  
    rockchip,hdcp_enable = <1>;  
};
```

- 使用 HDCP Key2.0 工具烧写 HDCP 1.x Key。



4.4 CEC

在板级 dts 文件的 `hdmi` 节点里添加 `rockchip,cec_enable = <1>`，例如：

```
&hdmi {  
    status = "okay";  
    rockchip,cec_enable = <1>;
```

```
};
```

RK3368 还需要做以下修改:

```
--- a/arch/arm64/boot/dts/rk3368.dtsi
+++ b/arch/arm64/boot/dts/rk3368.dtsi
@@ -614,7 +614,7 @@
                <&i2s_pll &clk_gpll>, <&spdif_8ch_pll &clk_gpll>,
                <&i2s_2ch_pll &clk_gpll>, <&usbphy_480m
&usbotg_480m_out>,
                <&clk_uart_pll &clk_gpll>, <&aclk_gpu &clk_cppll>,
-                <&clk_cs &clk_gpll>, <&clk_32k_mux &pvtm_clkout>;
+                <&clk_cs &clk_gpll>, <&clk_32k_mux &xin_32k>;
        rockchip,clocks-init-rate =
                <&clk_gpll 576000000>,                <&clk_core_b
792000000>,
                <&clk_core_l 600000000>,                <&clk_cppll 400000000>,
@@ -1014,7 +1014,7 @@
        compatible = "rockchip,rk3368-pvtm";
        rockchip,grf = <&grf>;
        rockchip,pmugrf = <&pmugrf>;
-        rockchip,pvtm-clk-out = <1>;
+        rockchip,pvtm-clk-out = <0>;
};
```

4.5 调试方法

4.5.1 EDID

节点/sys/class/display/HDMI/debug 可以查看 sink 设备的 EDID 信息, 含原始数据和解析后信息。

4.5.2 查看寄存器

```
commit 9077ac86036f1b614dd9d1951479bddc1796180f
```

```
Author: Zheng Yang <zhengyang@rock-chips.com>
```

```
Date: Tue Jun 30 11:19:31 2015 +0800
```

```
HDMI:rk3368/rk3288: add debugfs node regs_phy to modify phy regs.
and rename debugfs node hdmi to regs_ctrl.
```


Signed-off-by: Zheng Yang <zhengyang@rock-chips.com>

在上面提交之后的代码通过以下节点查看寄存器值

/d/rockchip-hdmiv2/regs_ctrl 可以查看 HDMI 控制器寄存器值。

/d/rockchip-hdmiv2/regs_phy 可以查看 HDMI PHY 寄存器值。

在上面提交之前的代码只能通过节点/d/rockchip-hdmiv2/hdmi 查看控制器的寄存器值。

可以通过以下命令来调整寄存器值：

```
echo <regs> <value> > /d/rockchip-hdmiv2/regs_ctl
```

<regs> 和 <value> 需取十六进制，例如：

```
echo 0x3000 0x42 > /d/rockchip-hdmiv2/regs_ctl
```

4.5.3 内核 Debug 选项

打开内核的 Debug 选项，可以查看更多的 Log 信息。

```
Device Drivers --->
  Graphics support --->
    [*] Rockchip HDMI support --->
      [*] Rockchip HDMI Debugging
```

4.5.4 命令行调试

- 切换分辨率

```
echo 1920x1080p-60 > /sys/class/display/HDMI/mode
```

- 查看 HDMI 是否连接

```
cat /sys/class/display/HDMI/connect
```

- 查看 HDMI 使能状态

```
cat /sys/class/display/HDMI/enable
```

- 设置 HDMI 使能

```
echo <value> > /sys/class/display/HDMI/enable
```

<value> 可取 0 或 1，0 表示关闭，1 表示开启。

- 修改输出颜色

```
echo mode=<value> > /sys/class/display/HDMI/color
```

mode = 0 是自动模式，优先级为：

YCbCr444[16-235] > YCbCr422[16-235] > RGB[16-235] > RGB[0-255]

mode = 1 是 RGB[0-255]

mode = 2 是 RGB[16-235]

mode = 3 是 YCbCr444[16-235]

mode = 4 是 YCbCr422[16-235]

- 查看 3D 模式

```
cat /sys/class/display/HDMI/3dmode
```

- 设置 3D 模式

```
echo <value> > /sys/class/display/HDMI/3dmode
```

<value>可以取以下值:

0: Frame packing

6: Top and Bottom

8: Side by Side Half