2020年新工科联盟-Xilinx暑期学校团队项目进度统计

（项目状态需要每天填写，请在当天20:00前将填写完毕的文件提交给本班助教。请助教同学21:00前上传本班级的报告到班级的腾讯文档目录，并填写实验报告提交状态表。）

填写说明

一、申报表要按照要求逐项认真填写，填写内容必须实事求是表述准确严谨。空缺项要填“无”。

二、表格栏高不够可增加。

三、填报者须注意页面的排版。

**一、项目信息**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **项目名称** | | AES、CRC、MD5校验 | | | |
| **平台型号** | | Spartan-7 XC7S15 | | | |
| Github链接 | | <https://github.com/fuqin-feilong/MD5_CRC> | | | |
| **团队成员** |  | 姓名 | 学校名称 | 院系专业 | 学号 | |
| 组  长 | 王天淏 | 西南交通大学 | 信息科学与技术学院通信工程 | 2018112800 | |
| 成  员 | 丁桢炎 | 西南交通大学 | 信息科学与技术学院通信工程 | 2018112798 | |
|  |  |  |  | |
|  |  |  |  | |

**二、项目状态**

|  |  |  |  |
| --- | --- | --- | --- |
| **日期** | **已完成内容** | **明天计划** | **遇到的问题** |
| 07-27 | 熟悉MD5、CRC算法原理，搜集相关论文资料。 | 消化学习内容，完成分工。 | 原理难以读懂。 |
| 07-28 | 对整个工程分块分工，构建项目框架。 | 实现算法核心功能，验证功能的正确性。 | 算法原理难以用verilog语言实现。 |
| 07-29 | 完成了MD5加密算法的核心功能 | 仿真测试了所得结果。 | 前期调试不出结果，数据自动补全成MD5，512位遇到困难 |
| 07-30 | 进行QSPI的调试 | 完成QSPI的通信 | 回传不了数据 |
| 07-31 | QSPI仿真完成 | 用QSPI将fpga通过串口进行与电脑 | 仿真的数据回传有误 |
| 08-01 | 实现QSPI通信 | 整理文档上传github |  |