

Wi-Fi 产品的一般射频电路设计

General RF Design In Wi-Fi Product

无线时代（Beamsky）

I. 前言

这是一篇针对性很强的技术文章。在这篇文章中，我只是分析研究了 Wi-Fi 产品的一般射频电路设计，而且主要分析的是 Atheros 和 Ralink 的解决方案，对于其他厂商的解决方案并没有进行研究。

这是一篇针对性很不强的技术文章。在这篇文章中，我研究，讨论了 Wi-Fi 产品中的射频电路设计，包括各个组成部分，如无线收发器，功率放大器，低噪声放大器，如果把这里的某一部分深入展开讨论，都可以写成一本很厚的书。

这篇文章具有一般性。虽然说这篇文章主要分析了 Atheros 和 Ralink 的方案，但是这两家厂商的解决方案很具有代表性，而且具有很高的市场占有率，因此，大部分 Wi-Fi 产品也必然是具有一致或者类似的架构。经常浏览相关网站的人一定知道，在中国市场热卖的无线路由器，无线 AP 很多都是这两家的解决方案。

这篇文章具有一定的实用性。这篇文章的编写是基于我们公司的二十余种参考设计电路，充分吸收了参考设计的精华，并提取其一般性，同时，本文也重在分析实际的电路结构和选择器件时应该注意的问题，并没有进行深入的理论研究，所以，本文具有一定的实用性。

这篇文章是我在自己的业余时间编写的（也可以说我用这种方式消磨时间），如果这篇文章能够为大家的工作带来一点帮助，那将是我最高兴的事。我平时喜欢关注一些业界的新技术新产品，但是内容太多，没有办法写在文章中，感兴趣的同事可以访问我的博客：<http://www.beamsky.com/>。

由于时间有限，编写者水平更加有限，错误之处在所难免，欢迎大家批评指正。

Tom

2009 年 5 月 于宿舍

II. 目录

I. 前言.....	2
II. 目录.....	3
第 1 章. 射频设计框图.....	5
第 2 章. 无线收发器.....	6
2.1. 无线收发器芯片的技术参数.....	6
2.1.1. 协议, 频率, 通路与传输速率.....	7
2.1.2. 调制方式.....	7
2.1.3. 时钟频率.....	7
2.1.4. 输出功率.....	7
2.1.5. 接收灵敏度.....	8
2.1.6. 射频接口.....	8
2.1.7. 供电电压与功耗.....	8
2.2. 差分射频信号的处理.....	8
2.2.1. 收发器本身具有的管脚.....	8
2.2.2. 收发器发送的差分信号.....	10
2.2.3. 平衡器的参数与选择.....	10
2.2.4. 收发器接收的差分信号.....	11
2.3. 收发器的电源管脚.....	12
2.4. 收发器完整的外围电路设计.....	13
第 3 章. 功率放大器.....	15
3.1. 功放芯片的参数与选择.....	15
3.1.1. 功放芯片的管脚.....	15
3.1.2. 功放芯片的主要厂商.....	16
3.1.3. 功放芯片的主要参数.....	17
3.2. 功放芯片的供电.....	18
3.3. 输入回路.....	19
3.3.1. 带通滤波器.....	19

3.3.2. Π 型匹配网络.....	21
3.3.3. 完整设计的输入回路.....	22
3.4. 输出回路	22
3.5. 功率检测	23
3.5.1. 芯片内建的功率检测.....	23
3.5.2. 芯片外围的功率检测电路.....	24
3.6. 增益控制	25
3.7. 温度检测	26
3.8. 完整设计的功率放大电路	26
第 4 章. 低噪声放大器	28
4.1. 低噪声的放大器的主要参数	28
4.2. 低噪声微波器件的选择	29
4.3. 输入回路	30
4.4. 输出回路	30
4.5. 电源与增益控制	31
4.6. 完整设计的低噪声放大器	31
第 5 章. 收发切换电路	33
5.1. 切换芯片的选择	33
5.2. 发射与接收回路	34
5.3. 天线回路	35
5.4. 控制信号的处理	35
第 6 章. 天线与天线连接器	36
第 7 章. 完整设计的射频电路	37

第1章. 射频设计框图

做技术的，讲解某个设计的原理时，都会从讲解框图开始，本人也不例外，先给大家展示一下 Wi-Fi 产品的一般射频设计框图。

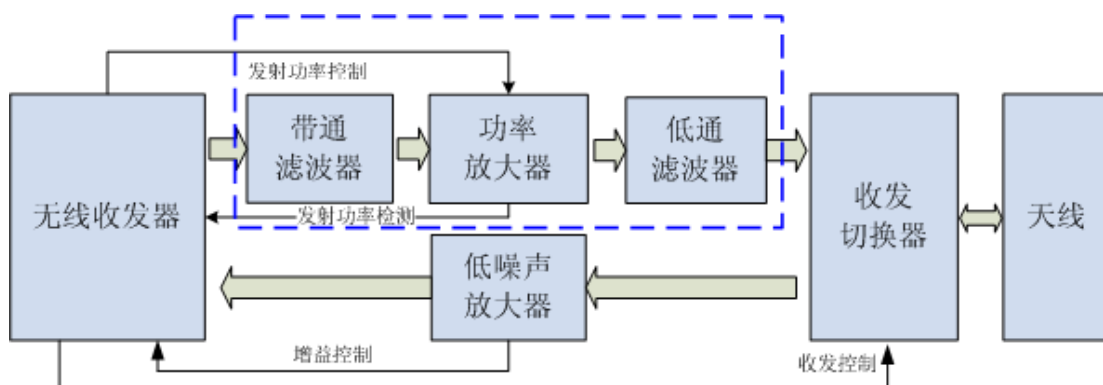


图 1-1 Wi-Fi 产品的一般射频设计框图

如图 1-1 所示，一般 Wi-Fi 产品的射频部分由五大部分组成（这是我个人的见解，不同的工程师可能会有不同的想法），蓝色的虚线框内统一看成是功率放大器部分。无线收发器（Radio Transceiver）一般是一个设计的核心器件之一，除了与射频电路的关系比较密切以外，一般还会与 CPU 有关，在这里，我们只关注其与射频电路相关的一些内容。发送信号时，收发器本身会直接输出小功率的微弱的射频信号，送至功率放大器（Power Amplifier, PA）进行功率放大，然后通过收发切换器（Transmit/Receive Switch）经由天线（Antenna）辐射至空间。接收信号时，天线会感应到空间中的电磁信号，通过切换器之后送至低噪声放大器（Low Noise Amplifier, LNA）进行放大，这样，放大后的信号就可以直接送给收发器进行处理，进行解调。

在后续的讲解中，我会将图 1-1 中的各个部分逐个展开，将每一个都暴露在大家眼前，也会详细讲解每一部分的设计，相信大家在认真仔细的阅读这篇文档之后，就可以对射频的各个组成部分有一个比较清晰的认识。

第2章. 无线收发器

我把无线收发器（在本章的以下内容中简称收发器）放在了第一个模块，主要原因就是因为，它一般会是一个设计的核心器件之一，有的时候还可能集成在 CPU 上，就会是一个设计中的最重要的芯片，同时，理所当然，收发器的重要性决定了它的外围电路必然很复杂，实际上也是如此。而且，如果没有参考设计，完全由我们自主设计的时候，这颗芯片也是我们应该放在第一优先的位置去考虑，这颗芯片从根本上决定着整个设计的无线性能。这样，这一部分的设计讲解起来会比较困难，可是还是想最先讲解这里。

收发器通常会有很多的管脚，在如图 2-1 中，我只给出了射频电路设计时会关注的管脚，可以看到，有几个电源管脚，数字地，模拟地，射频输出，功率放大器增益控制，功率检测，温度检测，射频输入，低噪声放大器增益控制，发射、接收切换等管脚，在接下来的内容中，我会把这些管脚分模块逐个讲解。

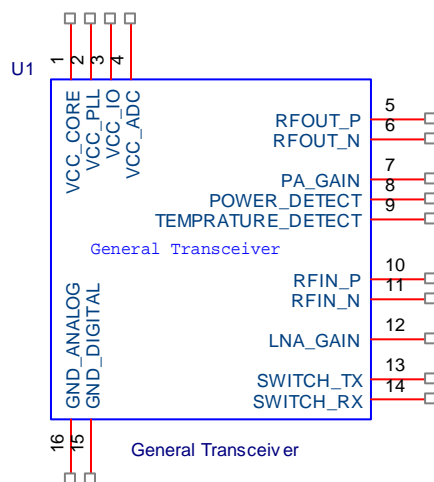


图 2-1 一般的无线收发芯片（射频电路设计相关）

2.1. 无线收发器芯片的技术参数

不同的设计，收发器一般会很不一样，我们大多数时候都不会想着去更换它。一般我们选用收发器，会直接按照参考设计进行，尽管如此，我还是像从一个研发人的角度出发，说一说，在选择无线收发器时应该关注的一些参数（射频电路相关的参数）。

2.1.1. 协议，频率，通路与传输速率

在收发器的 Datasheet 中，一般会在开始的几段话中就指出该芯片支持哪些协议，工作在什么频率上，几条通路（也就是几发几收），我们公司目前的主打产品设计都是支持 802.11n 的。这三项参数的重要性想必不用我说，大家也应该体会得到，它们参数决定着最终的功能。

一段典型的描述如：The Atheros AR9220 is a highly integrated single-chip solution for 2.4GHz and 5GHz 802.11n-ready wireless local area network (WLANs) that enables high-performance 2×2 MIMO configurations for wireless stations applications demanding robust link quality and maximum throughput and range.

从这段描述中，我们可以知道，AR9220 支持 802.11n 草案（一般来说都会兼容 802.11b/g）。同时，AR9220 也支持双频，2.4GHz 和 5GHz，这样，我们就可以得知，它也支持 802.11a。 2×2 MIMO 说明 AR9220 是二发二收（2T2R）。

传输速率和协议及通路密切相关，感兴趣的同事可以查阅相关资料。

从 AR9220 的 Datasheet 中我们可以得知，20MHz 带宽，最高传输速率可以达到 130Mbps，40MHz 带宽时，最高的传输速率可以达到 300Mbps。

2.1.2. 调制方式

调制方式和传输速率是密切相关的，不同的传输速率对应着不同的调制方式。芯片支持的调制方式一般会在 Datasheet 的特性描述中给出。例如，AR9220 支持的调制方式有 BPSK, QPSK, 16QAM, 64QAM, DBPSK, DQPSK, CCK。

2.1.3. 时钟频率

时钟频率，时钟频率包括两种，收发器外接晶振的频率和内部倍频后的工作频率，这项参数同样应该是我们关注的。

2.1.4. 输出功率

有一个现象我一直也弄不清楚，为什么在收发器的 Datasheet 中不给出其发

射功率？这项参数对于我们 RF 工程师是很重要的，因为这项参数决定着后续功率放大电路的设计，我们要保证收发器的输出功率足以驱动功率放大器，这样，我们才能够设计合理有效的放大器。

2.1.5. 接收灵敏度

和输出功率一样，收发器接收灵敏度这项参数也不会在 Datasheet 中给出，在实际的设计过程中，有了这项参数，我们才能合理地设计低噪声放大器的放大倍数，才能保证低噪声放大器的输出可以被收发器有效的接受。

2.1.6. 射频接口

这项参数关系着我们后续的射频电路的结构。一般来说，收发器应该具有的射频输入管脚包括：射频输出管脚，功率放大器增益控制管脚，功率放大器输出功率检测输入管脚，低噪声放大器增益控制管脚，切换器收发控制管脚，一般 Ralink 的方案还会有 PA 温度检测管脚。

2.1.7. 供电电压与功耗

从全局的角度看，供电电压与功耗同样会是我们不得不关注的技术参数，这两项参数关系着电源电路的设计和散热的设计。

2.2. 差分射频信号的处理

2.2.1. 收发器本身具有的管脚

对于射频信号，为了增强收发器的抗干扰能力，一般会采用差分信号的处理方式，也就是说，收发器会以差分形式将信号发送出去，同时外部电路也必须为收发器提供差分射频信号的输入。如图 2-2 所示，红色方框内的四只管脚就是这个收发器的差分射频信号的输入，输出管脚，也是最重要的射频信号管脚。

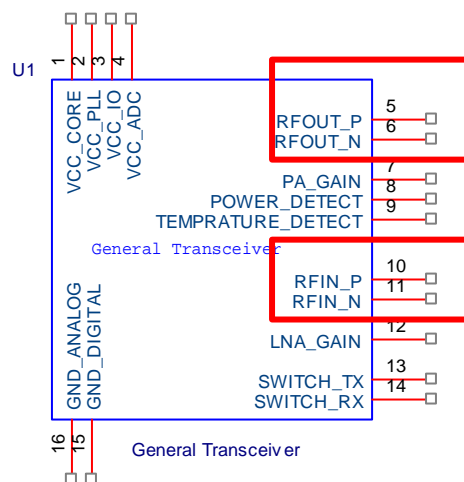


图 2-2 收发器的射频输入与输出管脚

这里必须指出的是，Atheros 的收发器一般会同时对输入与输出做差分处理。但是 Ralink 一般要求外部输入的信号是差分的，而自身输出的射频信号则不是差分的。图 2-3 和图 2-4 分别给出了 RT3052（Ralink）和 AR9220（Atheros）的主要射频信号管脚。不难发现，Atheros 的设计相比 Ralink 要更加细腻，不只是收发器芯片，在后续电路的设计中，也会发现，Atheros 考虑的问题很周全，我想，这也是我们作为研发人应该具备的一种精神。

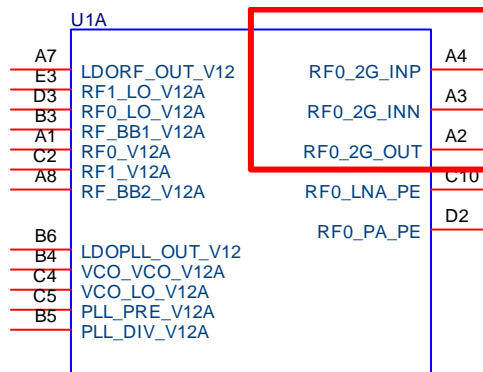


图 2-3 RT3052 的主要射频信号管脚

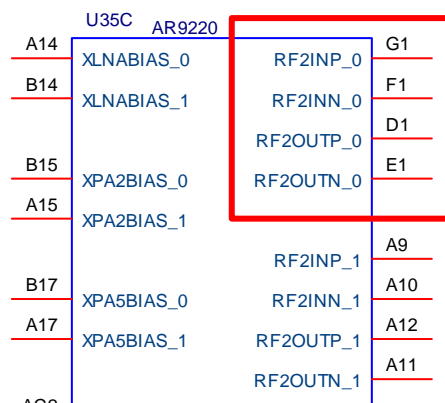


图 2-4 AR9220 的主要射频信号管脚

2.2.2. 收发器发送的差分信号

收发器发送的差分信号，我们要想办法把他们合二为一。为什么要这样做，收发器送出的信号是要给功率放大电路的，功率放大电路处理的是单端信号。

平衡器通常用来处理差分信号的问题，除此之外，我们知道，电感和电容都能够改变信号的相位，从差分信号到单端信号，基本的方法就是用电感和电容组成两条不同的通路，这样，经过处理电路的两路信号就在相位上相差了 180° ，从而可以使原本相位相差 180° 的差分信号同相，得到单端信号。相反，使单端信号通过两条不同的通路，就得到了差分信号。

下面让我们来分别看一下这两种方法的电路形式。

方法一，使用平衡器。原本相位相差 180° 的差分信号经过平衡器（Balun，俗称巴伦），就可以得到合二为一的单端射频信号。如图 2-5 所示，图中的 F1 就是一个平衡器，差分信号 RFOUT_P 和 RFOUT_N 经过 F1 得到单端信号 RF_OUT。

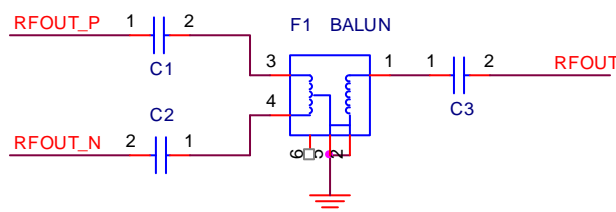


图 2-5 典型的平衡电路

方法二，使用分立元件。典型的使用分立元件的处理电路如图 2-6 所示。

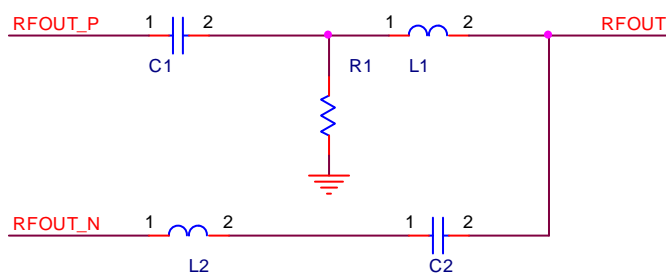


图 2-6 典型的分立元件处理电路

2.2.3. 平衡器的参数与选择

在 Atheros 的方案中，平衡器往往使用的很多，我在这里给出平衡器的主要参数和简要的选型指南。如前所述，在我们的 Wi-Fi 产品中，平衡器常用于处理

差分信号，其主要的参数如下：

不平衡阻抗
平衡阻抗
工作频率
不平衡端口回波损耗
相位变化
插入损耗

例如，常用的平衡器 HHM1711D1 典型参数如图 2-7 所示。这样我们在设计是可以根据我们的需求选择合适的平衡器了。

<i>Unbalanced Impedance</i>	<i>50 ohm</i>
<i>Balanced Impedance</i>	<i>100 ohm</i>
<i>Frequency Range</i>	<i>2400–2500 MHz</i>
<i>Unbalanced Port Return Loss</i>	<i>10dB min.</i>
<i>Phase Imbalance at Balanced Port</i>	<i>180 ± 10 deg</i>
<i>Amplitude Imbalance at Balanced Port</i>	<i>0 ± 2.0 dB</i>
<i>Insertion Loss</i>	<i>1.2 dB Max.</i>

图 2-7 HHM1711D1 的典型参数

2.2.4. 收发器接收的差分信号

收发器接收的信号来自于前端的低噪声放大器，和功率放大器一样，低噪声放大器处理的也是单端射频信号，这样，我们必须将低噪声放大器输出的信号进行转换。同样，对于低噪声放大器的输出信号同样有两种处理方式：使用平衡器和使用分立元件。Atheros 的方案中，有些使用平衡器；Ralink 的方案中，至今还没有使用过。

其实大家也一定想到了，收发器接收信号和收发器发送信号差不多就是互为逆过程，因此电路的结构也差不多是相反的。没错，看了下面的实际电路图就知道了。

先来介绍使用平衡器的方案。在 AP51 中，采用了如图 2-8 所示的平衡器电路。单端信号 RF_IN 经过平衡器 F5 后得到差分的射频信号 RFIN_P 和 RFIN_N。

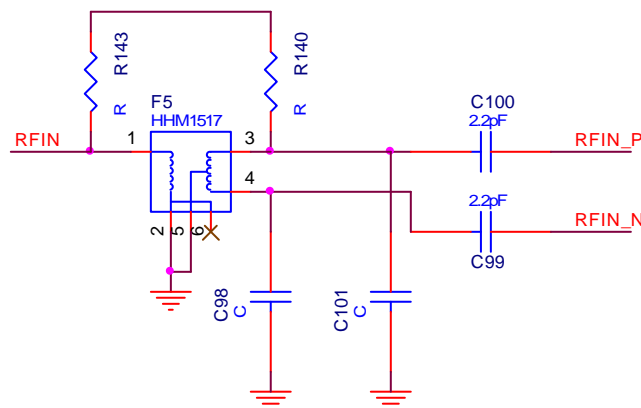


图 2-8 AP51 采用的平衡器电路

再看看采用分立元件实现的方法，图 2-9 是 Ralink 惯用的方式，图 2-10 是 Atheros 常用的处理方式。可以看出，这两种设计方法大同小异。

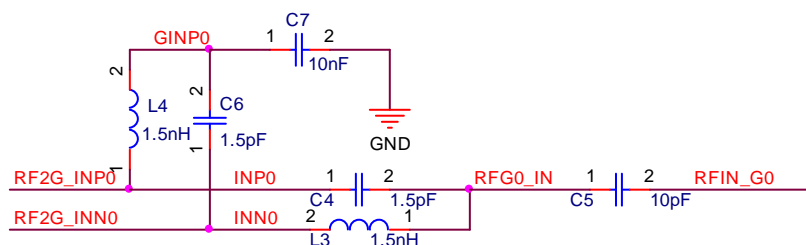


图 2-9 Ralink 常用的分立元件信号处理方式

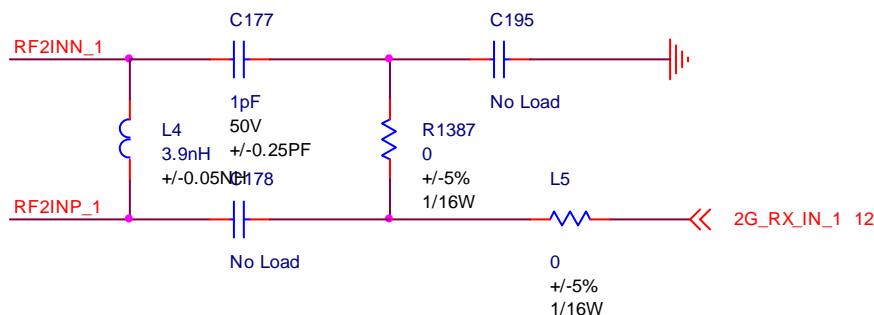


图 2-10 Atheros 常用的分立元件信号处理方式

2.3. 收发器的电源管脚

收发器一般会有很多个电源管脚，可以大概分为几类，从图 2-2 也可以看出来，一般会具有主电源管脚，核电压电源管脚，IO 电源管脚，锁相环（Phase Lock Loop, PLL）电源管脚等。

在射频电路设计中，我们一般会比较关注的是模拟电源。对于射频电路的供电，如果让我在线性稳压电源（LDO）和开关电源（DC/DC）之间选择，那么

我会毫不犹豫地选择线性电源。

为什么？和开关电源有仇？的确有仇！

直到现在我清晰得记着在大学里面的遭遇。一次我为某高校设计一款校园广播设备，考虑到校园广播的较大的输出功率，对电源的要求也就比较苛刻，我到科技市场转了一圈发现了一款做工精良的开关电源，当时我就被这个家伙华丽的外表欺骗了，毫不犹豫地买了下来。可是当我完整设计后，接通电源，从收音机里面传来的不是悦耳的音乐声，而是令人极度反感的“嗡嗡”声，巨大的交流声。为了解决这个问题，我几乎绞尽脑汁，把有可能造成问题的部分都重新设计了，可是问题依然没有解决。后来，我突然意识到：“是不是开关电源的问题？”刚好手头有一台车载电台的电源（大功率线性稳压电源），当我把这个电源接上去之后，哇，整个世界都安静了！开关电源害得我不但损失了一些钱，还浪费了我大量的时间，从那以后，我的设计再也没用过开关电源。

对于收发器的电源管脚，通常的处理方法就是在每个电源的管脚处都放置一个 $0.1\mu\text{F}$ 的电容，耗电比较大的管脚旁，需要放置更大容量的电容， $1\text{-}10\mu\text{F}$ 或者更大。一般来说，收发器的模拟电源供电和数字电源供电要用电感或者磁珠隔开，并且一定要在电感或磁珠后放置容量比较大的电容，如果条件允许的话，最好放置电解电容，会对电源的性能起到很大的提升作用，同时并联几个容量比较小的瓷片电容，就可以滤除不同频率的交流成分。

2.4. 收发器完整的外围电路设计

回想一下，我们在前面的叙述中讲解了如何选择收发器，收发器相关的差分信号处理，收发器的电源供给，这三方面的内容基本上较完整的覆盖了收发器射频电路设计的内容，也就是说，把这三部分弄清楚，基本上就完成了这部分的设计。

想必大家应该比较清楚那三部分的结构了，好，让我们来试一下，在图 2-2 那个芯片的外围放置一些器件，再连上几条线，完成无线收发器及其外围电路设计。在这里，我们对收发器输出的差分信号用平衡器处理得到单端信号 RFOUT ，来自低噪声放大器的接收信号 RFIN 用分立元件处理得到差分信号 RFIN_P ， RFIN_N 。这样，就得到了如图 2-11 所示的原理图。

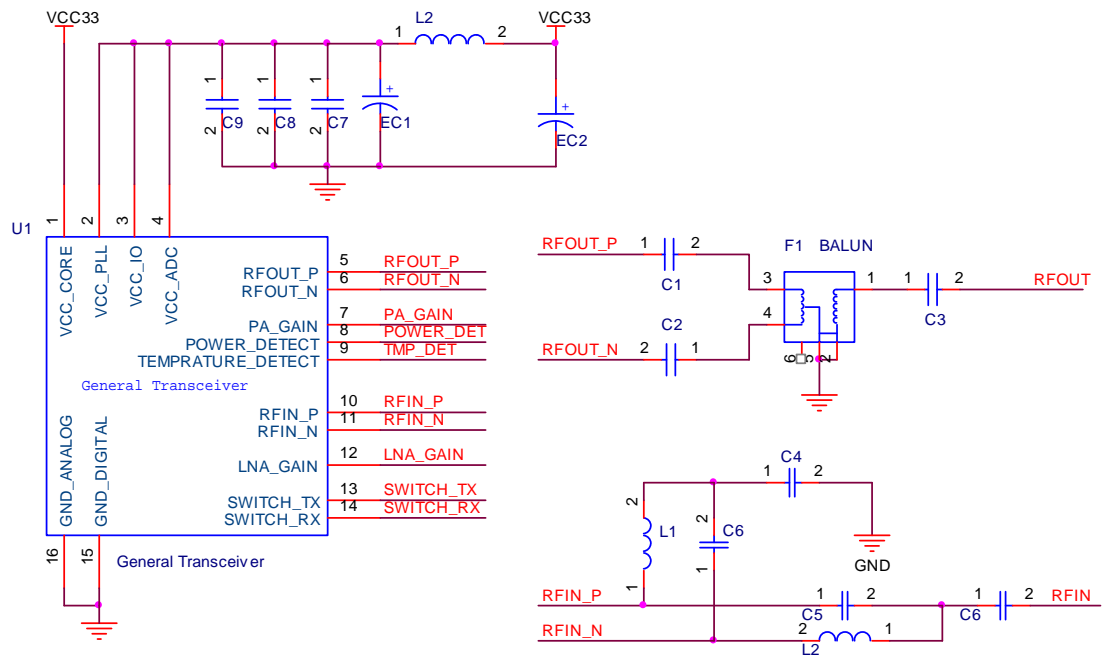


图 2-11 完整设计的无线收发器外围电路

第3章. 功率放大器

功率放大器, Power Amplifier, 俗称 PA, 主要的作用就是将无线收发器(Radio Transceiver)送来的射频信号进行功率放大, 保证有足够大的输出功率满足设计需求。功率放大器的设计是一个十分专业的话题, 也有很多人, 很多高级的射频工程师在这方面进行过十分深入的研究, 我在这里只针对我们的 Wi-Fi 产品的常用的设计方法进行讨论。

我们的产品中, 功率放大器的组成无非就是一颗芯片配上几颗外围的器件, 但是在大功率的场合, 几乎不会有人用集成电路去做功率放大, 一般都是用分立元件设计出来的, 晶体管或场效应管。在我们目前的所有设计中, 功率放大器都是用集成电路来实现的。如图 3-1 所示, 是通常的功率放大器的设计框图。



图 3-1 功率放大器的框图

功率放大器的设计会考虑很多参数, 但主要分为三类: 增益, 噪声, 非线性。增益, 和最终的输出功率有关, 噪声和非线性关系着信号质量。

我在这里把功率放大器(在本章的以下内容中简称功放)分为以下几个部分进行讨论: 功放芯片的选择, 功放芯片的供电, 输入回路, 输出回路, 功率检测, 增益控制, 温度检测。

3.1. 功放芯片的参数与选择

3.1.1. 功放芯片的管脚

功放芯片属于微波功率器件的范畴, 图 3-2 给出了一个典型的功放芯片的原理图符号, 包括以下管脚:

VCC

主电源供电管脚

VC1	一级功率放大供电管脚
VC2	二级功率放大供电管脚
RFIN	射频信号输入管脚
RFOUT	射频信号输出管脚
GAIN_1	增益控制管脚之一
GAIN_2	增益控制管脚之二
POWER_DETECT	内建功率检测输出管脚

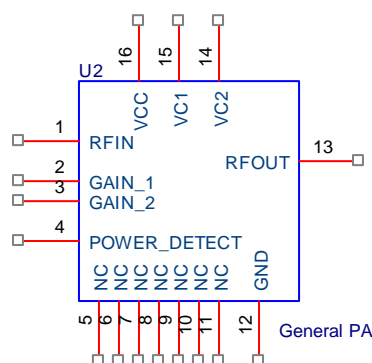


图 3-2 典型的功放芯片

值得注意的是，GAIN_1 和 GAIN_2 是来自收发器（Transceiver）的控制信号，是直流电压，POWER_DETECT 是功放芯片输出的发射功率检测值，也是直流电压，而 RFIN 和 RFOUT 是最重要的射频信号管脚。

3.1.2. 功放芯片的主要厂商

在我们公司的设计（参考设计）中，功放芯片的供应商基本上就是这四家：SiGe, SST, Microsemi, Richwave, 表 3-1, 表 3-2 给出了我们公司的各个项目中所采用的功放芯片的型号。

表 3-1 Atheros 的设计中采用的功放芯片

Atheros						
项目	AP51	AP81	AP83	AP93	AP96(2.4GHz)	MB92
芯片	GP1214	LX5511	FEM	LX5511	LX5511	FEM
厂商	GPLUS	Microsemi	Hitachi	Microsemi	Microsemi	SiGe

表 3-2 Ralink 的设计中采用的功放芯片

Ralink							
项目	3070USB	RT3052	RT3062	RT2880	RT2860	RT3091	RT3090
芯片	RTC6681	RTC6691	SST12LP07	RTC6691	RTC6694	SST12LP07	SST12LP07
厂商	Richwave	Richwave	SST	Richwave	Richwave	SST	SST

通过以上表格,我们很容易发现,Atheros 很喜欢 Microsemi 的芯片,而 Ralink 则比较喜欢 Richwave 和 SST 的,在 BCM4323 这个项目中,使用的功放芯片是 SiGe 的,在 AP96 现在的设计中,使用的也是 SiGe 的 Frontend Module。

3.1.3. 功放芯片的主要参数

功放芯片的选择是一个复杂的过程,在实际的选择过程中,我们一般会考虑如下的几项参数:

工作频率

小信号增益

最大线性输出功率

1dB 压缩点输出功率

误差向量幅度 (EVM)

相邻信道功率比 (ACPR)

噪声系数

是否内建功率检测功能

是否内建增益控制功能

供电电压

消耗的电流

以上的这些参数,并不是在每颗功放芯片的 Datasheet 中都会完整给出,有些 Datasheet 只能给出部分参数。各项参数的意义想必大家都很清楚,我在这里就不做过多的解释了。一个典型的功放芯片的 Datasheet (片段) 如下:

2.3-2.5GHz Operation

Single Positive Supply Voltage $V_{cc} = 3.3V$

Power Gain ~ 27dB

Quiescent Current ~ 90mA

EVM ~ -30dB at Pout = +19dBm

Total Current ~ 150mA for Pout = +19dBm

Pout ~ +26dBm for 11g OFDM Mask Compliance

Total Current ~220mA for Pout = +23dBm 1 Mbps DSSS

On-Chip Input Match

Simple Output Match

Robust RF Input Tolerance > +5dBm

Small & Low-Cost 3x3x0.9mm³ MLP Package

Cost Reduction over LX5510, LX5510B

从以上的叙述中我们了解到，这颗功放芯片的工作频率是 2.3-2.5GHz，采用 3.3V 单电源供电，静态工作电流是 90mA，19dBm 功率输出时，EVM 的值是 -30dB，等等。

功放芯片的性能很重要，当然，在满足性能的前提下，我们会选择最便宜的。

3.2. 功放芯片的供电

图 3-2 展示的一般功放芯片有三个电源管脚，分别是 VCC，VC1，VC2，其中的 VCC 是主电源供电，VC1 是芯片内部第一级放大的供电，VC2 是芯片内部第二级放大的供电。这里有个很重要的问题需要注意，VC1 和 VC2 不是简单的供电管脚，这两个管脚通常不会直接连接到电源上，一般会串联一个电感（或者电阻）再连接到电源上，为什么呢？这是因为这是为芯片内的功率晶体管（或场效应管）供电的管脚，通常在分离元件组成的功率放大电路中，我们都会看到在晶体管的集电极（或者场效应管的漏极）上都串有电感，而电感是不容易集成到芯片中的，这样，就需要在芯片的外部放置电感，这样，就得到了典型的功放芯片的供电方式，如图 3-3 所示。

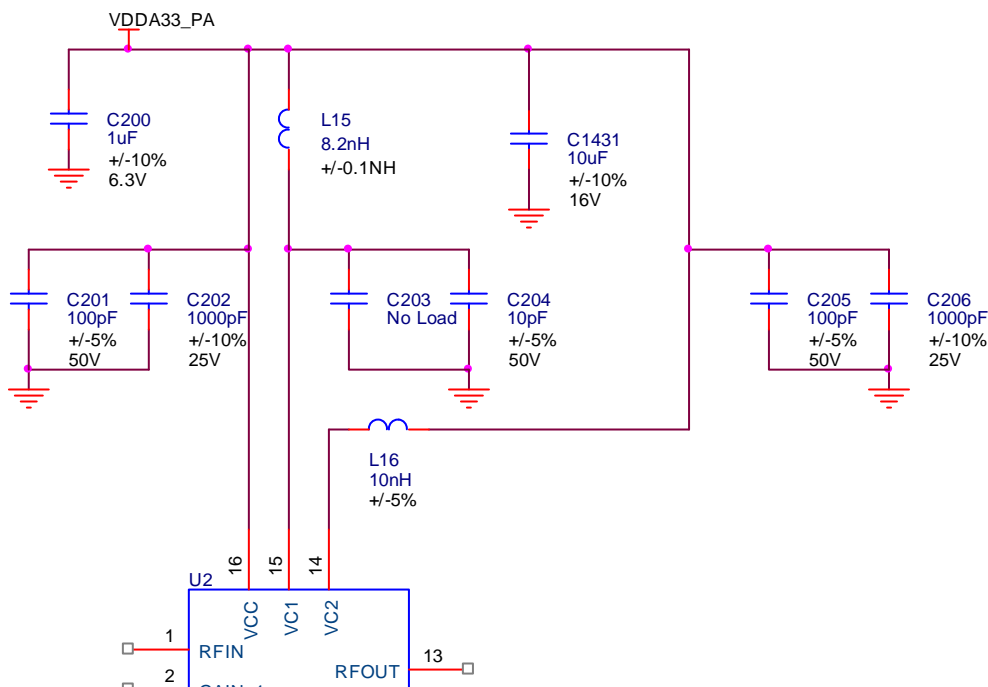


图 3-3 典型的功放芯片供电方式

除了上面提到的电感的问题，另一个值得注意的就是，功放电路处理的模拟信号，是正统的模拟电路，因此需要尤其注意其电源要与数字电路的电源分开。另一个极为重要的问题是，如图 3-3 所示，在每个电源管脚处，都需要放置一个滤波电容组合，例如 VCC 管脚处放置的是 100pF 和 1000pF 的滤波电容组合，VC1 管脚处是 10pF 的电容。滤波电容的组合形式是这样的，对于主电源管脚 VCC，需要尽量多地放置不同容量的电容，而且这些电容的容量最好是不同数量级的，例如可以这样组合：10uF+1uF+0.1uF+1000pF+100pF+10pF，不同容量的电容用于滤除不同频率成分的扰动。对于 VC1 和 VC2 这两个管脚，要注意，放置的滤波电容容量要较小，通常在 1-10pF。

3.3. 输入回路

功放电路的输入回路一般包括两个部分，一个是带通滤波器（Band Pass Filter, BPF），一个是 Π 型匹配网络，我们分开两部分来讲。

3.3.1. 带通滤波器

我们知道，2.4GHz 频段的子载波有 13 个，频率从 2.412GHz 到 2.437GHz，

相邻两信道之间的频率间隔是 500MHz，很容易理解，从收发器（Transceiver）输出的信号包括了从 2.412GHz 到 2.437GHz 这样的一个频率带，因此，为了能够使有用的信号顺利地进入功放芯片，无用的杂乱信号被滤除，一般会在功放芯片的输入回路上放置一个带通滤波器。

带通滤波器有三种实现方法，一种是使用已经设计好的专用带通滤波器，这在 Ralink 的方案中使用的很多；一种是使用分立元件组成的带通滤波器，这种方法用的不是很多；第三种方法几乎是 Atheros 专有的，就是印制带通滤波器，这种滤波器最突出的优点就是没有成本，最突出的缺点是占用的空间比较大，而且还需要净空区，在 AP51 中就使用了这种滤波器。

用分立元件设计带通滤波器需要复杂的计算过程，也需要较强的数学功底，我们在这里不进行过多的研究。接下来我们主要讨论如何选择一款已经设计好的带通滤波器。带通滤波器的参数并不多，主要有：

输入阻抗

输出阻抗

通频带

通频带内的衰减

通频带以外的衰减

通常情况下，成品的带通滤波器，输入和输出阻抗都会控制在 50 欧姆的标称值，对于通频带相关特性，一张图表足以反映出来。如图 3-4 给出了我们常用的 HMD845H 的 S21 参数与频率之间的关系。很明显，该带通滤波器的通频带为 2.4GHz-2.5GHz，对于通频带以外的频率，衰落的很快。

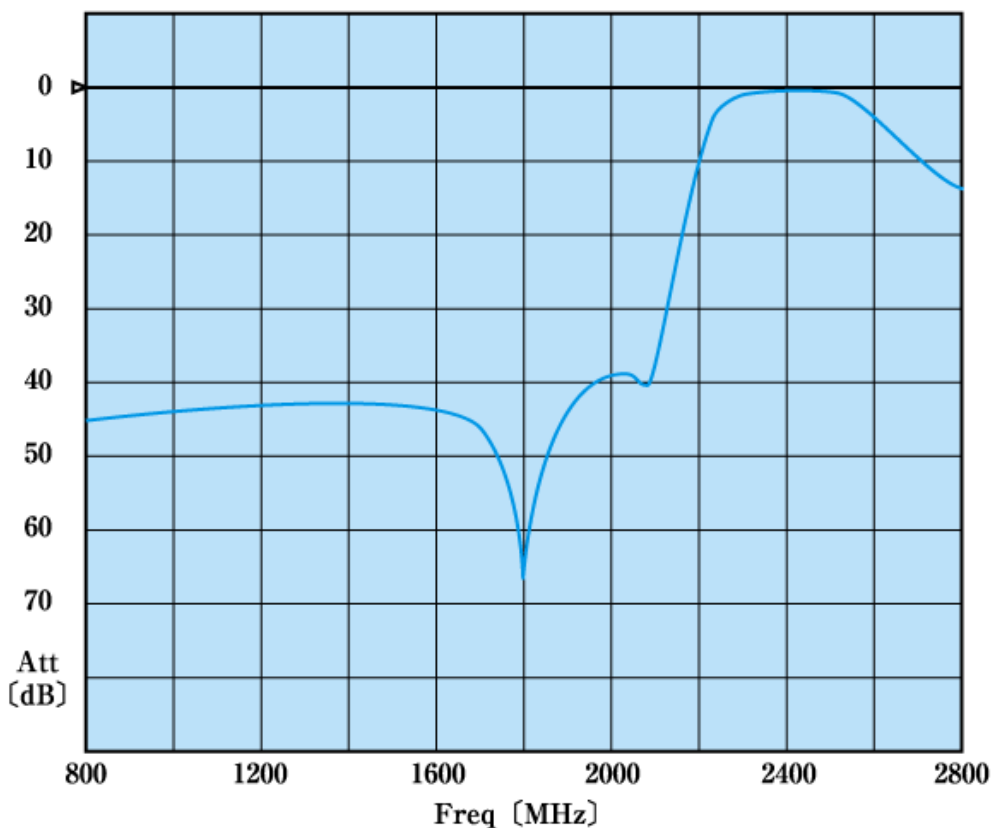
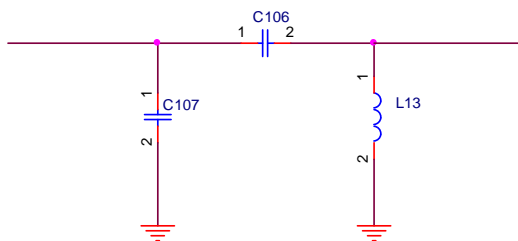


图 3-4 HMD845H 的 S21 参数

3.3.2. Π 型匹配网络

匹配，这件事在射频设计中是极其重要的，很多时候，我们设计或者调试射频电路，都是在解决匹配的问题，永远记住这样一条经典的准则：共轭匹配传输功率最大。 Π 型匹配网络一般直接放在功放芯片的输入端，也就是放在 **RFIN** 这个管脚处，通常芯片的管脚不会匹配到 50 欧姆，我们也不会知道管脚的输入特性，这样的话， Π 型匹配网络的必要性就可想而知了。

Π 型匹配网络，顾名思义，形状很像字母 Π ，我们来看一下实际的 Π 型匹配网络。图 3-5 给出的是 Ralink 常用的一种 Π 型匹配网络。

图 3-5 Ralink 常用的 Π 型匹配网络

3.3.3. 完整设计的输入回路

以上我们讨论了功放电路的输入回路的两个组成部分，带通滤波器和 Π 型匹配网络，有了这两个部分，我们就可以设计一个完整的输入回路了。如图 3-6 所示，就是一个设计完整的功放电路输入回路。图中的 U9 就是一款成品的带通滤波器，而 C108，C109 和 L14 就组成了一个 Π 型匹配网络。

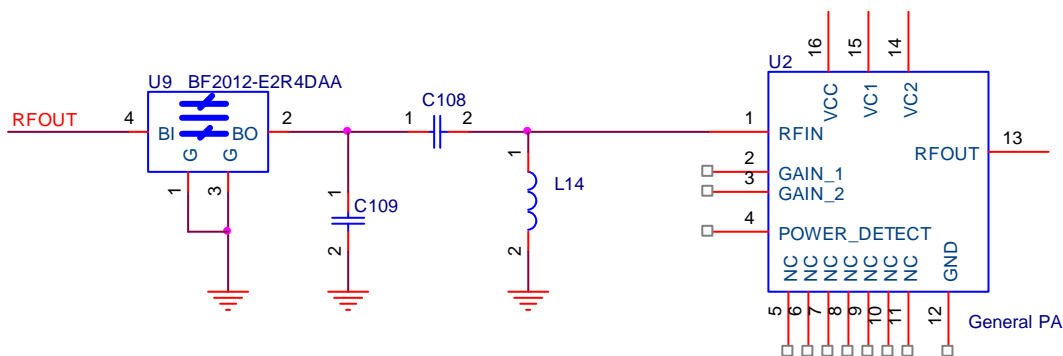


图 3-6 完整设计的功放电路的输入回路

3.4. 输出回路

在输出回路中，最重要的组成部分（在很多设计中也是唯一的组成部分）就是低通滤波器，这时可能有人会问，为什么这里要用低通滤波器，而不是像输入回路那样使用带通滤波器？原因很简单，这里的低通滤波器要解决的主要问题是由于功放引起的高次谐波，如二次谐波，三次谐波甚至更高次数的谐波，当然，低通滤波器还要解决的问题就是匹配问题。其实，在射频电路的设计中，匹配的问题会一直伴随着我们。

滤波器的设计需要很复杂的计算，在这里我不想探讨过多的理论知识，所以，我就不给出如何计算的方法，只给出一般的低通滤波器的形式。这里需要指出的是，Atheros 的设计一般会使用三个元件，而 Ralink 一般会使用五个元件。如图 3-7 所示，是 Ralink 常用的滤波器形式。在图中，C112，C111，C113，C110 和 C114 就组成了一个低通滤波器，来自功放芯片的信号 PA_OUT 经过滤波器后得到 LPF_OUT 这信号送至后续电路。

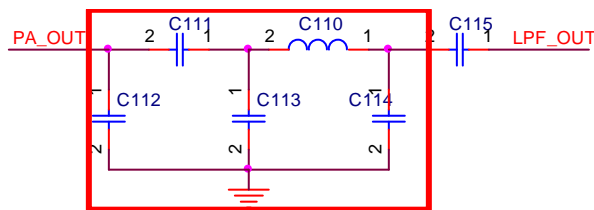


图 3-7 Ralink 常用的低通滤波器

这时，我们就可以把功放芯片的输出端与低通滤波器相连接，就得到了一般射频功率放大电路的完整的输出回路，如图 3-8 所示。

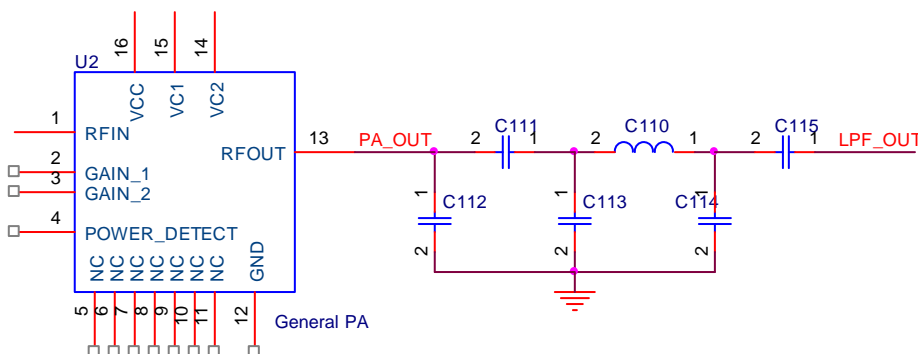


图 3-8 完整设计的功率放大器输出回路

3.5. 功率检测

功率检测功能在我们的很多设计中都可以找到，这项功能可以使无线收发器（Radio Transceiver）时刻监视着功放电路的输出功率，这样，当功放的输出功率改变时，无线收发器就可以调整自身的输出功率或者改变功放电路的增益，使功放电路的输出功率稳定在一个固定的值。

功率检测电路输出的是直流电压值，这个电压值送给无线收发器之后，无线收发器自身内部进行 A/D 转换，就可以得知功放电路的输出功率了。

功率检测实现的方法通常有两种，在 Ralink 的设计中，通常使用功放芯片自身的功率检测功能；在 Atheros 的设计中，除了使用功放芯片本身的功率检测功能之外，一般还会有一种 Atheros 特有的设计，我们将分成两部分讨论。

3.5.1. 芯片内建的功率检测

我们在图 3-2 中已经看到，一般的功放芯片会有 POWER_DETECT 这样的管脚，这个管脚的作用就是用于功率检测的。使用芯片内建的功率检测功能

可以简化电路设计，常见的完整形式如图 3-9 所示。

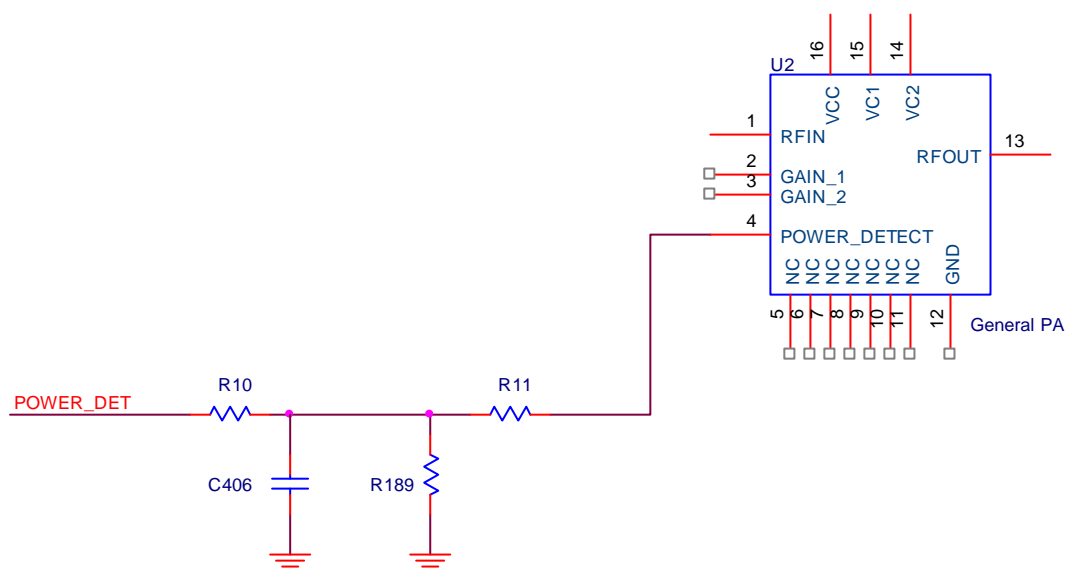


图 3-9 常见的使用内建功率检测功能的电路形式

3.5.2. 芯片外围的功率检测电路

我们在这里用单独的一节来讨论外围的检测电路，其实要讲的就是 Atheros 的方案，因为这个设计实在是太有个性了，让我们来一起见识一下吧。如图 3-10 所示，就是 Atheros 常用的功率检测方案。图中的 PC1 就是一个印制耦合器 (Printed Coupler)，来自功率放大器的输出信号 LPF_OUT 经过耦合器，就在 2, 3 脚感应到高频交变电压，这个电压随着输出功率的增大而增大。L18, L19, D1, C217, R248 组成了常规的整流电路，这样，就得到了随着输出功率的变化而变化的直流电压 POWER_DETECT, 无线收发器就可以得到这个电压值从而做出相应的动作。

这里有一点需要注意的是，整流二极管 D1 一定要选择工作频率很高的二极管，例如这个设计中的 SMS7630 的工作频率就达 10GHz。

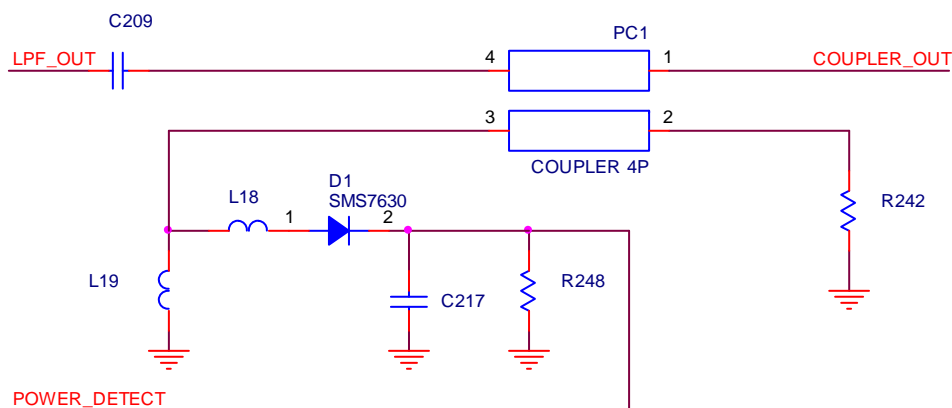


图 3-10 Atheros 常用的功率检测方案

3.6. 增益控制

增益控制的作用就是可以改变功放电路的增益，从而能改变输出功率。改变功率放大器最终输出功率的方法有两种，一种是无线收发器改变自身的输出功率，另外一种就是改变功放电路的增益，在这里我们主要关注后者。通常功放芯片的增益控制管脚会有两个或者两个以上，分别改变的是第一级放大和第二级放大的增益值，图 3-11 是典型的增益控制原理图。来自收发器的控制信号 PA_GAIN 经过 R245 和 C248 组成的 RC 滤波电路（滤除来自收发器的可能的交流成分）通过两个电阻作用于功放芯片的 GAIN_1 和 GAIN_2 两个管脚，从而控制功率放大电路的增益，也控制着最终的输出功率。

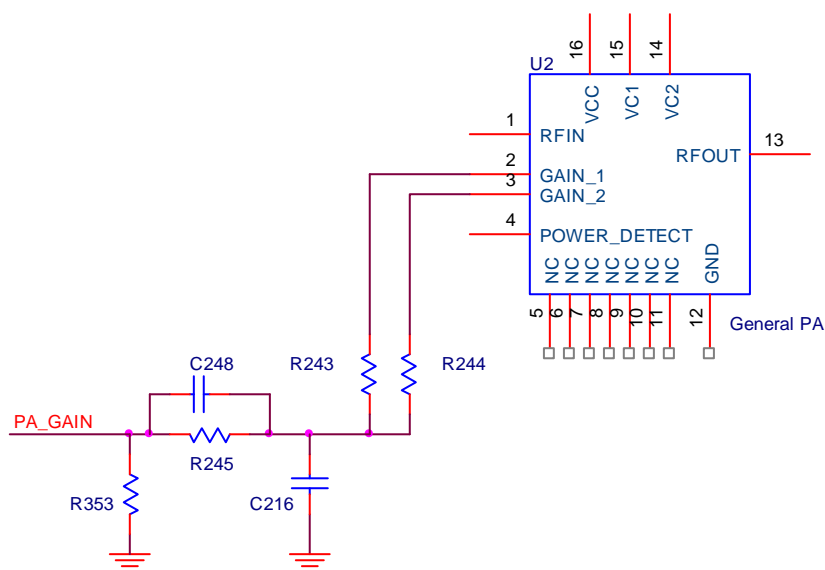


图 3-11 典型的增益控制原理图

3.7. 温度检测

温度检测功能在 Ralink 的方案中使用的很多，但是在 Atheros 的方案就未曾见过。这一功能可以检测功放芯片的温度，防止芯片温度过热而烧毁。另外一个更加重要的作用就是根据环境温度调整功放电路的输出功率。很多情况下，环境温度的改变，会对功放芯片的输出功率会造成比较大的影响，如果无线收发器通过温度检测电路得知当前的温度并适当的调整自身的输出功率或者改变功放的增益，就可以使功放电路在环境温度改变时依然可保持稳定的功率输出，这对于提高产品的稳定性是有好处的。

图 3-12 给出的是 Ralink 的典型温度检测电路。图中的 RT1 是热敏电阻，当环境温度改变时，自身的阻值会发生变化，这样，显而易见，TMP_DET 的值就会发生变化，这样，收发器就可以检测到环境的温度了。

温度检测电路一般会放置在功放芯片的附近。

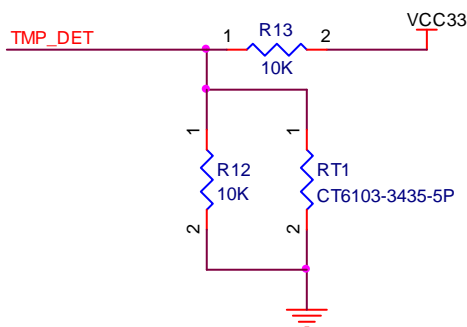


图 3-12 Ralink 常用的温度检测电路

3.8. 完整设计的功率放大电路

在以上的内容中，我们讨论了功率放大电路的各个组成部分，现在，让我们将这些部分组合到一起，就可以完成功率放大电路的设计了，如图 3-13 所示。我们来看一看，试一试能否找出之前的各部分，如果可以，那么你已经基本了解 Wi-Fi 产品的一般功率放大电路的架构了。

通常情况下，在功放芯片的 Datasheet 中会给出一份参考设计，这对于我们的设计具有一定的指导作用。

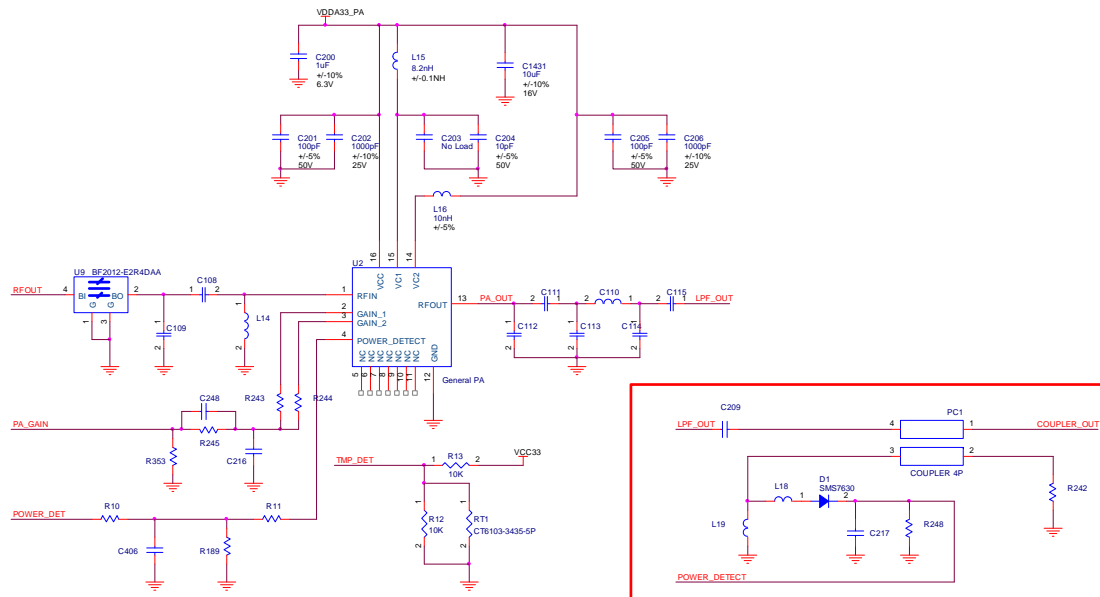


图 3-13 完整设计的射频功率放大电路

第4章. 低噪声放大器

低噪声放大器在框图 1-1 中位于收发切换器 (Transmit/Receive Switch) 和无线收发器 (Radio Transceiver) 之间, 对天线感应到的信号进行放大, 这样才能使无线收发器进行有效的处理。可以说, 低噪声放大器的性能直接影响着整个设计的灵敏度。

低噪声放大器的框图如图 4-1 所示, 有四个部分组成, 输入回路, 输出回路, 放大电路, 增益控制, 在以下的内容中, 我们将逐个讨论。

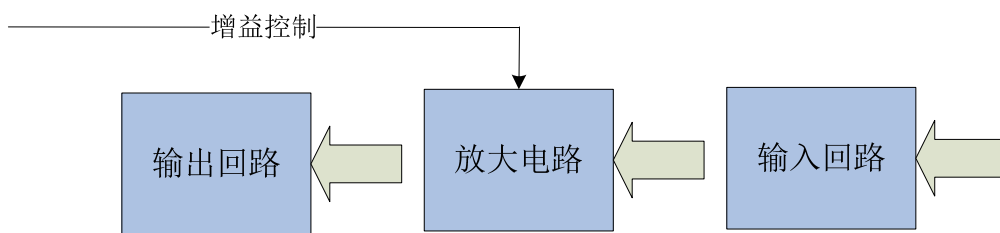


图 4-1 低噪声放大器的框图

4.1. 低噪声的放大器的主要参数

低噪声放大器, 顾名思义, 就可以知道其具有极低的噪声系数。噪声系数的物理含义是: 信号通过放大器之后, 由于放大器产生噪声, 使信噪比变坏; 信噪比下降的倍数就是噪声系数。

除了噪声系数以外, 以下几个参数也是我们需要关注的:

功率增益

增益平坦度

工作频带

动态范围

功率增益主要就指低噪声放大器的增益能力, 增益平坦度描述放大器在工作频带内频率变化引起的功率增益的波动, 工作频带就是指放大器的正常工作的频率范围, 动态范围是指放大器允许输入的最小和最大功率范围。

4.2. 低噪声微波器件的选择

芯片或者晶体管（场效应管）的选择，以下简称微波器件的选择，往往对于低噪声放大器的设计起着至关重要的影响。我们先来看一看在我们公司的设计中，通常选用什么微波器件。表 4-1 和表 4-2 给出了 Atheros 和 Ralink 常用的低噪声放大器微波器件。

我们不难发现，这些器件的选择没有太多的共性，我们能看到有四种解决方案，第一种是采用微波三极管来实现，第二种是使用专用低噪声放大器芯片，第三种是集成在前端模块（Frontend Module）中，第四种就是不使用低噪声放大器。我们在这里只讨论采用晶体管和专用芯片的方法。

表 4-1 Atheros 常用的低噪声放大器微波器件

Atheros						
项目	AP51	AP83	AP93	AP96	AP4000	MB92
器件	SGA-8343	FEM	BFP740	SGA-8343	SGA-8343	FEM
厂商	Sirenza	Hitachi	Infineon	Sirenza	Sirenza	SiGe

表 4-2 Ralink 常用的低噪声放大器微波器件

Ralink							
项目	RT3052	RT3062	RT2880	RT3091	RT3090	RT3070	RT2860
器件	SGA-8343	BF776	RTC6686	BF776	无 LNA	无 LNA	RTC6694
厂商	Sirenza	Infineon	Richwave	Infineon	——	——	Richwave

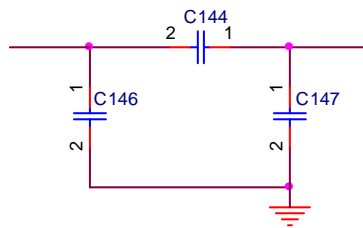
微波器件（晶体管或芯片）的参数，基本上就决定了低噪声放大器的性能，我们来看一下最常用的 SGA-8343 的参数，如图 4-2 所示。图中给出的参数包括最大增益，噪声系数，S21，工作频率，供电电压，消耗的电流等等。对于专用的低噪声放大器芯片，参数也基本如此，在这里我们就不详细说了。

Symbol	Device Characteristics	Test Conditions $V_{CE}=3V$, $I_{CE}=10mA$, $25^{\circ}C$ (unless otherwise noted)	Test Frequency	Units	Min.	Typ.	Max.
G_{MAX}	Maximum Available Gain	$Z_S=Z_S^*$, $Z_L=Z_L^*$	0.9 GHz 1.9 GHz 2.4 GHz	dB		23.9 19.3 17.7	
NF	Minimum Noise Figure	$Z_S=Gamma_{OPT}$, $Z_L=Z_L^*$	0.9 GHz 1.9 GHz 2.4 GHz	dB		0.94 1.10 1.18	
S_{21}	Insertion Gain ^[1]	$Z_S=Z_L=50\text{ Ohms}$	0.9 GHz	dB	21.0	22.0	23.0
NF	Noise Figure ^[2]	LNA Application Circuit Board	1.9 GHz	dB		1.40	1.75
Gain	Gain ^[2]	LNA Application Circuit Board	1.9 GHz	dB	15.5	16.5	17.5
OIP_3	Output Third Order Intercept Point ^[2]	LNA Application Circuit Board	1.9 GHz	dBm	25.8	27.8	
P_{1dB}	Output 1dB Compression Point ^[2]	LNA Application Circuit Board	1.9 GHz	dBm	7.5	9.0	
h_{FE}	DC Current Gain				120	180	300
BV_{CEO}	Collector-Emitter Breakdown Voltage			V	5.7	6.0	
R_{th}	Thermal Resistance	junction-to-lead		$^{\circ}C/W$		200	
V_{CE}	Operating Voltage	collector-emitter		V			4.0
I_{CE}	Operating Current	collector-emitter		mA			50

图 4-2 SGA-8343 的参数表

4.3. 输入回路

和功率放大器一样，低噪声放大器的输入回路中也会有匹配网络，但是 Atheros 好像是不走寻常路，很少看到低噪放的输入匹配网络，而 Ralink 则不一样，几乎在每个设计中都中规中矩的使用 Π 型匹配网络，如图 4-3 所示，就是 Ralink 常用的 Π 型匹配网络，我个人是比较推崇这种做法的。有了匹配网络，我们可以最大限度的保证我们的设计是高性能的，也就是 High-Performance。

图 4-3 Ralink 常用的 Π 型匹配网络

4.4. 输出回路

和输入回路一样，输出回路通常也会放置匹配网络，同样，Atheros 一般还是不做，他们最多会放置一个专有的印制带通滤波器（Printed Band Pass Filter），Ralink 的输出回路上的 Π 型匹配网络基本上会和输入回路上一致，在这里不给出具体的形式了。

4.5. 电源与增益控制

增益控制的作用是很明显的，当接收到的信号强度较低时，我们可以提高低噪声放大器的增益，保证信号可以正常被接收；当接收信号的强度较高时，可以降低低噪声放大器的增益，以免造成信号阻塞。这就是所谓的自动增益控制(Auto Gain Control, AGC) 同样，这对于提高产品的稳定性，是很重要的。

我为什么要把电源与增益控制放在同一节呢？因为低噪声放大器的增益是依靠改变供电电压来实现的，这样就很容易理解了。学过模拟电路的都会知道，三极管放大电路的放大倍数和供电电压有密切关系，对于芯片说也同样如此。图 4-4 给出了常见的增益控制的电路形式。图中的 LNA_GAIN 既是来自无线收发器(Radio Transceiver)增益控制信号，又是低噪声放大器的供电电源，C104 是滤波电容，显而易见，低噪声放大器的增益直接与 LNA_GAIN 的电压有关。

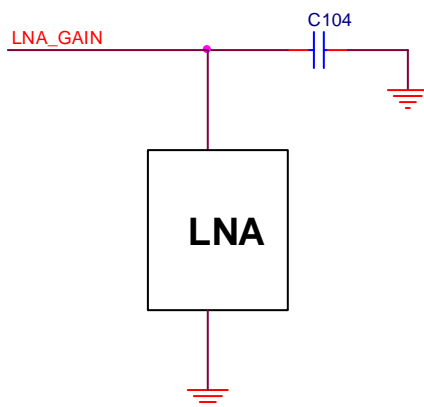


图 4-4 常见的增益控制的电路形式

4.6. 完整设计的低噪声放大器

在这里，我要向大家展示的是一款设计十分细腻的低噪声放大器，这也是我见过的设计最为优秀的低噪声放大器，就是来自 AP96 中的 2.4GHz 频段的放大器，让我们来一同领略它的风采，如图 4-5 所示。

图中的 LNA_GAIN 是来自无线收发器(Radio Transceiver)的增益控制信号，放大器使用的晶体管就是最常用的 SGA-8343，R238，R239，R240 是基极的偏置电阻，C219，L20，C220 组成了低通滤波器，来自切换芯片(Switch)的 LNA_IN 通过低通滤波器之后经由 C218 耦合至低噪声放大器，Q2 与 C221，L51，C214，

第5章. 收发切换电路

收发切换电路实现的功能就是进行发射与接收的切换, 通常其最重要的组成部分就是一颗芯片, 我们分成四个部分来讨论: 芯片的选择, 发射与接收回路, 天线回路, 控制管脚的处理。

5.1. 切换芯片的选择

切换芯片在结构上, 通常就是一个单刀双掷的开关, 开关掷向哪一边决定于加在控制管脚上的电压。切换芯片的典型内部结构如图 5-1 所示。

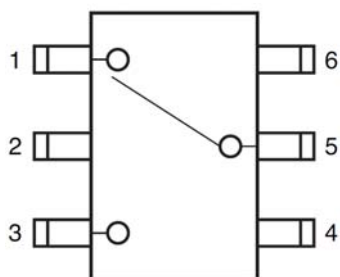


图 5-1 切换芯片典型的内部结构

在选择切换芯片时, 我们主要关注以下几个参数:

工作频率

切换速度

关断的隔离度

导通的衰减

能够承受的功率

控制电压

功率消耗

有一个比较奇怪的现象时我们很少看到在 Datasheet 中提到切换速度这样的参数。在我们公司的设计中, 几乎无一例外的使用了 CEL 公司的 uPG2179 作为切换芯片 (Switch), 其典型参数如图 5-2 所示。

PARAMETER	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
Insertion Loss 1	L _{INS1}	f = 0.5 to 1.0 GHz ^{Note1}	–	0.25	0.45	dB
Insertion Loss 2	L _{INS2}	f = 1.0 to 2.0 GHz	–	0.30	0.50	dB
Insertion Loss 3	L _{INS3}	f = 2.0 to 2.5 GHz	–	0.35	0.55	dB
Insertion Loss 4	L _{INS4}	f = 2.5 to 3.0 GHz	–	0.40	0.60	dB
Isolation 1	ISL ₁	f = 0.5 to 2.0 GHz ^{Note1}	23	27	–	dB
Isolation 2	ISL ₂	f = 2.0 to 3.0 GHz	20	24	–	dB
Input Return Loss	RL _{in}	f = 0.5 to 3.0 GHz ^{Note1}	15	20	–	dB
Output Return Loss	RL _{out}	f = 0.5 to 3.0 GHz ^{Note1}	15	20	–	dB
0.1 dB Loss Compression	P _{in} (0.1 dB)	f = 2.0 GHz	+25.5	+29.0	–	dBm
Input Power ^{Note2}		f = 2.5 GHz	+25.5	+29.0	–	dBm
		f = 0.5 to 3.0 GHz	–	+29.0	–	dBm
Switch Control Current	I _{cont}	No signal	–	4	20	μA
Switch Control Speed	t _{SW}	50%CTL to 90/10%RF	–	50	500	ns

图 5-2 切换芯片的典型参数

5.2. 发射与接收回路

切换芯片位于靠近天线的地方，决定着天线作为发射天线还是作为接收天线。功率放大器和低噪声放大器都会直接与切换芯片相连，这样，发射与接收回路上的匹配就是必不可少的。关注一下 Atheros 和 Ralink 的方案，会发现，Atheros 会在发射回路上放置Π型匹配网络，但是 Ralink 则不会，一般就是通过电容直接耦合。

如图 5-3 所示，就是 Atheros 的典型发射与接收回路 SW10 就是那颗切换芯片。LPF_OUT 是来自功率放大器的输出信号，R186, C121 与 R194 组成了Π型匹配网络，LNA_IN 是送至低噪声放大器的信号，SWITCH_TX 与 SWITCH_RX 这两个信号的组合就控制着是打开发射通路还是打开接收通路。

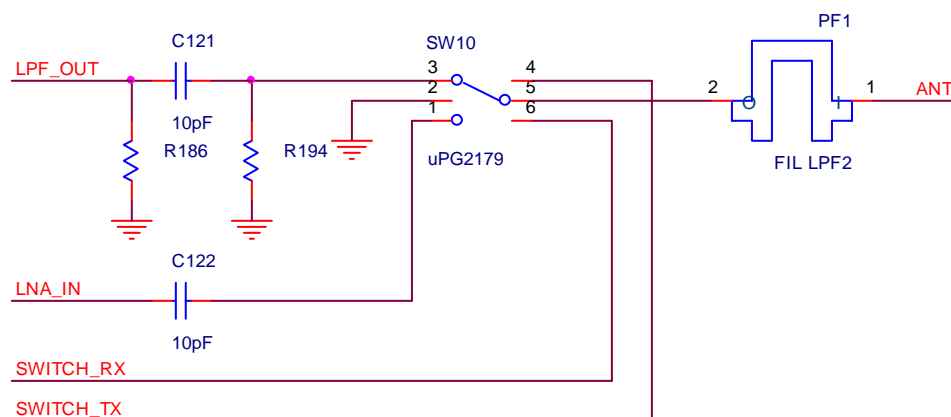


图 5-3 Atheros 的典型发射与接收回路

5.3. 天线回路

在 5-4 中我们已经看到，在 Atheros 的方案中，会在天线回路中放置一个印制滤波器（Printed Filter），图中的 PF1 就是 Atheros 专有的印制滤波器。同样，Ralink 一般也不会天线回路中设置滤波器或匹配电路。

5.4. 控制信号的处理

我们已经知道，图 5-4 中的 SWITCH_TX 和 SWITCH_RX 是来自无线收发器（Radio Transceiver）的控制信号，是直流电压，这样，为了稳定这个电压值，避免造成切换器的误动作，我们一般会在控制通路上串联一个电阻（或电感），一般是小于 1K 的电阻，并且在控制管脚的位置放置滤波电容（1-10pF），这样，我们就可以很好的保证切换芯片没有误动作，从而，我们就得到了如图 5-4 所示的完整的切换电路的设计。

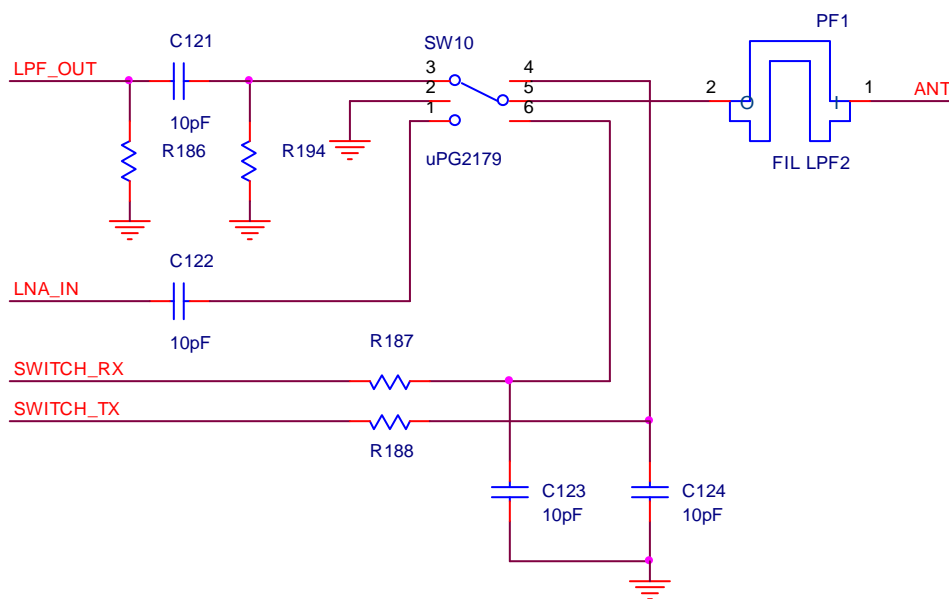


图 5-4 完整设计的切换电路

第6章. 天线与天线连接器

在这一章里，我要讲的不是天线的设计，因为目前我还不太懂天线设计，而且天线设计是一个十分专业和复杂的学科。在这里我想要说的其实就只是一个问题：一定要在天线或者天线连接器的附近放置一个 Π 型匹配网络，这一点是我们做射频设计的人必须要牢记的事实。看一下 Atheros 和 Ralink 的方案，会发现 Π 型匹配网络是必不可少的，典型的设计如图 6-1 所示。

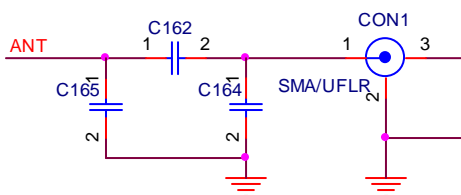


图 6-1 典型的 Pi 型天线连接器电路设计

第7章. 完整设计的射频电路

在前面几章的内容中，我们分成五章分别讲解了射频电路的无线收发器（Radio Transceiver），功率放大电路（Power Amplifier, PA），低噪声放大器（Low Noise Amplifier, LNA），收发切换电路（Transmit/Receive Switch），天线与天线连接器（Antenna And Connector），在每章的最后一节，我们都给出了每一部分的完整设计。我想你已经知道了——没错，只要把我们每个部分的完整设计组合在一起，那么我们就得到了 Wi-Fi 产品的一般射频电路的完整设计，我们不要急，我们再来回顾一下在本文一开始提到的射频设计框图，如图 7-1。相信大家这时一定已经可以把每一个部分细化，得到更加详细的射频设计框图。

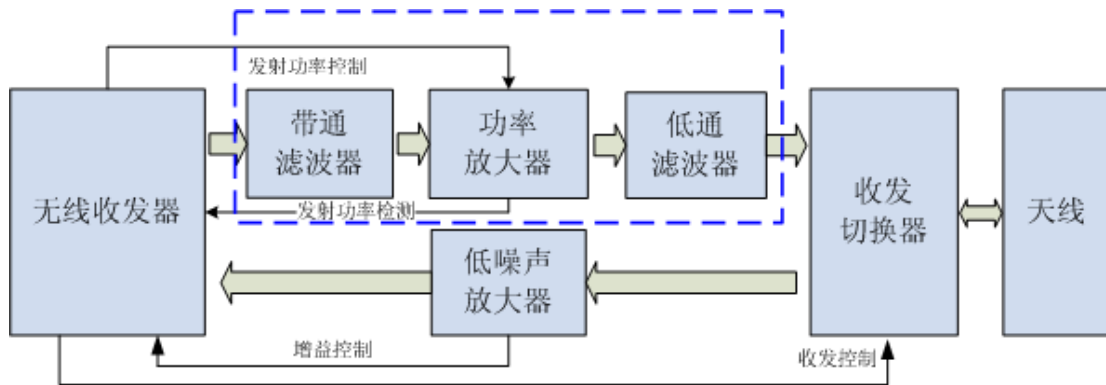


图 7-1 射频设计框图

通过前面的讨论，我们已经知道，功率放大器是由带通滤波器， Π 型匹配网络，功率微波器件，增益控制，供电电路，功率检测，温度检测低通滤波器这些部分组成的；低噪声放大器是由 Π 型匹配网络，低噪声放大电路和增益控制组成的；收发切换器是由 Π 型匹配网络，切换芯片，滤波器组成的；天线和连线连接器部分是由 Π 型匹配网络和连接器组成的。于是，我们得到了 Wi-Fi 产品一般射频电路的详细框图，如图 7-2 所示。

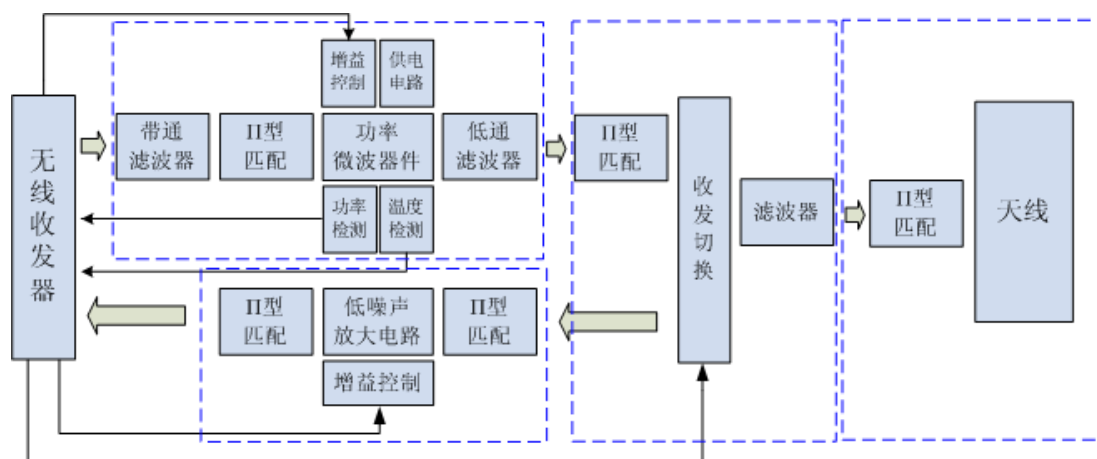


图 7-2 射频设计详细框图

现在，让我们将各个模块的详细电路图，看看我们得到了什么。没错，我们得到了完整的设计图，如图 7-3 所示。在这个原理图中，我们设计的是一收一发的情况，如果是二发二收，那么原理图就是两个图 7-3，复制而已。

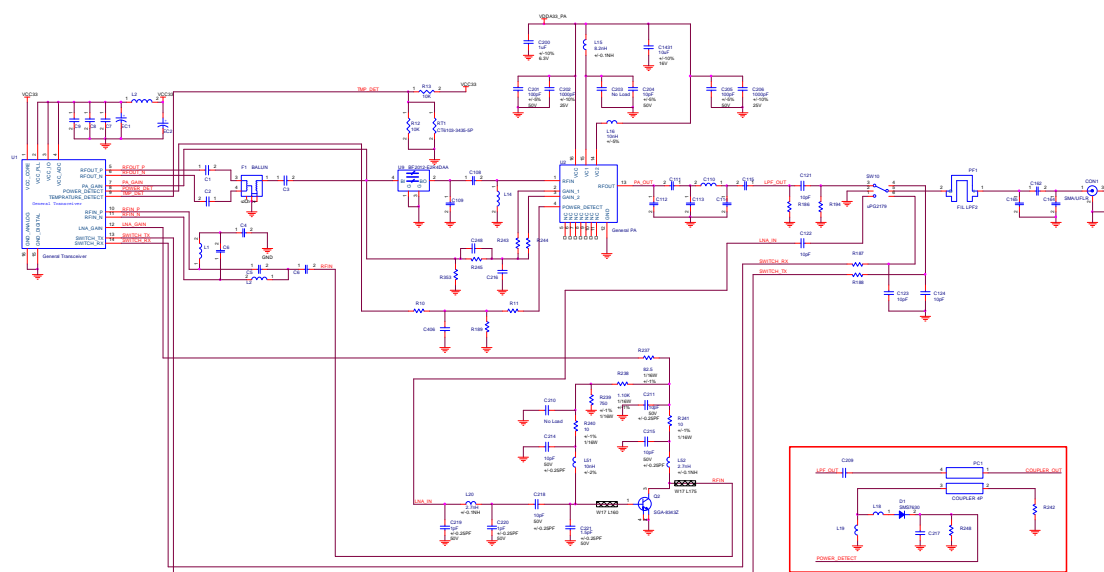


图 7-3 完整详细的原理图