

诚信应考,考试作弊将带来严重后果!

# 华南理工大学期末考试

## 《计算机原理》A 卷样卷

- 注意事项: 1. 考前请将密封线内填写清楚;  
2. 所有答案请直接答在试卷上;  
3. 考试形式: 闭卷;  
4. 本试卷共五大题, 满分 100 分, 考试时间 120 分钟。

| 题号 | 一 | 二 | 三 | 四 | 五 | 总分 |
|----|---|---|---|---|---|----|
| 得分 |   |   |   |   |   |    |

### 一、单选题 (共 20 分)

- CPU 响应中断的时间是\_\_\_\_\_。  
A. 中断源提出请求;      B. 取指周期结束;  
C. 指令周期结束;      D. 间址周期结束。
- 下列说法中\_\_\_\_\_是正确的。  
A. 加法指令的执行周期一定要访存;  
B. 加法指令的执行周期一定不访存;  
C. 指令的地址码给出存储器地址的加法指令, 在执行周期一定访存;  
D. 指令的地址码给出存储器地址的加法指令, 在执行周期不一定访存。
- 完整的计算机系统应包括\_\_\_\_\_。  
A、运算器、存贮器、控制器      B、外部设备和主机  
C、主机和实用程序      D、配套的硬件设备和软件系统
- 基址寻址方式中, 操作数的有效地址是\_\_\_\_\_。  
A. 基址寄存器内容加上形式地址(位移量);      B. 程序计数器内容加上形式地址;  
C. 变址寄存器内容加上形式地址;      D. 寄存器内容加上形式地址。
- 常用的虚拟存储器寻址系统由\_\_\_\_\_两级存储器组成。  
A. 主存—辅存;      B. Cache—主存;      C. Cache—辅存;      D. 主存—硬盘。
- DMA 访问主存时, 让 CPU 处于等待状态, 等 DMA 的一批数据访问结束后, CPU 再恢复工作, 这种情况称作\_\_\_\_\_传送方式。  
A. 停止 CPU 访问主存;      B. 周期挪用;      C. 存储器分时访问;      D. DMA。
- 在运算器中不包含\_\_\_\_\_。  
A. 状态寄存器;      B. 数据总线;      C. ALU;      D. MAR

8. 计算机操作的最小单位时间是\_\_\_\_\_。
- A. 时钟周期;                      B. 指令周期;              C. CPU 周期;              D. 中断周期。
9. 用于指定待执行指令所在地址的是\_\_\_\_\_。
- A. 指令寄存器;                      B. MDR;                      C. 程序计数器;              D. 累加器。
10. 下列描述中\_\_\_\_\_是正确的。
- A. 控制器能理解、解释并执行所有的指令及存储结果;  
B. 一台计算机包括输入、输出、控制、存储及算逻运算五个单元;  
C. 所有的数据运算都在 CPU 的控制器中完成;  
D. 以上答案都正确。
11. 程序控制类指令的功能是\_\_\_\_\_。
- A. 进行算术运算和逻辑运算;                      B. 进行主存与 CPU 之间的数据传送;  
C. 进行 CPU 和 I/O 设备之间的数据传送;                      D. 改变程序执行的顺序;
12. 一个  $16K \times 32$  位的存储器, 其地址线和数据线的总和是\_\_\_\_\_。
- A. 48;                                      B. 46;                                      C. 36;                                      D. 32。
13. 某计算机字长是 16 位, 它的存储容量是 1MB, 按字编址, 它的寻址范围是\_\_\_\_\_。
- A. 512K;                                      B. 1M;                                      C. 512KB;                                      D. 1MB。
14. 中断允许触发器用于\_\_\_\_\_。
- A. 向 CPU 发中断请求;                                      B. 指示正有中断在进行;  
C. 开放或关闭中断系统;                                      D. 指示中断处理结束。
15. 浮点数的表示范围和精度取决于\_\_\_\_\_。
- A. 阶码的位数和尾数的机器数形式;                      B. 阶码的机器数形式和尾数的位数;  
C. 阶码的位数和尾数的位数;                      D. 阶码的机器数形式和尾数的机器数形式。
16. 隐指令是指\_\_\_\_\_。
- A. 操作数隐含在操作码中的指令;                      B. 在一个机器周期里完成全部操作的指令;  
C. 隐含地址码的指令;                                      D. 指令系统中没有的指令。
17. 在集中式总线控制中, \_\_\_\_\_方式响应时间最快。
- A. 链式查询;                      B. 计数器定时查询;                      C. 独立请求;                      D. 不能确定哪一种。
18.  $n$  位二进制定点整数表示的最大值是\_\_\_\_\_。
- A.  $2^n$ ;                                      B.  $2^n - 1$ ;                                      C.  $2^{n-1}$ ;                                      D.  $2^{n-1} - 1$ 。
19. 在双符号位法判断溢出的方案中, 出现正溢出时, 双符号位应当为\_\_\_\_\_。
- A. 00;                                      B. 01;                                      C. 10B;                                      D. 11。
20. 在微程序控制器中, 控制部件向执行部件发出的某个控制信号称为\_\_\_\_\_。
- A. 微程序;                                      B. 微指令;                                      C. 微命令;                                      D. 微操作。

## 二、填空题（共 20 分）

1. 在 DMA 方式中，CPU 和 DMA 控制器通常采用三种方法来分时使用主存，它们是\_\_\_\_\_A\_\_\_\_\_、\_\_\_\_\_B\_\_\_\_\_和\_\_\_\_\_C\_\_\_\_\_。
2. 设  $n=8$ （不包括符号位），则原码一位乘需做\_\_\_\_\_A\_\_\_\_\_次移位和最多\_\_\_\_\_B\_\_\_\_\_次加法，补码 Booth 算法需做\_\_\_\_\_C\_\_\_\_\_次移位和最多\_\_\_\_\_D\_\_\_\_\_次加法。
3. 设浮点数阶码为 8 位（含 1 位阶符），尾数为 24 位（含 1 位数符），则 32 位二进制补码浮点规格化数对应的十进制真值范围是：最大正数为\_\_\_\_\_A\_\_\_\_\_，最小正数为\_\_\_\_\_B\_\_\_\_\_，最大负数为\_\_\_\_\_C\_\_\_\_\_，最小负数为\_\_\_\_\_D\_\_\_\_\_。
4. 在定点二进制运算中，判断溢出的方法有：\_\_\_\_\_A\_\_\_\_\_、\_\_\_\_\_B\_\_\_\_\_和\_\_\_\_\_C\_\_\_\_\_；
5. 设 24 位长的浮点数，其中阶符 1 位，阶码 5 位，数符 1 位，尾数 17 位，阶码和尾数均用补码表示，且尾数采用规格化形式，则它能表示最大正数真值是\_\_\_\_\_A\_\_\_\_\_，非零最小正数真值是\_\_\_\_\_B\_\_\_\_\_，绝对值最大的负数真值是\_\_\_\_\_C\_\_\_\_\_，绝对值最小的负数真值是\_\_\_\_\_D\_\_\_\_\_（均用十进制表示）。
6. 运算器的技术指标一般用\_\_\_\_\_A\_\_\_\_\_和\_\_\_\_\_B\_\_\_\_\_表示。

## 三、简答题（共 20 分）

1. 什么是计算机的 I/O 系统？
2. 简述程序中断和调用子程序的区别。

3. 什么是 cache? 它与主存是什么关系? 其基本工作过程如何?

4. 写出计算机取指令的公共操作序列。

#### 四. 计算题 (共 20 分)

1. 将 28.75D 转换成 IEEE 短浮点数格式。

2. 设  $x=2^{010}\times(+0.11011011)$ ,  $y=2^{100}\times(-0.10101100)$ , 求  $x+y$ 。

3、某计算机 CPU 芯片的主振频率为 8MHz，其时钟周期是多少微秒？若已知每个机器周期平均包含 4 个时钟周期，该机的平均指令执行速度为 0.8MIPS，试问：

(1)平均指令周期是多少微秒？

(2)平均每个指令周期含有多少个机器周期？

(3)若改用时钟周期为 0.4ms 的 CPU 芯片，则计算机的平均指令执行速度又是多少 MIPS？

4. 某磁盘组有 6 片磁盘，每片可有两个记录面，存储区域内径为 22cm，外径 33cm，道密度 40 道/cm，位密度 400b/cm，转速 2400r/min。求：
- (1) 柱面总数；
  - (2) 数据传送率。

## 五. 综合题（共 20 分）

1. 求有效信息位为 01101110 的汉明校验码。

2.用 16K×1 的 DRAM 存储芯片构成 64KB 的存储器。

(1) 画出该存储器的结构框图。

(2) 设存储器的读写周期为  $0.5\mu\text{s}$ ，CPU 在  $1\mu\text{s}$  内至少访存一次，试问采用哪种刷新方式较合理？相邻两行间的刷新间隔是多少？对全部存储单元刷新一遍所需的实际刷新时间是多少？

3. 设某计算机有 5 级中断：A、B、C、D、E，其中断响应次序从高到低为  $A \rightarrow B \rightarrow C \rightarrow D \rightarrow E$ 。现在要求将中断处理次序改为： $B \rightarrow D \rightarrow A \rightarrow E \rightarrow C$ 。试问：

(1) 各级中断服务程序中的各中断屏蔽码应如何设置(设每级对应一位，“0”表示中断允许，“1”表示中断屏蔽)

(2) 若这 5 级同时都发出中断请求，试画出进入各级中断处理过程示意图。