

目 录

目录	1
第一章 可编程多功能 IO	1
1.1 概述	1
1.2 寄存器定义	1
1.2.1 外部输入选择寄存器 0 (EXTINSEL_0)	3
1.2.2 外部输入选择寄存器 1 (EXTINSEL_1)	3
1.2.3 外部输入选择寄存器 2 (EXTINSEL_2)	4
1.2.4 外部输入选择寄存器 3 (EXTINSEL_3)	4
1.2.5 触发输入选择寄存器 0 (TRIGINSEL_0)	5
1.2.6 触发输入选择寄存器 1 (TRIGINSEL_1)	5
1.2.7 触发处理配置寄存器 x (TRIGCFG_ x $x \in [0, 15]$)	6
1.2.8 触发处理筛选寄存器 x (TRIGFLT_ x $x \in [0, 15]$)	7
1.2.9 触发处理初始屏蔽寄存器 x (TRIGINIT_ x $x \in [0, 15]$)	7
1.2.10 触发处理循环寄存器 x (TRIGCYC_ x $x \in [0, 15]$)	8
1.2.11 粘合逻辑配置寄存器 x (GLCFG_ x $x \in [0, 15]$)	8
1.2.12 GPIO 输出信号源选择寄存器 (GPIOSRC)	9
1.2.13 GPIO 方向设置寄存器 (GPIODIR)	9
1.2.14 GPIO 输出设置寄存器 (GPIOOUT)	9
1.2.15 GPIO 当前状态寄存器 (GPIOSTAT)	10
1.2.16 GPIO 输入上升沿触发配置寄存器 (GPIOIENR)	10
1.2.17 GPIO 输入下降沿触发配置寄存器 (GPIOIENF)	10
1.2.18 GPIO 中断状态寄存器 (GPIOISTAT)	11
1.2.19 GPIO 粘合逻辑状态寄存器 (GPIOGLSTAT)	11
1.2.20 GPIO 输入信号源选择寄存器 (GPIOINSRC)	11
1.2.21 触发输出选择寄存器 0 (TRIGOUTSEL_0)	12
1.2.22 触发输出选择寄存器 1 (TRIGOUTSEL_1)	13
1.2.23 中断使能寄存器 (INTEN)	14
1.2.24 中断状态寄存器 (INTSTAT)	14

1.2.25 命令寄存器 (SCMD).....	14
1.2.26 Bank 0 功能模块启动寄存器 (SSTART0)	14
1.2.27 Bank 1 功能模块启动寄存器 (SSTART1)	15
1.2.28 Bank 0 功能模块停止寄存器 (SSTOP0)	15
1.2.29 Bank 1 功能模块停止寄存器 (SSTOP1)	15
1.2.30 Bank 0 功能模块复位寄存器 (SRESET0).....	16
1.2.31 Bank 1 功能模块复位寄存器 (SRESET1).....	16
1.2.32 Bank 0 功能模块 0-15 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR0)	16
1.2.33 Bank 0 功能模块 16-31 IDLE 状态 IO 方向设置寄存器 (SI- DLEDIR1)	16
1.2.34 Bank 1 功能模块 0-15 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR2)	17
1.2.35 Bank 1 功能模块 16-31 IDLE 状态 IO 方向设置寄存器 (SI- DLEDIR3)	17
1.2.36 Bank 0 功能模块 0-15 IDLE 状态输出设置寄存器 (SIDLEOUT0) ·	17
1.2.37 Bank 0 功能模块 16-31 IDLE 状态输出设置寄存器 (SIDLEOUT1)	18
1.2.38 Bank 1 功能模块 0-15 IDLE 状态输出设置寄存器 (SIDLEOUT2) ·	18
1.2.39 Bank 1 功能模块 16-31 IDLE 状态输出设置寄存器 (SIDLEOUT3)	18
1.2.40 Bank 0,1 触发处理启动寄存器 (STRGSTART)	19
1.2.41 Bank 0,1 触发处理停止寄存器 (STRGSTOP).....	19
1.2.42 Bank 0 GPIO 输出信号源选择寄存器 (SIOSRC0).....	19
1.2.43 Bank 1 GPIO 输出信号源选择寄存器 (SIOSRC1).....	20
1.2.44 Bank 0 GPIO 方向设置寄存器 (SIODIR0).....	20
1.2.45 Bank 1 GPIO 方向设置寄存器 (SIODIR1).....	20
1.2.46 Bank 0 GPIO 输出设置寄存器 (SIOOUT0).....	21
1.2.47 Bank 1 GPIO 输出设置寄存器 (SIOOUT1).....	21
1.2.48 滤波器长度寄存器 0 (OVLFLTLEN0)	21
1.2.49 滤波器长度寄存器 1 (OVLFLTLEN1)	22
1.2.50 滤波器长度寄存器 2 (OVLFLTLEN2)	23
1.2.51 滤波器长度寄存器 3 (OVLFLTLEN3)	24
1.2.52 输入粘合逻辑配置寄存器 \mathbf{x} (OVLGLCFG_ \mathbf{x} $\mathbf{x} \in [0, 15]$)	24
1.2.53 外部输入状态寄存器 0 (EXTINSTAT0)	25

目 录	3
1.2.54 外部输入状态寄存器 1 (EXTINSTAT1)	25
1.3 功能单元	26
1.3.1 功能模块通用配置寄存器 (FUNC_ \boldsymbol{x} $\boldsymbol{x} \in [0, 23]$)	26
1.3.2 TIMER 功能	27
1.3.3 PWM 功能	29

此页留空

表 目 录

1.1 Bank 寄存器列表	1
1.2 PMIO 配置寄存器列表	2
1.3 外部输入选择寄存器 0	3
1.4 外部输入选择寄存器 1	3
1.5 外部输入选择寄存器 2	4
1.6 外部输入选择寄存器 3	4
1.7 触发输入选择寄存器 0	5
1.8 触发输入选择寄存器 1	6
1.9 触发处理配置寄存器 <i>x</i>	6
1.10 触发处理筛选寄存器 <i>x</i>	7
1.11 触发处理初始屏蔽寄存器 <i>x</i>	8
1.12 触发处理循环寄存器 <i>x</i>	8
1.13 粘合逻辑配置寄存器 <i>x</i>	8
1.14 GPIO 输出信号源选择寄存器	9
1.15 GPIO 方向设置寄存器	9
1.16 GPIO 输出设置寄存器	10
1.17 GPIO 当前状态寄存器	10
1.18 GPIO 输入上升沿触发配置寄存器	10
1.19 GPIO 输入下降沿触发配置寄存器	10
1.20 GPIO 中断状态寄存器	11
1.21 GPIO 粘合逻辑状态寄存器	11
1.22 GPIO 输入信号源选择寄存器	11
1.23 触发输出选择寄存器 0	12
1.24 触发输出选择寄存器 1	13
1.25 中断使能寄存器	14
1.26 中断状态寄存器	14
1.27 命令寄存器	14

1.28 Bank 0 功能模块启动寄存器	15
1.29 Bank 1 功能模块启动寄存器	15
1.30 Bank 0 功能模块停止寄存器	15
1.31 Bank 1 功能模块停止寄存器	15
1.32 Bank 0 功能模块复位寄存器	16
1.33 Bank 1 功能模块复位寄存器	16
1.34 Bank 0 功能模块 0-15 IDLE 状态 IO 方向设置寄存器.....	16
1.35 Bank 0 功能模块 16-31 IDLE 状态 IO 方向设置寄存器	17
1.36 Bank 1 功能模块 0-15 IDLE 状态 IO 方向设置寄存器.....	17
1.37 Bank 1 功能模块 16-31 IDLE 状态 IO 方向设置寄存器	17
1.38 Bank 0 功能模块 0-15 IDLE 状态输出设置寄存器	18
1.39 Bank 0 功能模块 16-31 IDLE 状态输出设置寄存器	18
1.40 Bank 1 功能模块 0-15 IDLE 状态输出设置寄存器.....	18
1.41 Bank 1 功能模块 16-31 IDLE 状态输出设置寄存器	19
1.42 Bank 0,1 触发处理启动寄存器	19
1.43 Bank 0,1 触发处理停止寄存器	19
1.44 Bank 0 GPIO 输出信号源选择寄存器	20
1.45 Bank 1 GPIO 输出信号源选择寄存器	20
1.46 Bank 0 GPIO 方向设置寄存器	20
1.47 Bank 1 GPIO 方向设置寄存器	21
1.48 Bank 0 GPIO 输出设置寄存器	21
1.49 Bank 1 GPIO 输出设置寄存器	21
1.50 滤波器长度寄存器 0	22
1.51 滤波器长度寄存器 1	22
1.52 滤波器长度寄存器 2	23
1.53 滤波器长度寄存器 3	24
1.54 输入粘合逻辑配置寄存器 \mathbf{x}	25
1.55 外部输入状态寄存器 0	25
1.56 外部输入状态寄存器 1	26
1.57 功能模块通用配置寄存器	26
1.58 Timer 功能辅助配置寄存器 0	27

1.59 Timer 功能辅助配置寄存器 1 28

1.60 Timer 功能辅助配置寄存器 2 29

1.61 Timer 功能辅助配置寄存器 3 29

1.62 PWM 功能辅助配置寄存器 0 29

1.63 PWM 功能辅助配置寄存器 1 30

1.64 PWM 功能辅助配置寄存器 2 30

1.65 PWM 功能辅助配置寄存器 3 31

此页留空

图 目 录

此页留空

第一章 可编程多功能 IO

1.1 概述

龙芯 2P500 集成 3 个可编程多功能 IO (Programmable Multifunction IO, PMIO), 其中含有多个功能模块, 可通过 SoC 内部或外部输入产生输出。打印与扫描系统各集成了一个全功能 PMIO, 主系统包含一个精简版 PMIO。

PMIO 的核心功能模块, 可由软件或其他 PMIO 功能模块控制, 并产生复杂的输出。其中包含:

- 核心功能模块:
 1. PWM 输出: Timer, PWM Generator (精简版 PMIO 仅支持 PWM 功能)
- 触发控制:
 1. PMIO 内部, 其他 PMIO, 或外部输入事件均可作为触发信号
 2. 触发信号的采样/屏蔽控制

每个 PMIO 由两个相同的 Bank 构成 (精简版 PMIO 仅有一个 Bank), 两个 Bank 的基地址分别为 **0x000** 和 **0x800**。每个 Bank 含有 24 个功能模块 (Function Unit), 其中 16 个为可输出功能模块, 8 个为内部功能模块。PMIO 配置寄存器基地址为 **0xf00**。

1.2 寄存器定义

表 1.1: Bank 寄存器列表

名称	偏移	描述
FUNCA_ <i>i</i>	$0x000 + (i * 0x40)$	A_ <i>i</i> 功能模块配置寄存器 $i \in [0, 11]$
FUNCA0_ <i>i</i>	$0x004 + (i * 0x40)$	A_ <i>i</i> 功能辅助配置寄存器 0 $i \in [0, 11]$
FUNCA1_ <i>i</i>	$0x008 + (i * 0x40)$	A_ <i>i</i> 功能辅助配置寄存器 1 $i \in [0, 11]$
FUNCA2_ <i>i</i>	$0x00c + (i * 0x40)$	A_ <i>i</i> 功能辅助配置寄存器 2 $i \in [0, 11]$
FUNCA3_ <i>i</i>	$0x010 + (i * 0x40)$	A_ <i>i</i> 功能辅助配置寄存器 3 $i \in [0, 11]$
FUNCB_ <i>i</i>	$0x020 + (i * 0x40)$	B_ <i>i</i> 功能模块配置寄存器 $i \in [0, 11]$
FUNCB0_ <i>i</i>	$0x024 + (i * 0x40)$	B_ <i>i</i> 功能辅助配置寄存器 0 $i \in [0, 11]$
FUNCB1_ <i>i</i>	$0x028 + (i * 0x40)$	B_ <i>i</i> 功能辅助配置寄存器 1 $i \in [0, 11]$
FUNCB2_ <i>i</i>	$0x02c + (i * 0x40)$	B_ <i>i</i> 功能辅助配置寄存器 2 $i \in [0, 11]$
FUNCB3_ <i>i</i>	$0x030 + (i * 0x40)$	B_ <i>i</i> 功能辅助配置寄存器 3 $i \in [0, 11]$
EXTINSEL_ <i>j</i>	$0x300 + (j * 0x04)$	外部输入选择寄存器 <i>j</i> $j \in [0, 3]$
TRIGINSEL_ <i>k</i>	$0x380 + (k * 0x04)$	触发输入选择寄存器 <i>k</i> $k \in [0, 1]$
TRIGCFG_ <i>l</i>	$0x400 + (l * 0x10)$	触发处理配置寄存器 <i>l</i> $l \in [0, 15]$

名称	偏移	描述
TRIGFLT_ l	$0x404 + (l * 0x10)$	触发处理筛选寄存器 l $l \in [0, 15]$
TRIGINIT_ l	$0x408 + (l * 0x10)$	触发处理初始屏蔽寄存器 l $l \in [0, 15]$
TRIGCYC_ l	$0x40c + (l * 0x10)$	触发处理循环寄存器 l $l \in [0, 15]$
GLCFG_ m	$0x500 + (m * 0x04)$	粘合逻辑配置寄存器 m $m \in [0, 15]$
GPIOSRC	0x580	GPIO 输出信号源选择寄存器
GPIODIR	0x584	GPIO 方向设置寄存器
GPIOOUT	0x588	GPIO 输出设置寄存器
GPIOSTAT	0x58c	GPIO 当前状态寄存器
GPIOIENR	0x590	GPIO 输入上升沿触发配置寄存器
GPIOIENF	0x594	GPIO 输入下降沿触发配置寄存器
GPIOISTAT	0x598	GPIO 中断状态寄存器
GPIOGLSTAT	0x59c	GPIO 粘合逻辑状态寄存器
GPIOINSRC	0x5a0	GPIO 输入信号源选择寄存器
TRIGOUTSEL_ n	$0x600 + (n * 0x04)$	触发输出选择寄存器 n $n \in [0, 1]$
INTEN	0x680	中断使能寄存器
INTSTAT	0x684	中断状态寄存器

表 1.2: PMIO 配置寄存器列表

名称	偏移	描述
SCMD	0x000	发送指令寄存器
SSTART0	0x004	Bank 0 功能模块启动寄存器
SSTART1	0x008	Bank 1 功能模块启动寄存器
SSTOP0	0x00c	Bank 0 功能模块停止寄存器
SSTOP1	0x010	Bank 1 功能模块停止寄存器
SRESET0	0x014	Bank 0 功能模块复位寄存器
SRESET1	0x018	Bank 1 功能模块复位寄存器
SIDLEDIR0	0x01c	Bank 0 功能模块 0-15 IDLE 状态 IO 方向设置寄存器
SIDLEDIR1	0x020	Bank 0 功能模块 16-31 IDLE 状态 IO 方向设置寄存器
SIDLEDIR2	0x024	Bank 1 功能模块 0-15 IDLE 状态 IO 方向设置寄存器
SIDLEDIR3	0x028	Bank 1 功能模块 16-31 IDLE 状态 IO 方向设置寄存器
SIDLEOUT0	0x02c	Bank 0 功能模块 0-15 IDLE 状态输出设置寄存器
SIDLEOUT1	0x030	Bank 0 功能模块 16-31 IDLE 状态输出设置寄存器
SIDLEOUT2	0x034	Bank 1 功能模块 0-15 IDLE 状态输出设置寄存器
SIDLEOUT3	0x038	Bank 1 功能模块 16-31 IDLE 状态输出设置寄存器
STRGSTART	0x040	Bank 0,1 触发处理启动寄存器
STRGSTOP	0x044	Bank 0,1 触发处理停止寄存器
SIOSRC0	0x050	Bank 0 GPIO 输出信号源选择寄存器
SIOSRC1	0x054	Bank 1 GPIO 输出信号源选择寄存器
SIODIR0	0x060	Bank 0 GPIO 方向设置寄存器
SIODIR1	0x064	Bank 1 GPIO 方向设置寄存器
SIOOUT0	0x070	Bank 0 GPIO 输出设置寄存器
SIOOUT1	0x074	Bank 1 GPIO 输出设置寄存器

名称	偏移	描述
OVLFLTLEN0	0x080	输入滤波器长度寄存器 0
OVLFLTLEN1	0x084	输入滤波器长度寄存器 1
OVLFLTLEN2	0x088	输入滤波器长度寄存器 2
OVLFLTLEN3	0x08c	输入滤波器长度寄存器 3
OVLGLCFG0	0x090	输入粘合逻辑配置寄存器 0
OVLGLCFG1	0x094	输入粘合逻辑配置寄存器 1
OVLGLCFG2	0x098	输入粘合逻辑配置寄存器 2
OVLGLCFG3	0x09c	输入粘合逻辑配置寄存器 3
EXTINSTAT0	0x0a0	外部输入状态寄存器 0
EXTINSTAT1	0x0a4	外部输入状态寄存器 1

1.2.1 外部输入选择寄存器 0 (EXTINSEL_0)

偏 移： 0x300

复位值： 32'h0

表 1.3: 外部输入选择寄存器 0

位域	名称	访问	描述
5:0	ETS_0	RW	External input select 0 外部输入选择 0 0-3: Glue logic input 4-37: External input
13:8	ETS_1	RW	External input select 1 外部输入选择 1 描述同上
21:16	ETS_2	RW	External input select 2 外部输入选择 2 描述同上
29:24	ETS_3	RW	External input select 3 外部输入选择 3 描述同上

1.2.2 外部输入选择寄存器 1 (EXTINSEL_1)

偏 移： 0x304

复位值： 32'h0

表 1.4: 外部输入选择寄存器 1

位域	名称	访问	描述
5:0	ETS_4	RW	External input select 4 外部输入选择 4 描述同上
13:8	ETS_5	RW	External input select 5 外部输入选择 5 描述同上

位域	名称	访问	描述
21:16	ETS_6	RW	External input select 6 外部输入选择 6 描述同上
29:24	ETS_7	RW	External input select 7 外部输入选择 7 描述同上

1.2.3 外部输入选择寄存器 2 (EXTINSEL_2)

偏 移: 0x308

复位值: 32'h0

表 1.5: 外部输入选择寄存器 2

位域	名称	访问	描述
5:0	ETS_8	RW	External input select 8 外部输入选择 8 描述同上
13:8	ETS_9	RW	External input select 9 外部输入选择 9 描述同上
21:16	ETS_10	RW	External input select 10 外部输入选择 10 描述同上
29:24	ETS_11	RW	External input select 11 外部输入选择 11 描述同上

1.2.4 外部输入选择寄存器 3 (EXTINSEL_3)

偏 移: 0x30c

复位值: 32'h0

表 1.6: 外部输入选择寄存器 3

位域	名称	访问	描述
5:0	ETS_12	RW	External input select 12 外部输入选择 12 描述同上
13:8	ETS_13	RW	External input select 13 外部输入选择 13 描述同上
21:16	ETS_14	RW	External input select 14 外部输入选择 14 描述同上
29:24	ETS_15	RW	External input select 15 外部输入选择 15 描述同上

1.2.5 触发输入选择寄存器 0 (TRIGINSEL_0)

偏 移: 0x380

复位值: 32'h0

表 1.7: 触发输入选择寄存器 0

位域	名称	访问	描述
6:0	TIS_0	RW	Trigger input select 0 触发输入选择 0 Selects Bank trigger-inputs sources [3:0] 7'h00: trigger outputs [3: 0] of current Bank 7'h01: trigger outputs [7: 4] of current Bank 7'h02: trigger outputs [11: 8] of current Bank 7'h03: trigger outputs [15:12] of current Bank 7'h04: trigger outputs [19:16] of current Bank 7'h05: trigger outputs [23:20] of current Bank 7'h10: trigger outputs [3: 0] of the other Bank 7'h11: trigger outputs [7: 4] of the other Bank 7'h12: trigger outputs [11: 8] of the other Bank 7'h13: trigger outputs [15:12] of the other Bank 7'h14: trigger outputs [19:16] of the other Bank 7'h15: trigger outputs [23:20] of the other Bank 7'h20: glitch filter inputs [3: 0] 7'h21: glitch filter inputs [7: 4] 7'h22: glitch filter inputs [11: 8] 7'h23: glitch filter inputs [15:12] 7'h30: selected external inputs [3: 0] 7'h31: selected external inputs [7: 4] 7'h32: selected external inputs [11: 8] 7'h33: selected external inputs [15:12]
14:8	TIS_1	RW	trigger input select 1 触发输入选择 1 Selects Bank trigger-inputs sources [7:4] 描述同上
22:16	TIS_2	RW	trigger input select 2 触发输入选择 2 Selects Bank trigger-inputs sources [11:8] 描述同上
30:24	TIS_3	RW	trigger input select 3 触发输入选择 3 Selects Bank trigger-inputs sources [15:12] 描述同上

1.2.6 触发输入选择寄存器 1 (TRIGINSEL_1)

偏 移: 0x384

复位值: 32'h0

表 1.8: 触发输入选择寄存器 1

位域	名称	访问	描述
6:0	TIS_4	RW	trigger input select 4 触发输入选择 4 Selects Bank trigger-inputs sources [19:16] 描述同上
14:8	TIS_5	RW	trigger input select 5 触发输入选择 5 Selects Bank trigger-inputs sources [23:20] 描述同上
22:16	TIS_6	RW	trigger input select 6 触发输入选择 6 Selects Bank trigger-inputs sources [27:24] 描述同上
30:24	TIS_7	RW	trigger input select 7 触发输入选择 7 Selects Bank trigger-inputs sources [31:28] 描述同上

1.2.7 触发处理配置寄存器 x (TRIGCFG_ x $x \in [0, 15]$)

偏 移: 0x400, 0x410, 0x420, 0x430, 0x440, 0x450, 0x460, 0x470
0x480, 0x490, 0x4a0, 0x4b0, 0x4c0, 0x4d0, 0x4e0, 0x4f0

复位值: 32'h0

表 1.9: 触发处理配置寄存器 x

位域	名称	访问	描述
31	EN	WO	Enable trigger processor 使能触发处理器 置 1 时, 使能触发处理器
28	STARTEN	RW	Enable start trigger 使能启动触发 置 1 时, 当选择的启动信号源为 1 时启动触发处理器
27:24	STARTSRC	RW	Source of start trigger 选择触发处理器为启动信号源
20	STOPEN	RW	Enable stop trigger 使能停止触发 置 1 时, 当选择的停止信号源为 1 时停止触发处理器
19:16	STOPSRC	RW	Source of stop trigger 选择触发处理器为停止信号源

位域	名称	访问	描述
15:13	STATE	RO	Current filter status 触发处理器当前状态 0: Idle 1: Initial skip 2: Sample 3: Skip 4: Paused at initial skip 5: Paused at sample 6: Paused at skip
11	RST	RW	Reset status when disable 停止时状态复位
10	CEN	RW	Cycle mode enable 使能循环模式
9	IEN	RW	Initial count enable 使能初始屏蔽计数
8	SEN	RW	Skip count enable 使能屏蔽计数
7	PASS	RW	Passing signal to output 信号直通输出
6	RISE	RW	Select rising edge 选择上升沿触发
5	FALL	RW	Select falling edge 选择下降沿触发
4:0	SRC	RW	Select trigger source 从触发输入选择器的 32 个输出中，选择触发信号源

1.2.8 触发处理筛选寄存器 x (TRIGFLT_ x)

 $x \in [0, 15]$

偏 移: 0x404, 0x414, 0x424, 0x434, 0x444, 0x454, 0x464, 0x474
0x484, 0x494, 0x4a4, 0x4b4, 0x4c4, 0x4d4, 0x4e4, 0x4f4

复位值: 32'h0

表 1.10: 触发处理筛选寄存器 x

位域	名称	访问	描述
31:16	SAMP	RW	Sample count 触发事件采样数为 SAMP, 不可为 0
15:0	SKIP	RW	Skip count 触发事件屏蔽数为 SKIP

1.2.9 触发处理初始屏蔽寄存器 x (TRIGINIT_ x)

 $x \in [0, 15]$

偏 移: 0x408, 0x418, 0x428, 0x438, 0x448, 0x458, 0x468, 0x478
0x488, 0x498, 0x4a8, 0x4b8, 0x4c8, 0x4d8, 0x4e8, 0x4f8

复位值: 32'h0

表 1.11: 触发处理初始屏蔽寄存器 x

位域	名称	访问	描述
31:16	CNT	RO	Count remaining for current stage 当前状态剩余触发事件数为 CNT
15:0	INIT	RW	Initial skip 触发事件初始屏蔽数为 INIT

1.2.10 触发处理循环寄存器 x (TRIGCYC_ x $x \in [0, 15]$)

偏 移: 0x40c, 0x41c, 0x42c, 0x43c, 0x44c, 0x45c, 0x46c, 0x47c
0x48c, 0x49c, 0x4ac, 0x4bc, 0x4cc, 0x4dc, 0x4ec, 0x4fc

复位值: 32'h0

表 1.12: 触发处理循环寄存器 x

位域	名称	访问	描述
31:16	CYCCNT	RO	Cycle count 当前任务剩余循环数
15:0	CYC	RW	Cycles 循环数

1.2.11 粘合逻辑配置寄存器 x (GLCFG_ x $x \in [0, 15]$)

偏 移: 0x500, 0x504, 0x508, 0x50c, 0x510, 0x514, 0x518, 0x51c
0x520, 0x524, 0x528, 0x52c, 0x530, 0x534, 0x538, 0x53c

复位值: 32'h0

表 1.13: 粘合逻辑配置寄存器 x

位域	名称	访问	描述
31:28	COMB	RW	Combination output select 运算选择 0 : 0 1 : (A NOR B) 2 : ((~A) AND B) 3 : (~A) 4 : (A AND (~B)) 5 : (~B) 6 : (A XOR B) 7 : (A NAND B) 8 : (A AND B) 9 : (A XNOR B) 10: (B) 11: ((~A) OR B) 12: (A) 13: (A OR (~B)) 14: (A OR B) 15: 1

位域	名称	访问	描述
26	DENB	RW	Delay enable of signal B 置 1 时, 使能信号 B 延迟
25:22	DLYB	RW	Delay cycles of signal B 信号 B 延迟周期数为 DLYB+1
19:16	SELB	RW	Select signal B 选择信号 B
10	DENA	RW	Delay enable of signal A 置 1 时, 使能信号 A 延迟
9:6	DLYA	RW	Delay cycles of signal A 信号 A 延迟周期数为 DLYA+1
3:0	SELA	RW	Select signal A 选择信号 A

1.2.12 GPIO 输出信号源选择寄存器 (GPIOSRC)

偏 移: 0x580

复位值: 32'hfff0000

表 1.14: GPIO 输出信号源选择寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 SRC 改变
15:0	SRC	RW	IO output source 置 1 时, 由对应的逻辑输出控制引脚输出与输出使能 置 0 时, 由 IOOUT 与 IODIR 控制引脚输出与输出使能

1.2.13 GPIO 方向设置寄存器 (GPIODIR)

偏 移: 0x584

复位值: 32'hfff0000

表 1.15: GPIO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 DIR 改变
15:0	DIR	RW	IO direction 置 1 时, 对应引脚为输入 置 0 时, 对应引脚为输出

1.2.14 GPIO 输出设置寄存器 (GPIOOUT)

偏 移: 0x588

复位值: 32'hfff0000

表 1.16: GPIO 输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应引脚输出为 1 置 0 时, 对应引脚输出为 0

1.2.15 GPIO 当前状态寄存器 (GPIOSTAT)

偏 移: 0x58c

复位值: 32'hfff0000

表 1.17: GPIO 当前状态寄存器

位域	名称	访问	描述
15:0	STAT	RO	Current state of GPIO pin 为 1 时, 对应引脚为 1 为 0 时, 对应引脚为 0

1.2.16 GPIO 输入上升沿触发配置寄存器 (GPIOIENR)

偏 移: 0x590

复位值: 32'hfff0000

表 1.18: GPIO 输入上升沿触发配置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 ENR 改变
15:0	ENR	RW	Output value 置 1 时, 对应引脚输入的上升沿产生中断 置 0 时, 对应引脚输入的上升沿不产生中断

1.2.17 GPIO 输入下降沿触发配置寄存器 (GPIOIENF)

偏 移: 0x594

复位值: 32'hfff0000

表 1.19: GPIO 输入下降沿触发配置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 ENF 改变

位域	名称	访问	描述
15:0	ENF	RW	Output value 置 1 时，对应引脚输入的下降沿产生中断 置 0 时，对应引脚输入的下降沿不产生中断

1.2.18 GPIO 中断状态寄存器 (GPIOISTAT)

偏 移: 0x598

复位值: 32'h0

表 1.20: GPIO 中断状态寄存器

位域	名称	访问	描述
31:16	RISE	RW	Rising edge interrupt 当某一位为 1 时，说明对应引脚出现上升沿 写 1 时，清除对应中断
15:0	FALL	RW	Falling edge interrupt 当某一位为 1 时，说明对应引脚出现下降沿 写 1 时，清除对应中断

1.2.19 GPIO 粘合逻辑状态寄存器 (GPIOGLSTAT)

偏 移: 0x59c

复位值: 32'h0

表 1.21: GPIO 粘合逻辑状态寄存器

位域	名称	访问	描述
15:0	STAT	RW	Current state of glue-logic outputs 当某一位为 1 时，对应粘合逻辑值为 1 当某一位为 0 时，对应粘合逻辑值为 0

1.2.20 GPIO 输入信号源选择寄存器 (GPIOINSRC)

偏 移: 0x5a0

复位值: 32'hfff0000

表 1.22: GPIO 输入信号源选择寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 INSRC 改变
15:0	INSRC	RW	Input Source 置 1 时，由对应逻辑输出控制引脚输出 置 0 时，由对应 Overlay 输入控制引脚输出

1.2.21 触发输出选择寄存器 0 (TRIGOUTSEL_0)

偏 移: 0x600

复位值: 32'h0

表 1.23: 触发输出选择寄存器 0

位域	名称	访问	描述
1:0	ETS_0	RW	Trigger output select 0 触发输出选择寄存器 0 Selects corresponding source of Bank trigger-out 0 0: function trigger output 1: glue-logic output 2: overlay-input after glitch filter 3: result of trigger-in
3:2	ETS_1	RW	Trigger output select 1 触发输出选择寄存器 1 描述同上
5:4	ETS_2	RW	Trigger output select 2 触发输出选择寄存器 2 描述同上
7:6	ETS_3	RW	Trigger output select 3 触发输出选择寄存器 3 描述同上
9:2	ETS_4	RW	Trigger output select 4 触发输出选择寄存器 4 描述同上
11:12	ETS_5	RW	Trigger output select 5 触发输出选择寄存器 5 描述同上
13:14	ETS_6	RW	Trigger output select 6 触发输出选择寄存器 6 描述同上
15:16	ETS_7	RW	Trigger output select 7 触发输出选择寄存器 7 描述同上
17:18	ETS_8	RW	Trigger output select 8 触发输出选择寄存器 8 描述同上
19:20	ETS_9	RW	Trigger output select 9 触发输出选择寄存器 9 描述同上
21:22	ETS_10	RW	Trigger output select 10 触发输出选择寄存器 10 描述同上
23:24	ETS_11	RW	Trigger output select 11 触发输出选择寄存器 11 描述同上

位域	名称	访问	描述
25:26	ETS_12	RW	Trigger output select 12 触发输出选择寄存器 12 描述同上
27:28	ETS_13	RW	Trigger output select 13 触发输出选择寄存器 13 描述同上
29:30	ETS_14	RW	Trigger output select 14 触发输出选择寄存器 14 描述同上
31:32	ETS_15	RW	Trigger output select 15 触发输出选择寄存器 15 描述同上

1.2.22 触发输出选择寄存器 1 (TRIGOUTSEL_1)

偏 移： 0x604

复位值： 32'h0

表 1.24: 触发输出选择寄存器 1

位域	名称	访问	描述
1:0	ETS_16	RW	Trigger output select 16 触发输出选择寄存器 16 Selects corresponding source of Bank trigger-out 15 0: function trigger output
3:2	ETS_17	RW	Trigger output select 17 触发输出选择寄存器 17 描述同上
5:4	ETS_18	RW	Trigger output select 18 触发输出选择寄存器 18 描述同上
7:6	ETS_19	RW	Trigger output select 19 触发输出选择寄存器 19 描述同上
9:2	ETS_20	RW	Trigger output select 20 触发输出选择寄存器 20 描述同上
11:12	ETS_21	RW	Trigger output select 21 触发输出选择寄存器 21 描述同上
13:14	ETS_22	RW	Trigger output select 22 触发输出选择寄存器 22 描述同上
15:16	ETS_23	RW	Trigger output select 23 触发输出选择寄存器 23 描述同上

1.2.23 中断使能寄存器 (INTEN)

偏 移： 0x680
复位值： 32'hffff0000

表 1.25: 中断使能寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 EN 改变
15:0	EN	RW	Interrupt enable 置 1 时，使能对应中断

1.2.24 中断状态寄存器 (INTSTAT)

偏 移： 0x684
复位值： 32'h0

表 1.26: 中断状态寄存器

位域	名称	访问	描述
15:0	STAT	RW	Interrupt 当某一位为 1 时，说明对应位发生中断 无论是否使能中断，在发生相应中断时均会置 1 写 1 时，清除对应中断

1.2.25 命令寄存器 (SCMD)

偏 移： 0x000
复位值： 32'h0

表 1.27: 命令寄存器

位域	名称	访问	描述
0	HOLD	RW	Hold 写 1 后，允许修改命令 写 0 时，发送命令

1.2.26 Bank 0 功能模块启动寄存器 (SSTART0)

偏 移： 0x004
复位值： 32'h0

表 1.28: Bank 0 功能模块启动寄存器

位域	名称	访问	描述
23:0	START	RW	Start functions of Bank 0 写 1 时，启动 Bank 0 对应功能模块 写 0 行为无效 Hold 写 0 后，START 复位为 0

1.2.27 Bank 1 功能模块启动寄存器 (SSTART1)

偏 移: 0x008

复位值: 32'h0

表 1.29: Bank 1 功能模块启动寄存器

位域	名称	访问	描述
23:0	START	RW	Start functions of Bank 1 写 1 时，启动 Bank 1 对应功能模块 写 0 行为无效 Hold 写 0 后，START 复位为 0

1.2.28 Bank 0 功能模块停止寄存器 (SSTOP0)

偏 移: 0x00c

复位值: 32'h0

表 1.30: Bank 0 功能模块停止寄存器

位域	名称	访问	描述
23:0	STOP	RW	Stop functions of Bank 0 写 1 时，停止 Bank 0 对应功能模块 写 0 行为无效 Hold 写 0 后，STOP 复位为 0

1.2.29 Bank 1 功能模块停止寄存器 (SSTOP1)

偏 移: 0x010

复位值: 32'h0

表 1.31: Bank 1 功能模块停止寄存器

位域	名称	访问	描述
23:0	STOP	RW	Stop functions of Bank 1 写 1 时，停止 Bank 1 对应功能模块 写 0 行为无效 Hold 写 0 后，STOP 复位为 0

1.2.30 Bank 0 功能模块复位寄存器 (SRESET0)

偏 移： 0x014
复位值： 32'h0

表 1.32: Bank 0 功能模块复位寄存器

位域	名称	访问	描述
23:0	RESET	RW	Reset functions of Bank 0 写 1 时，复位 Bank 0 对应功能模块 写 0 行为无效 Hold 写 0 后，RESET 复位为 0

1.2.31 Bank 1 功能模块复位寄存器 (SRESET1)

偏 移： 0x018
复位值： 32'h0

表 1.33: Bank 1 功能模块复位寄存器

位域	名称	访问	描述
23:0	RESET	RW	Reset functions of Bank 1 写 1 时，复位 Bank 1 对应功能模块 写 0 行为无效 Hold 写 0 后，RESET 复位为 0

1.2.32 Bank 0 功能模块 0-15 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR0)

偏 移： 0x1c
复位值： 32'hffff0000

表 1.34: Bank 0 功能模块 0-15 IDLE 状态 IO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 DIR 改变
15:0	DIR	RW	IO direction 置 1 时，对应功能模块在 IDLE 状态下为输出 置 0 时，对应功能模块在 IDLE 状态下为输入

1.2.33 Bank 0 功能模块 16-31 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR1)

偏 移： 0x20
复位值： 32'hffff0000

表 1.35: Bank 0 功能模块 16-31 IDLE 状态 IO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 DIR 改变
15:0	DIR	RW	IO direction 置 1 时，对应功能模块在 IDLE 状态下为输出 置 0 时，对应功能模块在 IDLE 状态下为输入

1.2.34 Bank 1 功能模块 0-15 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR2)

偏 移: 0x24

复位值: 32'hfff0000

表 1.36: Bank 1 功能模块 0-15 IDLE 状态 IO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 DIR 改变
15:0	DIR	RW	IO direction 置 1 时，对应功能模块在 IDLE 状态下为输出 置 0 时，对应功能模块在 IDLE 状态下为输入

1.2.35 Bank 1 功能模块 16-31 IDLE 状态 IO 方向设置寄存器 (SIDLEDIR3)

偏 移: 0x28

复位值: 32'hfff0000

表 1.37: Bank 1 功能模块 16-31 IDLE 状态 IO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 DIR 改变
15:0	DIR	RW	IO direction 置 1 时，对应功能模块在 IDLE 状态下为输出 置 0 时，对应功能模块在 IDLE 状态下为输入

1.2.36 Bank 0 功能模块 0-15 IDLE 状态输出设置寄存器 (SIDLEOUT0)

偏 移: 0x2c

复位值: 32'hfff0000

表 1.38: Bank 0 功能模块 0-15 IDLE 状态输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应功能模块在 IDLE 状态下输出为 1 置 0 时, 对应功能模块在 IDLE 状态下输入为 0

1.2.37 Bank 0 功能模块 16-31 IDLE 状态输出设置寄存器 (SIDLEOUT1)

偏 移: 0x30

复位值: 32'hffff0000

表 1.39: Bank 0 功能模块 16-31 IDLE 状态输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应功能模块在 IDLE 状态下输出为 1 置 0 时, 对应功能模块在 IDLE 状态下输入为 0

1.2.38 Bank 1 功能模块 0-15 IDLE 状态输出设置寄存器 (SIDLEOUT2)

偏 移: 0x34

复位值: 32'hffff0000

表 1.40: Bank 1 功能模块 0-15 IDLE 状态输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应功能模块在 IDLE 状态下输出为 1 置 0 时, 对应功能模块在 IDLE 状态下输入为 0

1.2.39 Bank 1 功能模块 16-31 IDLE 状态输出设置寄存器 (SIDLEOUT3)

偏 移: 0x38

复位值: 32'hffff0000

表 1.41: Bank 1 功能模块 16-31 IDLE 状态输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时，对应位不改变 置 0 时，对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时，对应功能模块在 IDLE 状态下输出为 1 置 0 时，对应功能模块在 IDLE 状态下输入为 0

1.2.40 Bank 0,1 触发处理启动寄存器 (STRGSTART)

偏 移： 0x040
复位值： 32'h0

表 1.42: Bank 0,1 触发处理启动寄存器

位域	名称	访问	描述
31:16	TRGSTART1	RW	Start Trigger processors of Bank 1 写 1 时，启动 Bank 1 对相应触发处理单元 写 0 行为无效
15:0	TRGSTART0	RW	Start Trigger processors of Bank 0 写 1 时，启动 Bank 0 对相应触发处理单元 写 0 行为无效

1.2.41 Bank 0,1 触发处理停止寄存器 (STRGSTOP)

偏 移： 0x044
复位值： 32'h0

表 1.43: Bank 0,1 触发处理停止寄存器

位域	名称	访问	描述
31:16	trgstop1	rw	stop trigger processors of bank 1 写 1 时，停止 bank 1 对相应触发处理单元 写 0 行为无效
15:0	trgstop0	rw	stop trigger processors of bank 0 写 1 时，停止 bank 0 对相应触发处理单元 写 0 行为无效

1.2.42 Bank 0 GPIO 输出信号源选择寄存器 (SIOSRC0)

偏 移： 0x050
复位值： 32'hffff0000

表 1.44: Bank 0 GPIO 输出信号源选择寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 SRC 改变
15:0	SRC	RW	IO Output Source 置 1 时, 对应 GPIO 的输出源为粘合逻辑输出 置 0 时, 对应 GPIO 的输出源为 IOOUT

1.2.43 Bank 1 GPIO 输出信号源选择寄存器 (SIOSRC1)

偏 移: 0x054

复位值: 32'hffff0000

表 1.45: Bank 1 GPIO 输出信号源选择寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 SRC 改变
15:0	SRC	RW	IO Output Source 置 1 时, 对应 GPIO 的输出源为粘合逻辑输出 置 0 时, 对应 GPIO 的输出源为 IOOUT

1.2.44 Bank 0 GPIO 方向设置寄存器 (SIODIR0)

偏 移: 0x060

复位值: 32'hffff0000

表 1.46: Bank 0 GPIO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 DIR 改变
15:0	DIR	RW	IO Directione 置 1 时, 对应 GPIO 为输出 置 0 时, 对应 GPIO 为输入

1.2.45 Bank 1 GPIO 方向设置寄存器 (SIODIR1)

偏 移: 0x064

复位值: 32'hffff0000

表 1.47: Bank 1 GPIO 方向设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 DIR 改变
15:0	DIR	RW	IO Direction 置 1 时, 对应 GPIO 为输出 置 0 时, 对应 GPIO 为输入

1.2.46 Bank 0 GPIO 输出设置寄存器 (SIOOUT0)

偏 移: 0x070

复位值: 32'hfff0000

表 1.48: Bank 0 GPIO 输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应 GPIO 输出为 1 置 0 时, 对应 GPIO 输入为 0

1.2.47 Bank 1 GPIO 输出设置寄存器 (SIOOUT1)

偏 移: 0x074

复位值: 32'hfff0000

表 1.49: Bank 1 GPIO 输出设置寄存器

位域	名称	访问	描述
31:16	MASK	WO	Set mask 置 1 时, 对应位不改变 置 0 时, 对应位根据 OUT 改变
15:0	OUT	RW	Output value 置 1 时, 对应 GPIO 输出为 1 置 0 时, 对应 GPIO 输入为 0

1.2.48 滤波器长度寄存器 0 (OVLFLTLEN0)

偏 移: 0x080

复位值: 32'h0

表 1.50: 滤波器长度寄存器 0

位域	名称	访问	描述
3:0	LEN_0	RW	Length of glitch filter 0 滤波器 0 配置 0xffff : bypass input directly 0x0 : sync to system clock without any filter others : glitch filter
7:4	LEN_1	RW	Length of glitch filter 1 滤波器 1 配置 描述同上
11:8	LEN_2	RW	Length of glitch filter 2 滤波器 2 配置 描述同上
15:12	LEN_3	RW	Length of glitch filter 3 滤波器 3 配置 描述同上
19:16	LEN_4	RW	Length of glitch filter 4 滤波器 4 配置 描述同上
23:20	LEN_5	RW	Length of glitch filter 5 滤波器 5 配置 描述同上
27:24	LEN_6	RW	Length of glitch filter 6 滤波器 6 配置 描述同上
31:28	LEN_7	RW	Length of glitch filter 7 滤波器 7 配置 描述同上

1.2.49 滤波器长度寄存器 1 (OVLFLTLEN1)

偏 移: 0x084

复位值: 32'h0

表 1.51: 滤波器长度寄存器 1

位域	名称	访问	描述
3:0	LEN_8	RW	Length of glitch filter 8 滤波器 8 配置 描述同上
7:4	LEN_9	RW	Length of glitch filter 9 滤波器 9 配置 描述同上
11:8	LEN_10	RW	Length of glitch filter 10 滤波器 10 配置 描述同上
15:12	LEN_11	RW	Length of glitch filter 11 滤波器 11 配置 描述同上

位域	名称	访问	描述
19:16	LEN_12	RW	Length of glitch filter 12 滤波器 12 配置 描述同上
23:20	LEN_13	RW	Length of glitch filter 13 滤波器 13 配置 描述同上
27:24	LEN_14	RW	Length of glitch filter 14 滤波器 14 配置 描述同上
31:28	LEN_15	RW	Length of glitch filter 15 滤波器 15 配置 描述同上

1.2.50 滤波器长度寄存器 2 (OVLFLTLEN2)

偏 移: 0x088

复位值: 32'h0

表 1.52: 滤波器长度寄存器 2

位域	名称	访问	描述
3:0	LEN_16	RW	Length of glitch filter 16 滤波器 16 配置 描述同上
7:4	LEN_17	RW	Length of glitch filter 17 滤波器 17 配置 描述同上
11:8	LEN_18	RW	Length of glitch filter 18 滤波器 18 配置 描述同上
15:12	LEN_19	RW	Length of glitch filter 19 滤波器 19 配置 描述同上
19:16	LEN_20	RW	Length of glitch filter 20 滤波器 20 配置 描述同上
23:20	LEN_21	RW	Length of glitch filter 21 滤波器 21 配置 描述同上
27:24	LEN_22	RW	Length of glitch filter 22 滤波器 22 配置 描述同上
31:28	LEN_23	RW	Length of glitch filter 23 滤波器 23 配置 描述同上

1.2.51 滤波器长度寄存器 3 (OVLFLTLEN3)

偏 移: 0x08c

复位值: 32'h0

表 1.53: 滤波器长度寄存器 3

位域	名称	访问	描述
3:0	LEN_24	RW	Length of glitch filter 24 滤波器 24 配置 描述同上
7:4	LEN_25	RW	Length of glitch filter 25 滤波器 25 配置 描述同上
11:8	LEN_26	RW	Length of glitch filter 26 滤波器 26 配置 描述同上
15:12	LEN_27	RW	Length of glitch filter 27 滤波器 27 配置 描述同上
19:16	LEN_28	RW	Length of glitch filter 28 滤波器 28 配置 描述同上
23:20	LEN_29	RW	Length of glitch filter 29 滤波器 29 配置 描述同上
27:24	LEN_30	RW	Length of glitch filter 30 滤波器 30 配置 描述同上
31:28	LEN_31	RW	Length of glitch filter 31 滤波器 31 配置 描述同上

1.2.52 输入粘合逻辑配置寄存器 x (OVLGLCFG_ x

$x \in [0, 15]$)

偏 移: 0x090, 0x094, 0x098, 0x09c

复位值: 32'h0

表 1.54: 输入粘合逻辑配置寄存器 x

位域	名称	访问	描述
31:28	COMB	RW	Combination output select 运算选择 0 : 0 1 : (A NOR B) 2 : ((~A) AND B) 3 : (~A) 4 : (A AND (~B)) 5 : (~B) 6 : (A XOR B) 7 : (A NAND B) 8 : (A AND B) 9 : (A XNOR B) 10: (B) 11: ((~A) OR B) 12: (A) 13: (A OR (~B)) 14: (A OR B) 15: 1
26	DENB	RW	Delay enable of signal B 置 1 时, 使能信号 B 延迟
25:22	DLYB	RW	Delay cycles of signal B 信号 B 延迟周期数为 DLYB+1
21:16	SELB	RW	Select signal B 选择信号 B
10	DENA	RW	Delay enable of signal A 置 1 时, 使能信号 A 延迟
9:6	DLYA	RW	Delay cycles of signal A 信号 A 延迟周期数为 DLYA+1
5:0	SELA	RW	Select signal A 选择信号 A

1.2.53 外部输入状态寄存器 0 (EXTINSTAT0)

偏 移: 0x0a0

复位值: 32'h0

表 1.55: 外部输入状态寄存器 0

位域	名称	访问	描述
31:0	STAT	RW	State of external inputs 外部输入 [31:0] 状态

1.2.54 外部输入状态寄存器 1 (EXTINSTAT1)

偏 移: 0x0a4

复位值： 32'h0

表 1.56: 外部输入状态寄存器 1

位域	名称	访问	描述
31:0	STAT	RW	State of external inputs 外部输入 [63:32] 状态

1.3 功能单元

如上文中提到的，每个 Bank 包含 24 个功能单元，现将这 24 个功能单元分为 12 对。在实现不同功能时，可能使用 1 个或 1 对功能单元。

实现的功能有 Timer，和 PWM。

1.3.1 功能模块通用配置寄存器 (FUNC_ x $x \in [0, 23]$)

偏 移： $0x000 + (x * 0x20)$

复位值： 32'h0

表 1.57: 功能模块通用配置寄存器

位域	名称	访问	描述
31	VFM	RO	valid function mode 为 1 时，功能模块生效
30	TSTOPR	RW	trigger stop by input rise 选中的触发输入的下降沿，结束功能
29	TSTOPF	RW	trigger stop by input fall 选中的触发输入的上升沿，结束功能
28	TSTOPEN	RW	trigger stop enable 结束触发使能配置位 置 1 时，其余停止触发配置有效
27:24	TSTOPSEL	RW	trigger stop select 结束触发输入源选择配置位
22	TSTARTR	RW	trigger start by input rise 选中的触发输入的下降沿，启动功能
21	TSTARTF	RW	trigger start by input fall 选中的触发输入的上升沿，启动功能
20	TSTARTEN	RW	trigger start enable 启动触发使能配置位 置 1 时，其余开始触发配置有效
19:16	TSTARTSEL	RW	trigger start select 启动触发输入源选择配置位
15	IDLDIR	RW	output direction at idle state idle 状态下的输出方向 <ul style="list-style-type: none"> 0: output 1: input
14	IDLOUT	RW	output at idle state idle 状态下的输出值

位域	名称	访问	描述
13	INEN	RW	input enable 输入使能
12: 8	INSEL	RW	input select 选择输入源
7: 6	OUTSEL	RW	output select 输出选择 PWM, Timmer: <ul style="list-style-type: none">0: 波形1: 完成事件 读写, 直通: <ul style="list-style-type: none">0/1: 无
5: 4	TOUTSEL	RW	trigger output select 触发输出选择 <ul style="list-style-type: none">0: 波形1: 完成事件 读写, 直通: <ul style="list-style-type: none">0/1: 无
3: 0	FUNCSEL	RW	function select 功能选择配置位 <ul style="list-style-type: none">0: 读写功能1: 使能 Timer 功能4: PWM 功能5: 直通功能

1.3.2 TIMER 功能

Timer 功能模块使用 1 个功能单元，每个 Bank 中全部 24 个功能单元均可复用为 Timmer 功能，寄存器介绍如下：

1.3.2.1 Timer 功能辅助配置寄存器 0 (FUNC0_ x $x \in [0, 23]$)

偏 移： $0x004 + (x * 0x20)$

复位值： 32'h0

表 1.58: Timer 功能辅助配置寄存器 0

位域	名称	访问	描述
31	TIMPDS	RO	pending start 为 1 时，在当前任务完成后立即开始下一次任务

位域	名称	访问	描述
30:29	TIMTM	RW	trigger mode 当任务进行中的触发模式配置位 <ul style="list-style-type: none">0: 忽略触发1: 保存触发，并在当前任务结束后立即触发2: 结束当前任务并立即触发
28	TIMCM	RW	continuous mode 连续模式配置位 置 1 时，在当前任务完成后立即开始下一次任务
27:26	TIMDEN	RW	delay enable 初始延迟使能配置位 <ul style="list-style-type: none">0: 关闭延迟1: 从 idle 状态开始时产生延迟2: 开始新任务时产生延迟3: 每一周期均产生延迟
25:24	TIMSTATE	RO	state machine status 运行状态 <ul style="list-style-type: none">0: IDLE1: INIT2: HI3: LO
23:16	TIMDLY	RW	initial delay 初始延迟配置位
15: 8	TIMCCNT	RO	cycle remaining 剩余周期数
7: 0	TIMCYC	RW	cyclestart 运行周期数配置位

1.3.2.2 Timer 功能辅助配置寄存器 1 (FUNC1_*x* *x* ∈ [0, 23])

偏 移: 0x008 + (*x* * 0x20)

复位值: 32'h0

表 1.59: Timer 功能辅助配置寄存器 1

位域	名称	访问	描述
31:0	TIMHI	RW	Hi preiod 高电平周期为 TIMHI+1

1.3.2.3 Timer 功能辅助配置寄存器 2 (FUNC2_*x* *x* ∈ [0, 23])

偏 移: 0x00c + (*x* * 0x20)

复位值: 32'h0

表 1.60: Timer 功能辅助配置寄存器 2

位域	名称	访问	描述
31:0	TIMLO	RW	Lo preiod 低电平周期为 TIMLO+1

1.3.2.4 Timer 功能辅助配置寄存器 3 (FUNC3_ x $x \in [0, 23]$)

偏 移: $0x010 + (x * 0x20)$

复位值: 32'h0

表 1.61: Timer 功能辅助配置寄存器 3

位域	名称	访问	描述
31:0	TIMCNT	RO	Current Count 高电平或低电平剩余周期数

1.3.3 PWM 功能

PWM 功能模块使用 1 个功能单元, 每个 Bank 中全部 24 个功能单元均可复用为 PWM 功能, 寄存器介绍如下:

1.3.3.1 PWM 功能辅助配置寄存器 0 (FUNC0_ x $x \in [0, 23]$)

偏 移: $0x004 + (x * 0x20)$

复位值: 32'h0

表 1.62: PWM 功能辅助配置寄存器 0

位域	名称	访问	描述
31	PWMPDS	RO	pending start 为 1 时, 在当前任务完成后立即开始下一次任务
30:29	PWMTM	RW	trigger mode 当任务进行中的触发模式配置位 <ul style="list-style-type: none"> 0: 忽略触发 1: 保存触发, 并在当前任务结束后立即触发 2: 结束当前任务并立即触发
28	PWMCM	RW	continuous mode 连续模式配置位 置 1 时, 在当前任务完成后立即开始下一次任务
27:26	PWMDEN	RW	delay enable 初始延迟使能配置位 <ul style="list-style-type: none"> 0: 关闭延迟 1: 从 idle 状态开始时产生延迟 2: 开始新任务时产生延迟 3: 每一周期均产生延迟

位域	名称	访问	描述
25:16	PWMPSC	RW	prescale 预分频配置位, 下一周期生效
15: 0	PWMDLY	RW	initial delay 初始延迟配置位

1.3.3.2 PWM 功能辅助配置寄存器 1 (FUNC1_ x $x \in [0, 23]$)

偏 移: $0x008 + (x * 0x20)$

复位值: 32'h0

表 1.63: PWM 功能辅助配置寄存器 1

位域	名称	访问	描述
31:30	PWMSTATE	RO	state machine status 运行状态 <ul style="list-style-type: none"> • 0: IDLE • 1: INIT • 2: HI • 3: LO
29:20	PWMPSCCNT	RO	prescale count 预分频计数
19:10	PWMCCNT	RO	cycle remaining 剩余周期数
9: 0	PWMCYC	RW	cycles 运行周期数配置位

1.3.3.3 PWM 功能辅助配置寄存器 2 (FUNC2_ x $x \in [0, 23]$)

偏 移: $0x008 + (x * 0x20)$

复位值: 32'h0

表 1.64: PWM 功能辅助配置寄存器 2

位域	名称	访问	描述
31:16	PWMPER	RW	period 周期长度配置位
15: 0	PWMWID	RW	pulse width 高脉冲长度配置位

1.3.3.4 PWM 功能辅助配置寄存器 3 (FUNC3_ x $x \in [0, 23]$)

偏 移: $0x008 + (x * 0x20)$

复位值: 32'h0

表 1.65: PWM 功能辅助配置寄存器 3

位域	名称	访问	描述
31:16	PWMPERCNT	RO	remain period count 剩余周期长度
15: 0	PWMWIDCNT	RO	remain pulse width count 剩余高脉冲长度