

## LA132 地址空间说明

LA132 处理器核采用 32 位地址访问模式，内部集成 16kB SRAM 可供 LA132 同时进行取指(0X1C00\_0000~0X1C00\_3FFF)和数据存储(0X1000\_0000~0X1000\_3FFF)。同时可通过内部总线访问 2K0500 芯片 APB 设备资源(0X1FF0\_0000)和内存资源。LA132 处理器核内部配有中断控制器，负责 APB 各个设备中断处理，并且可通过中断屏蔽寄存器，管理部分 APB 设备是否发送给 LA264 处理器核进行中断处理。LA132 结构框图如下图所示：

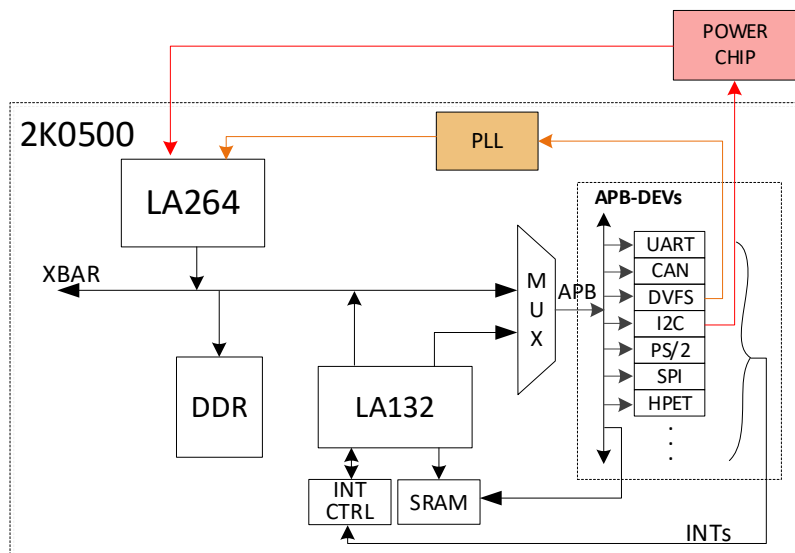


图 1 LA132 结构框图

其具体地址划分主要有：

### (1) LA264 视角：

16kB 内部 SRAM 挂载在 2K0500 芯片 APB 总线，LA264 访问地址为：0X1ff7\_0000~0X1ff7\_3fff。

**说明：**LA264 负责将 LA132 启动代码由 APB 总线写入 16kB 内部 SRAM，LA132 启动后可直接从该 SRAM 取值启动。

**操作过程：**由 LA264 通过 APB 总线初始化 16kB 指令 SRAM，初始化完成后，配置 DPM 中 132\_soft\_rstn（即：dvfs\_cfg[16]，配置地址：0x1ff60020），写‘1’解除 LA132 复位，LA132 从指令 SRAM 完成启动取指。

### (2) LA132 视角：

1. 16kB 内部 SRAM，启动取指访问地址：0X1C00\_0000 ~ 0X1C00\_3FFF；另外，可做少量数据存储，此时访问地址为：0X1000\_0000 ~ 0X1000\_3fff。
2. APB 设备：起始地址为：0X1FF0\_0000，具体 APB 各设备偏移地址与 2K0500 中 APB 偏移地址一致。
3. 中断处理地址：0X1FE1\_0000，包括 2K0500 中所有 APB 设备中断，具体控制有：INT0/1\_SRC、INT0/1\_EN、INT0/1\_CLR、INT0/1\_SET、INT0/1\_POL、INT0/1\_EDGA；另外，配有 32 位 LA264\_INT\_EN 可使能发往 LA264 的 APB 设备中断。
4. 内存访问：除上述地址访问外，其他地址均会路由到内部总线互联中，直接进行内存访问。其中，若打开 DMA CACHE 访问配置位(通用配置寄存器 4 第 13 位)，该部分地址均会进行 CACHE 访问；若未打开该配置位，通过地址最高位(第 32 位)是否为‘1’选择是否进行 CACHE 访问。

### (3) LA132 中断处理：

LA132 可处理 2K0500 中所有 APB 设备中断，分为两组中断号 INT0、INT1，具体地址：  
寄存器基址：0x1fe1\_0000。

中断寄存器名称	地址偏移	寄存器描述
int0_src	0x0	0 号中断状态寄存器
int0_en	0x4	0 号中断使能寄存器
int0_clr	0x8	0 号中断清除寄存器
int0_set	0xc	0 号中断置位寄存器
int0_pol	0x10	0 号中断极性配置寄存器
int0_edge	0x14	0 号中断边沿配置寄存器
int1_src	0x20	1 号中断状态寄存器
int1_en	0x24	1 号中断使能寄存器
int1_clr	0x28	1 号中断清除寄存器
int1_set	0x2c	1 号中断置位寄存器
int1_pol	0x30	1 号中断极性配置寄存器
int1_edge	0x34	1 号中断边沿配置寄存器

2K0500 中 APB 设备中断号划分如下表：

中断号	APB 设备
INT0[9:0]	UART0~9
INT0[13:10]	CAN0~3
INT0[19:14]	I2C0~5
INT0[20]	AC97
INT0[21]	KB_INT
INT0[22]	MS_INT
INT0[26:23]	SPI0~3
INT0[30:27]	HPET0~3
INT0[31]	NAND
INT1[2:0]	INT_TOY
INT1[3]	TOY_TICK
INT1[6:4]	INT_RTC
INT1[7]	RTC_TICK
INT1[11:8]	PWM0~3
INT1[12]	ACPI
INT1[13]	SDIO

此外，LA132 配有部分 APB 设备中断屏蔽寄存器 LA264\_INT\_EN，可以为 LA264 选择指定设备中断输入，高电平打开，默认全部打开，写‘0’关闭。寄存器配置地址为：0x1FE1\_0018，对应中断屏蔽设备如下表：

中断屏蔽位	APB 设备
LA264_INT_EN[9:0]	UART0~9
LA264_INT_EN[13:10]	CAN0~3
LA264_INT_EN[19:14]	I2C0~5
LA264_INT_EN[23:20]	SPI0~3
LA264_INT_EN[27:24]	HPET0~3

