Insper

Sistemas Hardware Software

Mutirão C

Igor Montagner

Apresentação

Sistemas Hardware-Software

Objetivos de Aprendizagem

Objetivos de hoje:

- entender como as capacidades do hardware alteram o desempenho de um programa;
- 2. entender como modificar um programa para aproveitar melhor o hardware.

Vamos continuar com o embarcado:

- 1. Abram o projeto HW-SW na solução da aula
- 2. Rodem o projeto. O quê o botão faz?
- 3. Localizem a função processImage(..) no arquivo main.c.

```
for (j=1;j<imgW-1;j++){
  for (i=1;i<imgH-1;i++){
    val = (int) 4 * imgIn[i][j]
        - imgIn[i-1][j]
        - imgIn[i+1][j]
        - imgIn[i][j-1]
        - imgIn[i][j+1];

    imgOut[i][j] = abs(val);
}</pre>
```

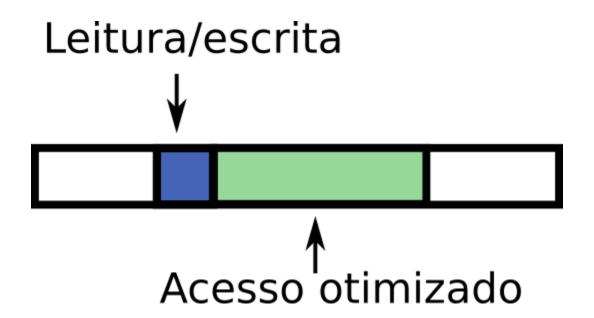
Vamos rodar o programa agora com duas configurações diferentes:

- 1. loop ji:
- 2. loop ij :

No segundo vamos só inverter a ordem dos loops e rodar de novo.

O quê está acontecendo?

As CPUS presentes em PCs (e muitos sistemas embarcados) são otimizadas para acesso **sequencial** ou **frequente** usando a memória *cache*.

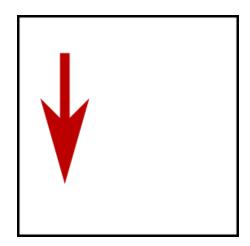


O quê está acontecendo?

loop ji

```
for (j=1;j<imgW-1;j++){
  for (i=1;i<imgH-1;i++){
    val = (int) 4 * imgIn[i][j]
    - imgIn[i-1][j]
    - imgIn[i+1][j]
    - imgIn[i][j-1]
    - imgIn[i][j+1];

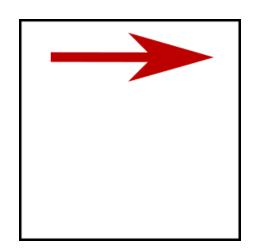
  imgOut[i][j] = abs(val);
}
}</pre>
```



O quê está acontecendo?

loop ij

```
for (i=1;i<imgH-1;i++){
  for (j=1;j<imgW-1;j++){
    val = (int) 4 * imgIn[i][j]
        - imgIn[i-1][j]
        - imgIn[i][j-1]
        - imgIn[i][j-1];
        imgOut[i][j] = abs(val);
  }
}</pre>
```



O quê está acontecendo - O cache

A ordem dos loops que privilegia o acesso sequencial (por linha) tem desempenho superior!

O cache é uma memória pequena mas muito rápida usada para acelerar o desempenho de acesso à memória RAM

Cache	,
Cache size	16 KB for instruction cache, 16 KB for data cache
Number of sets	256 for instruction cache, 128 for data cache
Number of ways	2 for instruction cache, 4 for data cache
Number of words per cache line	8 words (32 bytes)
ECC on Cache	Embedded

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Quantos bytes cabem no cache?

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Quantos bytes cabem no cache? 16384

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Quantas linhas da nossa imagem (320×320) cabem no cache?

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Quantas linhas da nossa imagem (320 imes 320)

cabem no cache? 51

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Qual é o tamanho da maior imagem quadrada que cabe inteira no cache?

O cache de dados possui 16kb . Cada ponto ocupa 1 byte.

Pergunta: Qual é o tamanho da maior imagem quadrada que cabe inteira no cache? 128 imes 128

Resumo - cache

- 1. Quantos bytes cabem no cache? 16384
- 2. Quantas linhas da nossa imagem (320 imes 320) cabem no cache? 51
- 3. Qual é o tamanho da maior imagem quadrada que cabe inteira no cache? 128 imes 128.

Nossa imagem possui 320 imes 320 pprox 100 kb. Ela é $\it pequena$ perto do cache do $\it \mu C$ (16kb)

Vamos agora testar nossa hipótese: podemos desligar o cache do μC .

Abra o arquivo *conf_board.h* e comente a linha abaixo:

```
#define CONF_BOARD_ENABLE_DCACHE
```

Rode de novo os experimentos:

- 1. loop ji:
- 2. loop ij :

O Cache - instruções

Vamos mais longe: existe também o *cache de instruções*. Ao invés de buscar cada instrução na memória uma a uma podemos buscar um conjunto grande delas de uma vez só.

Descomente a linha abaixo no arquivo conf_board.h:

```
//#define CONF_BOARD_ENABLE_ICACHE
```

- 1. loop ji:
- 2. loop ij:

Por que há diferença entre os loops ji e ij?

- Processo de compilação: Otimizações
 - Não é linha a linha
 - Extremamente sensível ao código e à sequência de comandos
 - Instruções são escolhidas conforme seu desempenho
 - Pequenas mudanças podem gerar grandes diferenças

Sistemas de Hardware e Software

loop ji

```
ldrb.w r8, [r2, #320]
ldrb r3, [r2]
rsb r3, r3, r8, lsl #2
ldrb.w r8, [r2, #640]
sub.w r3, r3, r8
ldrb.w r8, [r2, #319]
sub.w r3, r3, r8
ldrb.w r8, [r2, #321]
sub.w r3, r3, r8
```

nsper

Sistemas de Hardware e Software

loop ij

```
ldrb r7, [r2, #1]
ldrb r3, [r5, #1]!
rsb r3, r3, r7, lsl #2
ldrb r7, [r4, #1]!
subs r3, r3, r7
ldrb r2, [r2]
subs r3, r3, r2
ldrb r2, [r1, #1]
subs r3, r3, r2
```

nsper

Sistemas de Hardware e Software

- Representação de dados na CPU
- Representação de programas na CPU
 - Assembly Intel x64
- Conceitos de Sistemas Operacionais
 - Processos e Sinais
 - Hierarquia de memória
 - Entrada e saída
 - Programação concorrente