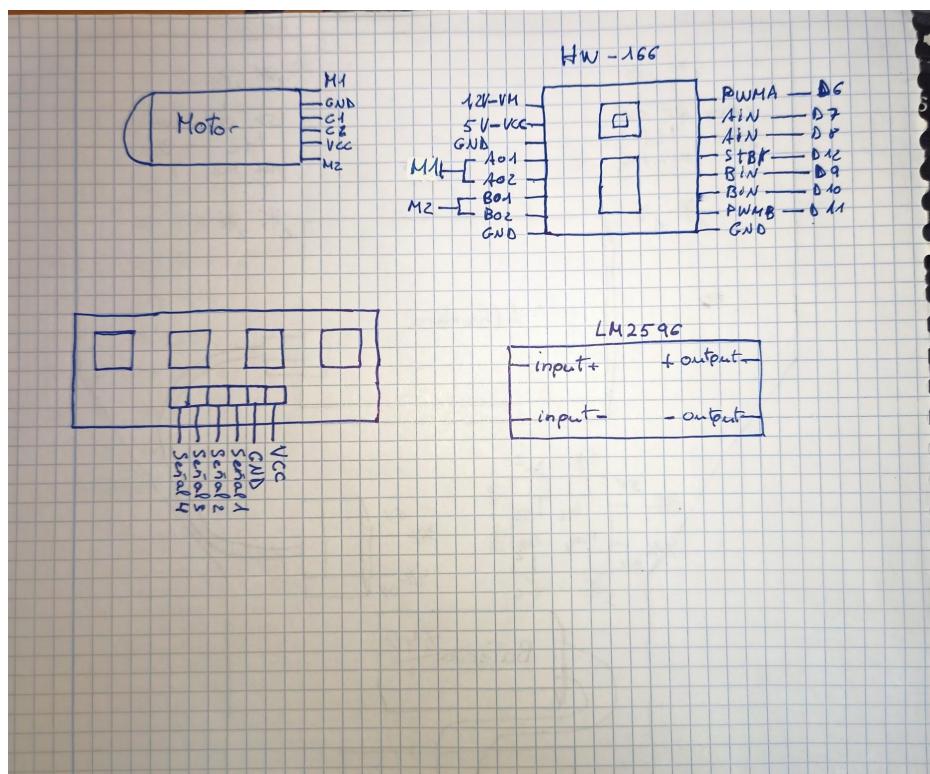
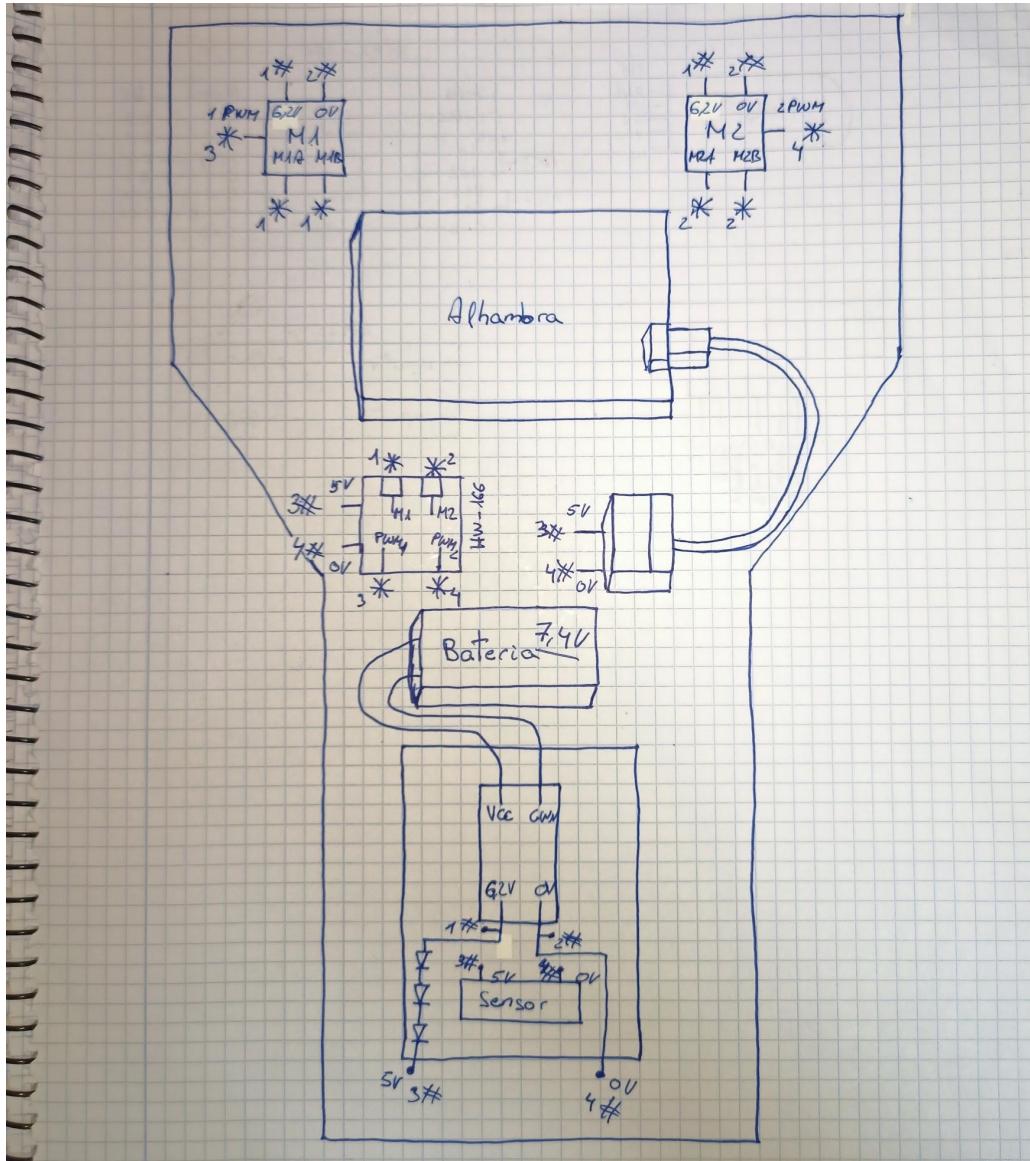


APUNTEAK:

Pin 0 → Sensor 4
Pin 1 → Sensor 3
Pin 2 → Sensor 2
Pin 3 → Sensor 1
Pin 4 → PWM B
Pin 5 → BIN 2
Pin 6 → BIN 1
Pin 7 → STBY
Pin 8 → Ain 1
Pin 9 → Ain 2
Pin 10 → PWM A
~~Pin 11~~





①	00 01 11 10
00	0 0 1 0
01	0 0 1 1
11	0 0 1 1
10	0 0 ① 0

②	00 01 11 10
00	0 0 0 0
01	0 0 0 0
11	0 0 0 0
10	0 0 ① 0

③	00 01 11 10
00	0 0 1 0
01	0 0 1 1
11	0 0 1 1
10	0 0 ① 0

④	00 01 11 10
00	0 0 0 0
01	0 0 ① 0
11	① ① 0 0
10	0 0 0 0

⑤	00 01 11 10
00	0 0 0 0
01	0 0 ① 0
11	0 0 ① 0
10	0 0 ① 0

⑥	00 01 11 10
00	0 0 ① 0
01	0 0 ① 0
11	① ① ① 0
10	0 0 ① 0

M1 adelante ① $(S_1 \cdot S_2 \cdot \bar{S}_3) + (S_1 \cdot \bar{S}_2 \cdot S_4) + (S_1 \cdot S_2 \cdot S_3 \cdot \bar{S}_4)$

M1 atras ② $\bar{S}_1 \cdot S_2 \cdot S_3 \cdot S_4 = (\bar{S}_1 \cdot S_3 \cdot \bar{S}_4) + S_2 \cdot S_3 \cdot S_4$

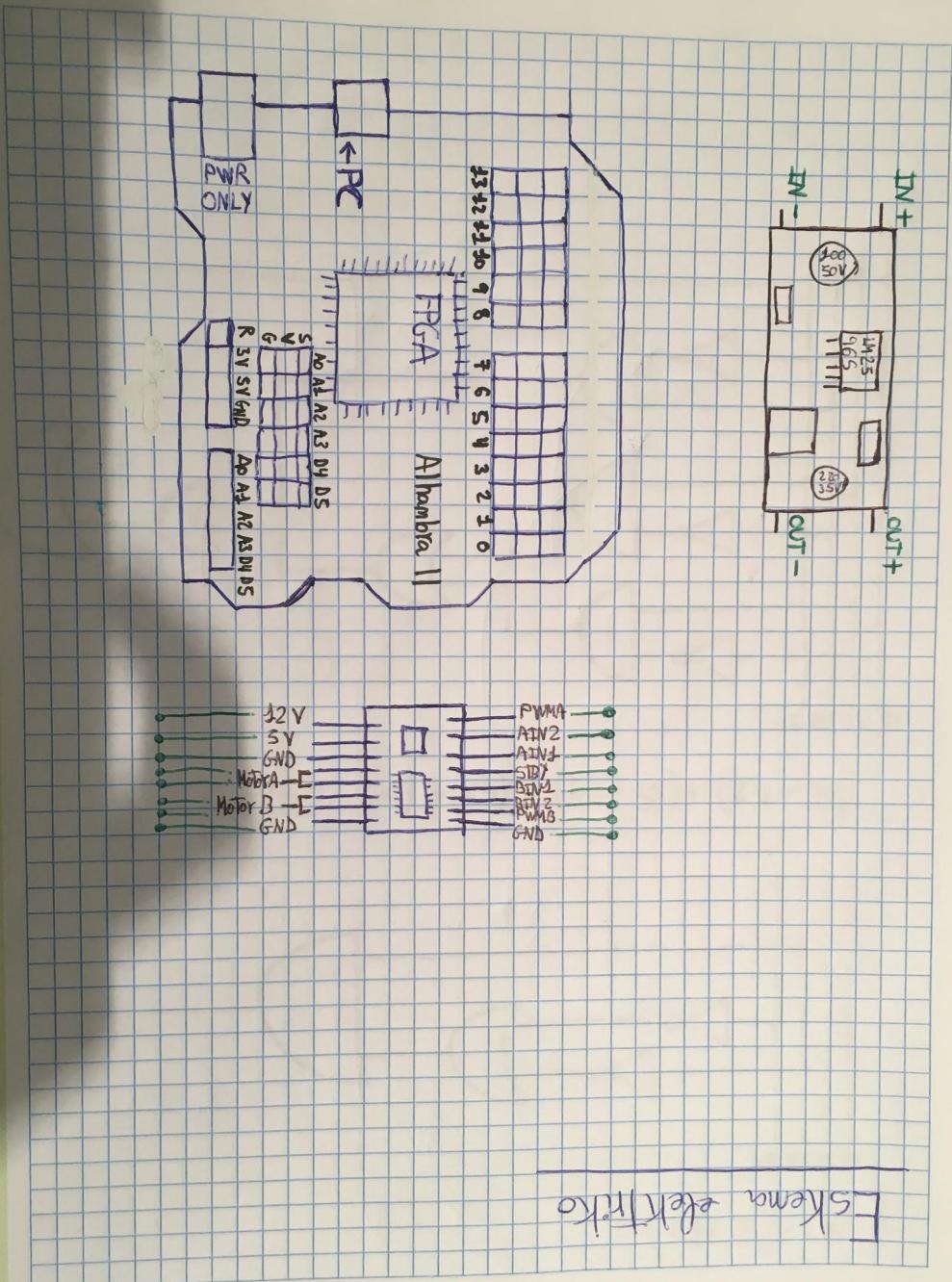
B PWM ③ $(S_1 \cdot S_2 \cdot \bar{S}_3) + (S_1 \cdot \bar{S}_2 \cdot S_4) + (\bar{S}_1 \cdot S_2 \cdot S_3 \cdot S_4) + (S_1 \cdot S_2 \cdot S_3 \cdot \bar{S}_4)$

M2 Adelante ④ $(\bar{S}_1 \cdot S_2 \cdot S_4) + (S_1 \cdot \bar{S}_2 \cdot \bar{S}_4) + (S_1 \cdot S_2 \cdot \bar{S}_3 \cdot S_4) = (S_1 \cdot S_2) + (S_2 \cdot S_4) + (S_1 \cdot S_2 \cdot \bar{S}_3 \cdot S_4)$

M2 Atras ⑤ $S_1 \cdot S_2 \cdot \bar{S}_3 \cdot \bar{S}_4 = (S_1 \cdot S_2 \cdot \bar{S}_3) + S_1 \cdot \bar{S}_2 \cdot \bar{S}_4$

PWM2 ⑥ $(\bar{S}_1 \cdot S_2 \cdot S_4) + (S_1 \cdot \bar{S}_2 \cdot S_4) + (S_1 \cdot S_2 \cdot \bar{S}_3 \cdot S_4) + (S_1 \cdot S_2 \cdot \bar{S}_3 \cdot \bar{S}_4)$

①		los sensores no detectan nada. Coche parado																				
②		→ Sensor derecho no detecta, el izquierdo si, por lo que el coche debe girar a la izquierda																				
③		→ Sensor derecho detecta, izquierdo no, gira a la derecha																				
④		→ detectan los dos, sigue adelante																				
⑤		pues ello la rueda izquierda quita la derecha en movimiento																				
⑥		pues ello la rueda derecha gira y la izquierda en movimiento																				
⑦	<table border="1"> <thead> <tr> <th>Sensor I / Sensor D</th> <th></th> <th>Motor I</th> <th>Motor D</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Sensor I / Sensor D		Motor I	Motor D	0	0	0	0	0	1	1	0	1	0	0	1	1	1	1	1	$\text{Motor D} = \text{Sensor I}$ $\Rightarrow \text{Motor I} = \text{Sensor D}$
Sensor I / Sensor D		Motor I	Motor D																			
0	0	0	0																			
0	1	1	0																			
1	0	0	1																			
1	1	1	1																			

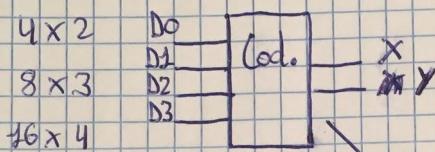


Unai K.

son parecidos
noro son a la
inversa

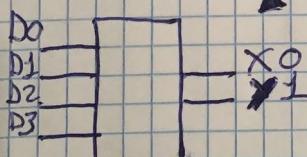
Codificador

2^n linea
Entrada Cod. Salida n linea



Codificador 4x2

	D0	D1	D2	D3	X	Y
1	0	0	0	0	0	
0	1	0	0	0	1	▼
0	0	1	0	1	0	
0	0	0	1	1	1	



Decodificador

N
lineas
Entrada DEC. 2ⁿ lineas
 $2^n \rightarrow 2 - 2^2$

$$2^n \rightarrow 2 - 2^2$$

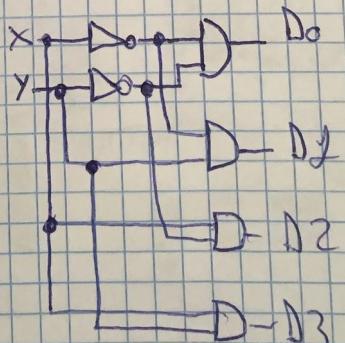
$$2^n \rightarrow 4$$

$$3^n \rightarrow 8$$

$$4^n \rightarrow 16$$

DEC. 2×4

	X	X	Do	D1	D2	D3
0	0	0	1	0	0	0
0	1	0	0	1	0	0
1	0	1	0	0	1	0
1	1	0	0	0	0	1



• Not con una Nand

Tabla de Nand

a	b	y
0	0	1
0	1	1
1	0	1
1	1	0

Tabla Not

a	y
0	1
1	0

- Vemos que la parte $\bar{a} \cdot \bar{b} = 0, b = 0 \Rightarrow a = 1, b = 1$
es igual que en la tabla de not por lo cual
deberemos quitar una entrada en nand, es decir poner
la misma entrada, $\bar{a} \cdot \bar{b}$ o quitando de esta manera
el caso $a = 0 \Rightarrow b = 1 \Rightarrow a = 1 \Rightarrow b = 0$

$\bar{a} \cdot \bar{b} = \bar{a} + \bar{b}$

• And con una Nand

Tabla de Nand

a	b	y
0	0	1
0	1	0
1	0	0
1	1	0

Tabla de And

a	b	y
0	0	0
0	1	0
1	0	0
1	1	1

• Aquí vemos que la nand
es la inversa del and

$$\begin{aligned} \text{Nand} &\rightarrow \overline{a \cdot b} \\ \text{And} &\rightarrow a \cdot b \end{aligned} \quad \boxed{\overline{a \cdot b} = a \cdot b}$$

$\overline{a} \cdot \overline{b} = \overline{a} + \overline{b}$

Elektronika digitala

Seinal DIGITAL / ANALOGIKOA

Operazio logikoak (Algebra Boole)

Ate logikoak | Sistemak

- AND
- OR
- NOT
- NAND
- XOR
- XNOR
- NOR

Simplifikazio → Karnaugh

Eguzken Taula

→ teknologikos }
} - TTL
} - CMOS

Numerazio Sistemak {
- Hamartarra
- Biarra
- Hexadezimale
- BCD

BIESTABLEAK {
(Biskulak) } - JK
} - RS → Divisor de
} - D Frecuencia
} - T

- Sistema konbinazionala
- Sistema sekuentziala

- MULTIPLEXOREA
- DEMULTIPLEXOREA
- KODIFIKATZIALEA
- DEKODIFIKATZIALEA

Xor Con Nand

Tabla de Nand

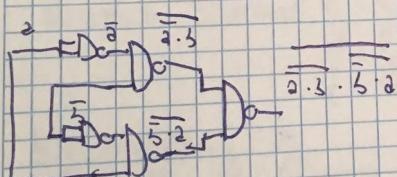
a	b	f
0	0	1
1	0	1
0	1	1
1	1	0

Tabla xor

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

• En este caso igual que en el caso or tenemos una sumo, y para representarla con nand deberemos convertirla en una multiplicación, es decir deberemos negarla 2 veces y siempre una de ellas

$$XOR = a \oplus b = \bar{a} \cdot b + \bar{b} \cdot a = \overline{\overline{a} \cdot b + \bar{b} \cdot a} = \overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}$$



Xnor con Nand

Tabla Nand

a	b	f
0	0	1
1	0	1
0	1	1
1	1	0

Tabla xnor

a	b	f
0	0	1
1	0	0
0	1	0
1	1	1

• en este caso sabemos que la xnor es la negación de la xor, por lo que deberemos negar la formula que hemos sacado anteriormente.

$$XOR = \overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}$$

$$XNOR = \overline{\overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}}$$

or con una Nand

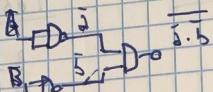
tabla de Nand

a	b	f
0	0	1
0	1	0
1	0	0
1	1	0

tabla or

a	b	f
0	0	0
0	1	1
1	0	1
1	1	1

$$\cdot \text{or} \Rightarrow a+b = \overline{\overline{a+b}} = \overline{\overline{a}\cdot\overline{b}}$$



Sabemos que una OP es igual a $a+b$, para convivir
con esto primero deberemos negar esto 2 veces para que
sean la misma operación, a continuación y
para transformar el or en una x romperemos una de las
negaciones, dependiendo de esto manejará mejor la
representación de Nand

Nor con Nand

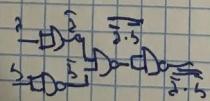
tabla de Nand

a	b	f
0	0	1
0	1	0
1	0	0
1	1	0

tabla Nor

a	b	f
0	0	1
0	1	0
1	0	0
1	1	0

$$\begin{aligned} \text{or con Nand} &= \overline{\overline{a+b}} \\ &\downarrow \\ \text{Nor con Nand} &= \overline{\overline{a}\cdot\overline{b}} \end{aligned}$$



Podemos observar

que la Nor es la
negación de la or,
y a sabiéndolo de como
representar la or con Nand
solo tendremos que negar
esto.

Xor Con Nand

Tabla de Nand

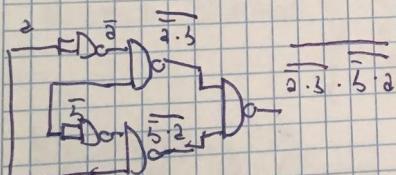
a	b	f
0	0	1
1	0	1
0	1	1
1	1	0

Tabla xor

a	b	f
0	0	0
0	1	1
1	0	1
1	1	0

• En este caso igual que en el caso or tenemos una sumo, y para representarla con nand deberemos convertirla en una multiplicación, es decir deberemos negarla 2 veces y siempre una de ellas

$$XOR = a \oplus b = \bar{a} \cdot b + \bar{b} \cdot a = \overline{\overline{a} \cdot b + \bar{b} \cdot a} = \overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}$$



XNor con Nand

Tabla Nand

a	b	f
0	0	1
1	0	1
0	1	1
1	1	0

Tabla xNor

a	b	f
0	0	1
1	0	0
0	1	0
1	1	1

• en este caso sabemos que la xnor es la negación de la xor, por lo que deberemos negar la formula que hemos sacado anteriormente

$$XNor = \overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}$$

$$XNor = \overline{\overline{a} \cdot b} \cdot \overline{\bar{b} \cdot a}$$

Elektronika digitala

Seinal DIGITAL / ANALOGIKOA

Operazio logikoak (Algebra Boole)

Ate logikoak | Sistemak

- AND
- OR
- NOT
- NAND
- XOR
- XNOR
- NOR

Simplifikazio → Karnaugh

Egitaren Taula

→ teknologikos }
} - TTL
} - CMOS

Numerazio Sistemak {
- Hamartarra
- Biarra
- Hexadezimale
- BCD

BIESTABLEAK {
(Biskulak) } - JK
} - RS → Divisor de
} - D Frecuencia
} - T

- Sistema konbinazionala
- Sistema sekuentziala

- MULTIPLEXOREA
- DEMULTIPLEXOREA
- KODIFIKATZIALEA
- DEKODIFIKATZIALEA

EXCEL TABLA DE LA VERDAD

SENSORES				MOTOR 1			MOTOR2		
S1	S2	S3	S4	G AD	G AT	PWM	G AD	G AT	PWM
1	1	1	1	0	1	1	0	1	1
1	1	1	0	1	0	1	0	1	1
1	1	0	1	1	0	1	1	0	1
1	1	0	0	1	0	1	0	0	0
1	0	1	1	1	0	1	1	0	1
1	0	0	1	1	0	1	1	0	1
0	1	1	1	0	1	1	1	0	1
0	0	1	1	0	0	0	1	0	1

1

	0.0	0.1	1.1	1.0
0.0	0	0	1	0
0.1	0	0	1	1
1.1	0	0	0	1
1.0	0	0	1	0

2

	0.0	0.1	1.1	1.0
0.0	0	0	0	0
0.1	0	0	0	0
1.1	1	1	1	0
1.0	0	0	0	0

3

	0.0	0.1	1.1	1.0
0.0	0	0	1	0
0.1	0	0	1	1
1.1	1	1	1	1
1.0	0	0	1	0

4

	0.0	0.1	1.1	1.0
0.0	0	0	0	0
0.1	0	0	1	1
1.1	1	1	0	1
1.0	0	0	0	1

5

	0.0	0.1	1.1	1.0
0.0	0	0	1	0
0.1	0	0	0	0
1.1	0	0	1	0
1.0	0	0	1	0

6

	0.0	0.1	1.1	1.0
0.0	0	0	1	0
0.1	0	0	1	1
1.1	1	1	1	1
1.0	0	0	1	0

1 $(S1 \cdot S2 \cdot S3) + (S1 \cdot S2 \cdot S4) + (S1 \cdot S2 \cdot S3 \cdot S4)$

2 $(S1 \cdot S3 \cdot S4) + (S2 \cdot S3 \cdot S4)$

3 $(S1 \cdot S2) + (S3 \cdot S4) + (S1 \cdot S2 \cdot S4)$

4 $(S1 \cdot S3 \cdot S4) + (S1 \cdot S2 \cdot S4) + (S1 \cdot S2 \cdot S3 \cdot S4)$

5 $(S1 \cdot S2 \cdot S4) + (S1 \cdot S2 \cdot S3)$

6 $(S1 \cdot S2) + (S3 \cdot S4) + (S1 \cdot S2 \cdot S4)$

ENLAZEA EXCELEN SARTZEKO

<https://docs.google.com/spreadsheets/d/1qUb6M8ckw74evKGVs1ps2eOUtE11TmMY6F2kK-flcwQ/edit#gid=0>