北京工业大学学生开题报告表

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课题名称 | 深度学习加速器片上网络自适应路由模块设计与实现 | | | | |
| 课题来源 | 自定 | 课题类型 | BX | 导 师 | 蔡旻 |
| 学生姓名 | 刘芸裴 | 学 号 | 14073205 | 专 业 | 物联网工程 |
| 1、调研资料   [1] Natalie Enright Jerger and Li-Shiuan Peh, “On-Chip Networks,” in Synthesis Lectures on Computer Architecture, Morgan & Claypool, 2009.   2、设计目的    自适应路由器相比较确定性路由器，可有多条路径可选，灵活性好、通道利用率高、容错能力强。但其工程实现难度较大，一直是国内外研究的热点。我们通过实验分析深度学习应用的数据访问和片上通信特征，设计实现深度学习FPGA加速器的自适应路由模块，并对其性能与功耗进行分析比较。   3、基本要求   1．根据用户需求，进行系统分析、系统设计、系统实现。   2．系统分析、设计、实现过程应遵循系统开发规范。   3．课题进行期间，每周保证不少于40学时从事课题研究工作；每周至少一次到校汇报课题 进度及接受指导。   4．课题结束应整理出系统相应文档。   4、设计思路与预期成果   基于Chisel硬件构造语言设计和实现，深度学习加速器的片上网络模块原型及其单元测试代码，并自动生成Verilog，综合下载到开发板。   5、任务完成的阶段内容及时间安排   2.15~3.1 查找并阅读相关资料   3.1~4.1 自适应算法设计   4.1~4.15 编码、调试   4.15~5.1 性能评价与功耗比较   5.1~5.15 写论文   6、完成设计(论文)所具备的条件因素   Win7、IntelliJ IDEA、Scala、PYNQ Z1开发板。  指导教师签名： 日期： | | | | | |

课题类型：（1）A—工程设计；B—技术开发；C—软件工程；D—理论研究；

（2）X—真实课题；Y—模拟课题；Z—虚拟课题

（1）、（2）均要填，如AY、BX等。