

第四章 金-半接触与单极型器件

§4.1 金属-半导体接触 (1课时)

§4.2 肖特基势垒二极管SBD (5课时)

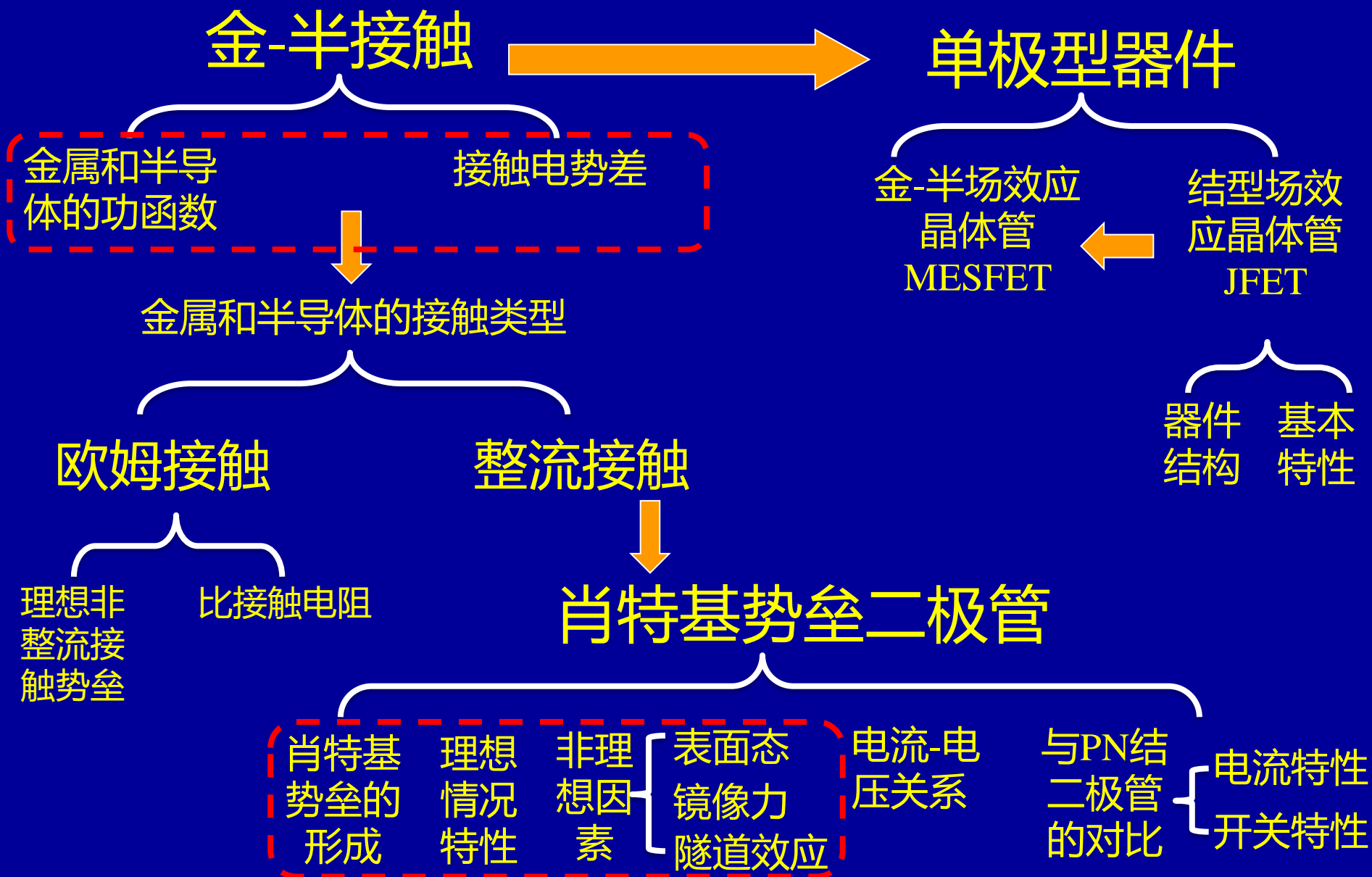
§4.3 欧姆接触 (1课时)

§4.4 结型场效应晶体管JFET (1课时)

§4.5 金属-半导体场效应晶体管MESFET (1课时)

§4.6 相关文献介绍 (1课时)

金-半接触与单极型器件基本知识体系框架

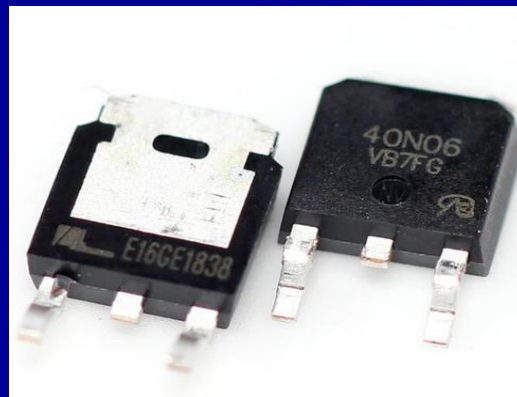
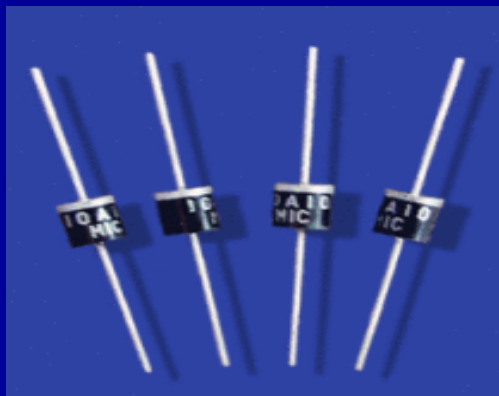
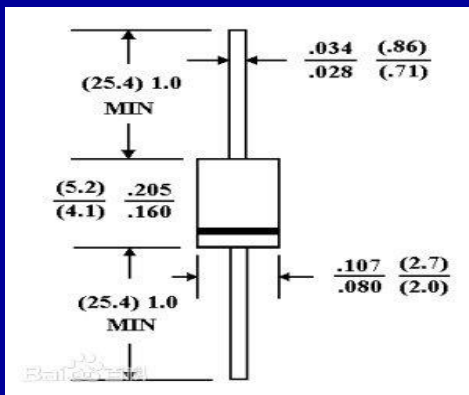


§4.1 金属半导体接触基本介绍

前面章节介绍了PN结，它们是由同一种半导体材料组成的。本章将介绍由金属和半导体接触形成的金属-半导体(M-S)结。

金属-半导体(M-S)结构：

- ◆ 把须状的金属触针压在半导体晶体上(点接触)或者在高真空下向半导体表面蒸镀大面积的金属薄膜(面接触)都可以获得金属-半导体结。
- ◆ 金属-半导体器件是应用于电子学的最古老的固态器件。早在1874年，布劳恩(Braun)就提出了金属与硫化铝晶体点接触的不对称电导特性。



一些商用金属-半导体二极管（肖特基二极管）

金属半导体接触整流作用的机理探究历史

肖特基(Schottky)、斯托梅尔(Stormer)和韦伯(Waibel)提出在金属和半导体接触处可能存在某种势垒

1932

肖特基和莫特(Mott)各自独立地提出了电子以漂移和扩散过程越过势垒的看法

1942

巴丁(Bardeen)提出了金属和半导体表面存在一个表面层因而存在受表面态控制的巴丁势垒

1931

威尔逊(Wilson)等用量子力学的隧穿效应通过势垒概念解释了金属半导体的整流性质

1938

贝特(Bethe)提出了热电子发射理论

1947

金属-半导体结构应用

最早于20世纪初期使用的一种半导体器件是金属-半导体二极管，这种点接触二极管是将金属须与裸露的半导体表面轻触而形成的，不容易形成，可靠性也不好。

被pn结取代

半导体技术和真空技术的发展。

金属半导体器件获得迅速的发展和应用。

整流特性：核粒子探测器、压力传感器、声波换能器等。

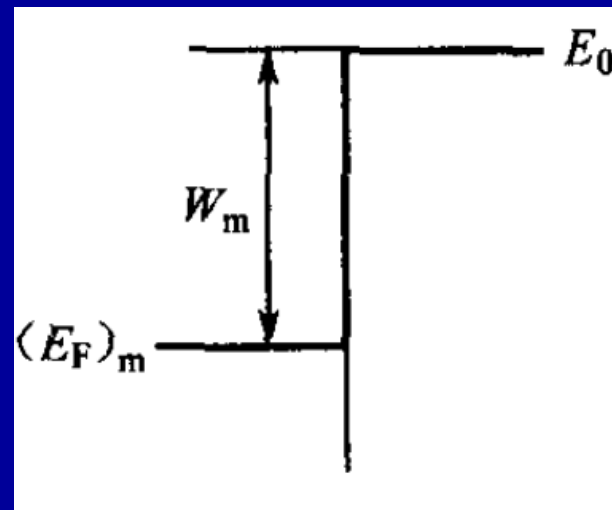
肖特基势垒场效应晶体管已在微波低噪声、大功率应用方面获得了重要的实用。

非整流特性：不论外加电压的极性如何，接触都具有低的欧姆压降而且不呈现整流效应。这种接触十分重要，几乎对所有半导体器件都是不可缺少的部分。

金属和半导体的功函数

金属中的电子势阱:

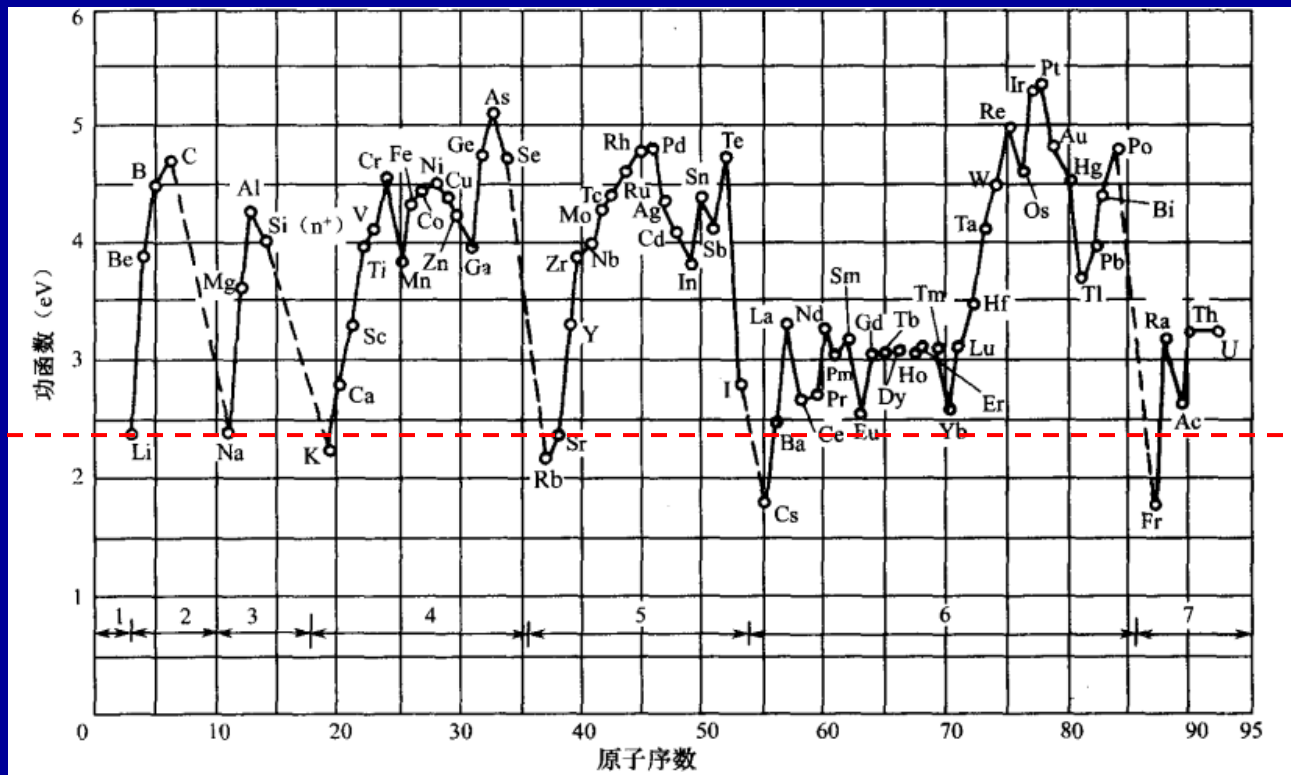
$T=0\text{K}$ 时, 金属中的电子填满了费米能级 E_F 以下的所有能级, 而高于 E_F 的能级则全部是空的。 $T=0\text{K}$ 时, 只有 E_F 附近的少数电子受到热激发, 由低于 E_F 的能级跃迁到高于 E_F 的能级上去, 但绝大多数所处的能级都低于体外能级, 因此绝大部分电子仍不能脱离金属而逸出体外。这说明金属中的电子虽然能在金属中自由运动, 但脱离金属的束缚并不容易, 因此金属内部的电子是在一个势阱中运动。要使电子从金属中逸出, 必须由外界给它以足够的能量。



金属功函数:
$$W_m = E_0 - (E_F)_m$$

真空能级 E_0 : 电子达到该能级时完全自由而不受原子的作用。对于每一种金属, 功函数 W_m 可看作是固定的。

金属和半导体的功函数



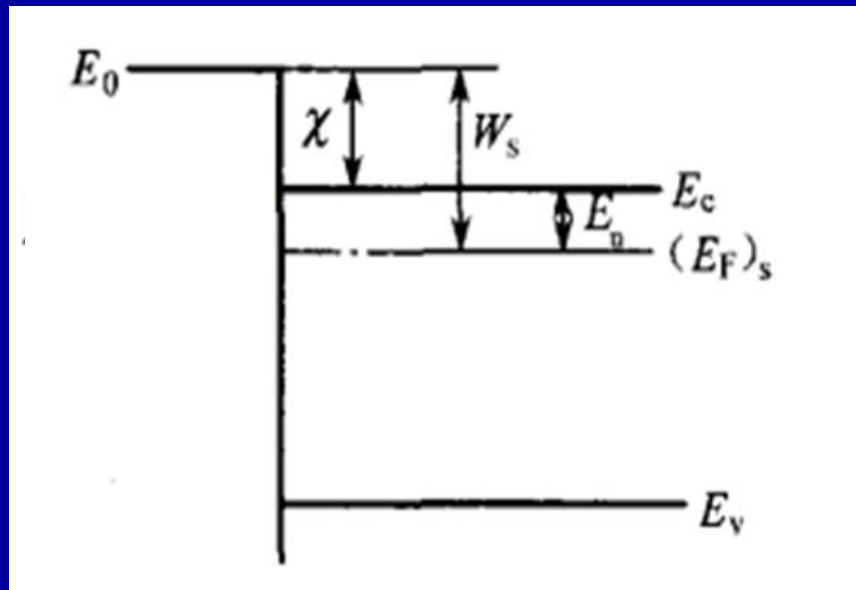
功函数与表面状况有关，清洁金属表面的功函数：

◆ 功函数约为几个电子伏特

◆ 随着原子序数递增，功函数周期性变化。

金属和半导体的功函数

半导体功函数和电子亲和能



半导体功函数：

$$W_s = E_0 - (E_F)_s$$

与金属类似，真空能级与费米能级 E_F 之差称为半导体的功函数，用 W_s 表示。

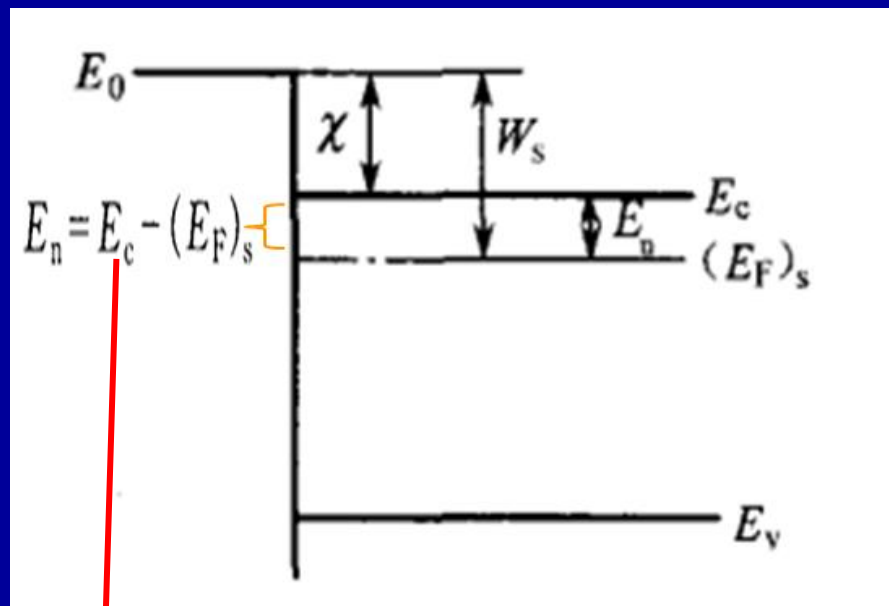
半导体电子亲和能：

$$\chi = E_0 - E_c$$

χ 称为电子亲和能，表示要使半导体导带底的电子逸出体外所需要的最小能量。

金属和半导体的功函数

半导体功函数和电子亲和能



结合亲和能表达式，功函数也可表示为

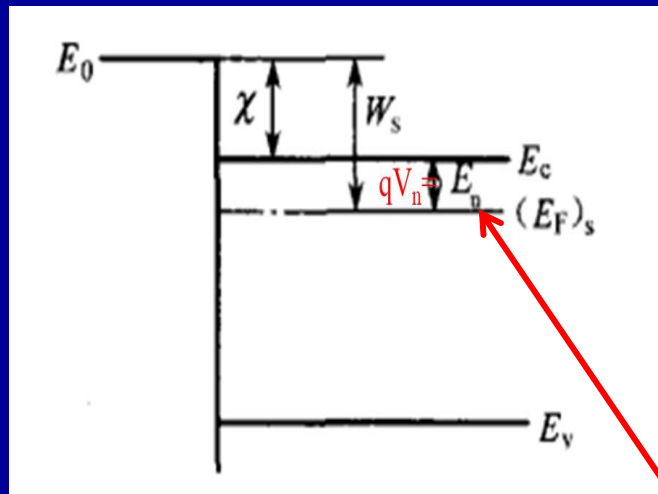
$$W_s = \chi + [E_c - (E_F)_s]$$

$$E_n = E_c - (E_F)_s$$

$$W_s = \chi + E_n$$

当能带不弯曲的时候，即半导体内没有电场的时候，半导体功函数等于电子亲和能加上费米能级到导带底的能量差。

金属和半导体的功函数



对于 $(E - E_F) \gg kT$ 的情况，导带电子浓度为：

$$n = N_c \exp\left(-\frac{E_c - E_F}{kT}\right)$$

$$N_c = \frac{2(2\pi m_{dn} kT)^{3/2}}{h^3}$$

导带有效状态密度：



$$V_n = \frac{E_c - E_F}{q} = \frac{kT}{q} \ln \frac{N_c}{n} = \frac{kT}{q} \ln \frac{N_c}{N_d}$$

$$E_n = qV_n$$

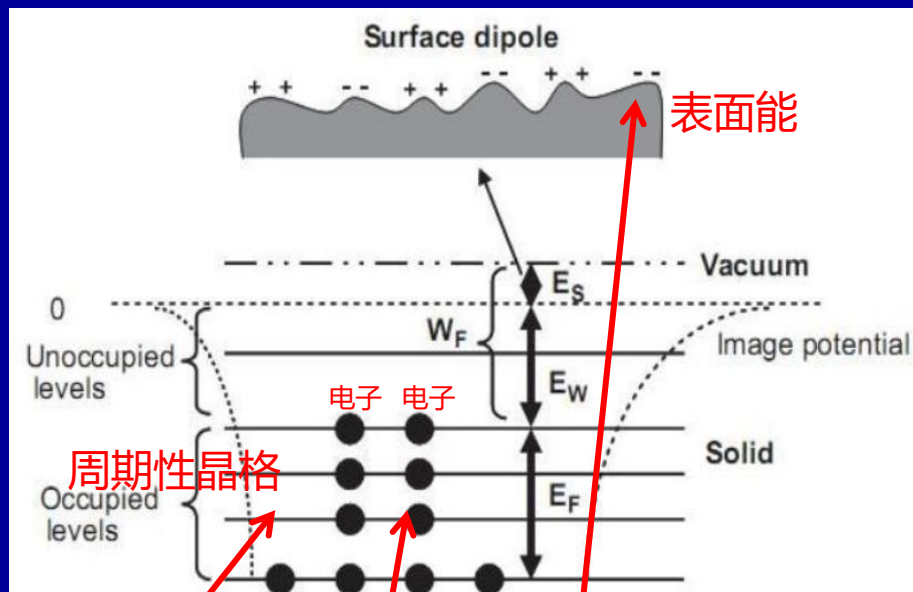


$$W_s = \chi + E_n$$

$$E_n = E_c - (E_F)_s$$

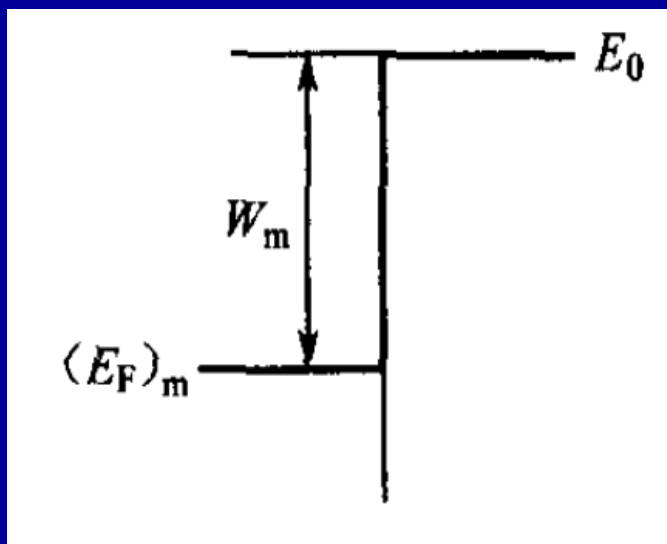
E_n 数值与掺杂浓度相关，显然半导体的功函数与掺杂浓度相关。

金属和半导体的功函数小结

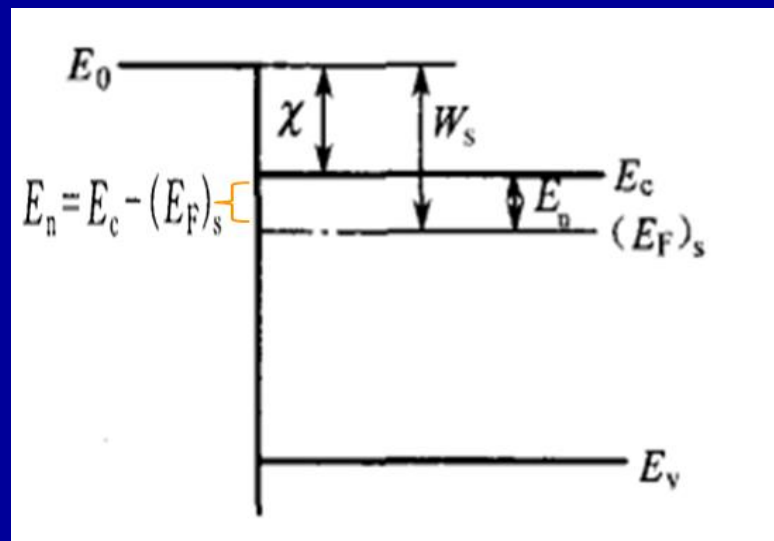


- ◆ 功函数能量包括
 - 1. 晶体周期性晶格势能
 - 2. 电子间的相互作用
 - 3. 表面能的贡献
- ◆ 对金属而言，功函数 W_m 可看作是固定的。对半导体而言，功函数与掺杂有关。
- ◆ 由于功函数能量包括表面能，因而功函数与表面有关。对表面沾污非常敏感。

金属和半导体的功函数小结



金属的功函数



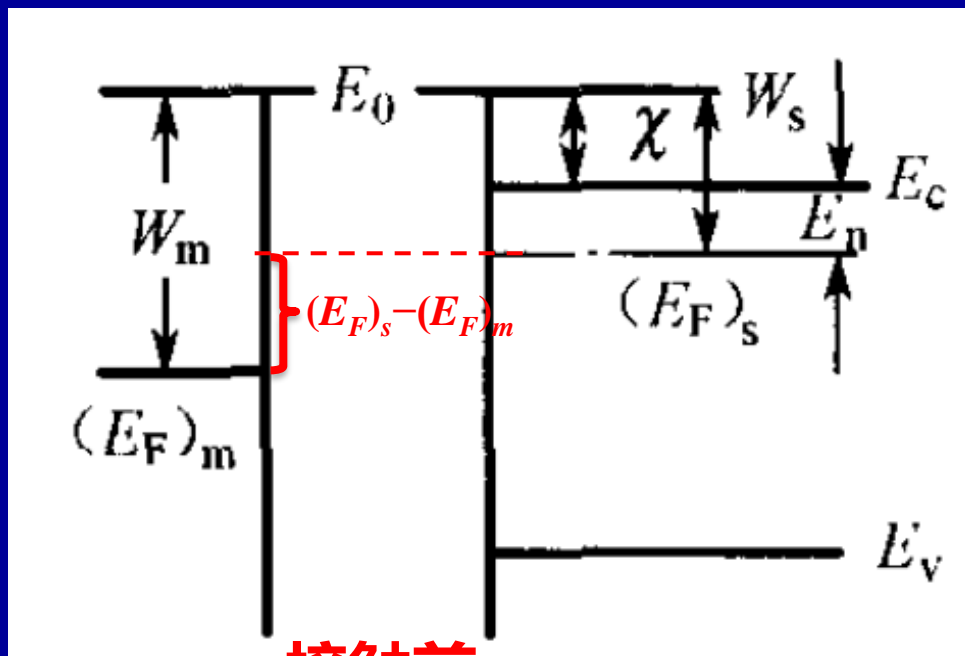
半导体功函数和电子亲和能

- ◆ 功函数给出了固体中 E_F 处的电子**逃逸到真空**所需的**最小能量**。
- ◆ 也标志了电子在金属中**被束缚的程度**， W_m 越大，电子越不易离开金属。
- ◆ 对半导体而言，其费米能级上电子填充概率很小，但是其功函数依旧定义为电子从费米能级到真空能级的能量差。实际上，功函数是个**统计的概念**，它代表从导带逸出电子所需能量的一个权重。

接触电势差的形成

设想有一块金属和一块n型半导体，它们具有共同的真空能级 E_0 ，并假定金属功函数大于半导体的功函数，即 $W_m > W_s$ 。

(理想状态：不考虑表面态和其他反常情形)

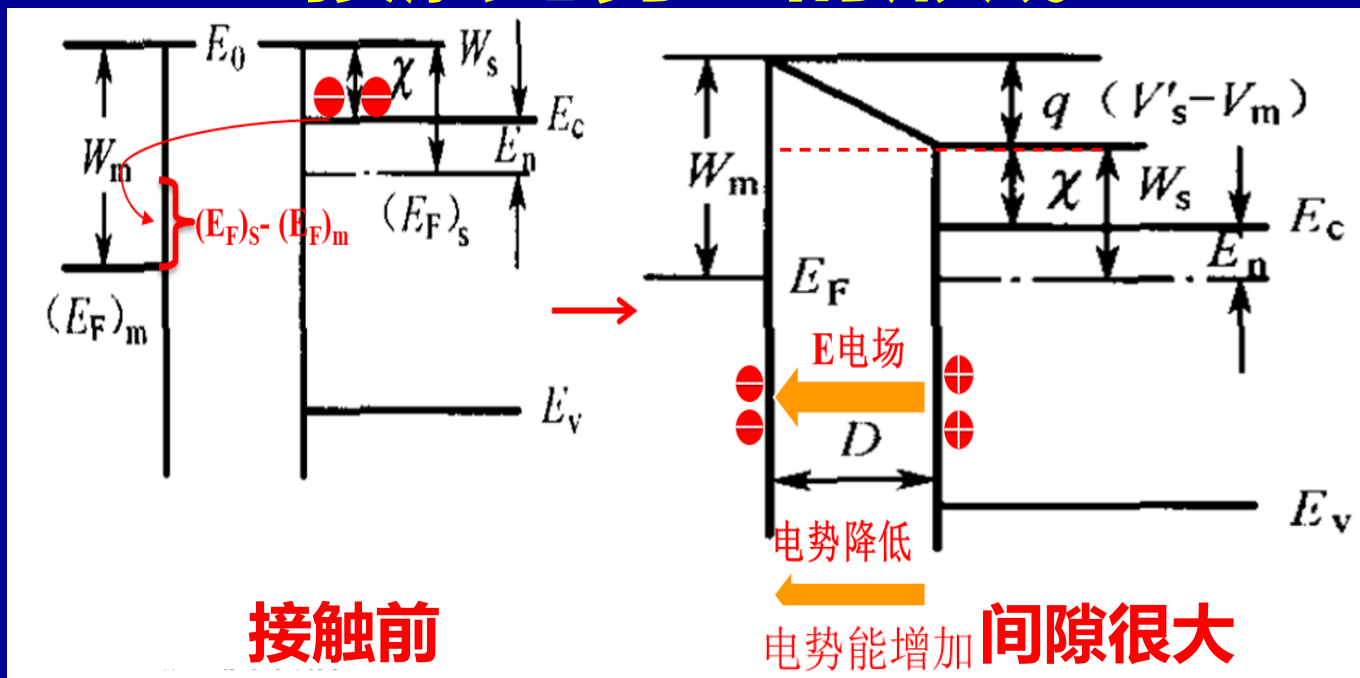


接触前

接触前，两块材料是分立的，能带处于平衡状态。显然半导体的费米能级 $(E_F)_s$ 高于金属的费米能级 $(E_F)_m$ ，且此时：

$$(E_F)_s - (E_F)_m = W_m - W_s$$

接触电势差的形成



金属半导体接触后但间隙 D 很大的情况：此时它们要成为一个统一的电子系统，由于原本半导体的 $(E_F)_s$ 高于金属的 $(E_F)_m$ ，半导体中的电子向金属流动，使金属表面带负电，半导体表面带等量正电，保持电中性。结果金属电势降低，半导体电势增加。最后达到平衡，两者费米能级处于同一水平。此电势差补偿了原费米能级的不同。由图：

$$q(V'_s - V_m) = W_m - W_s$$

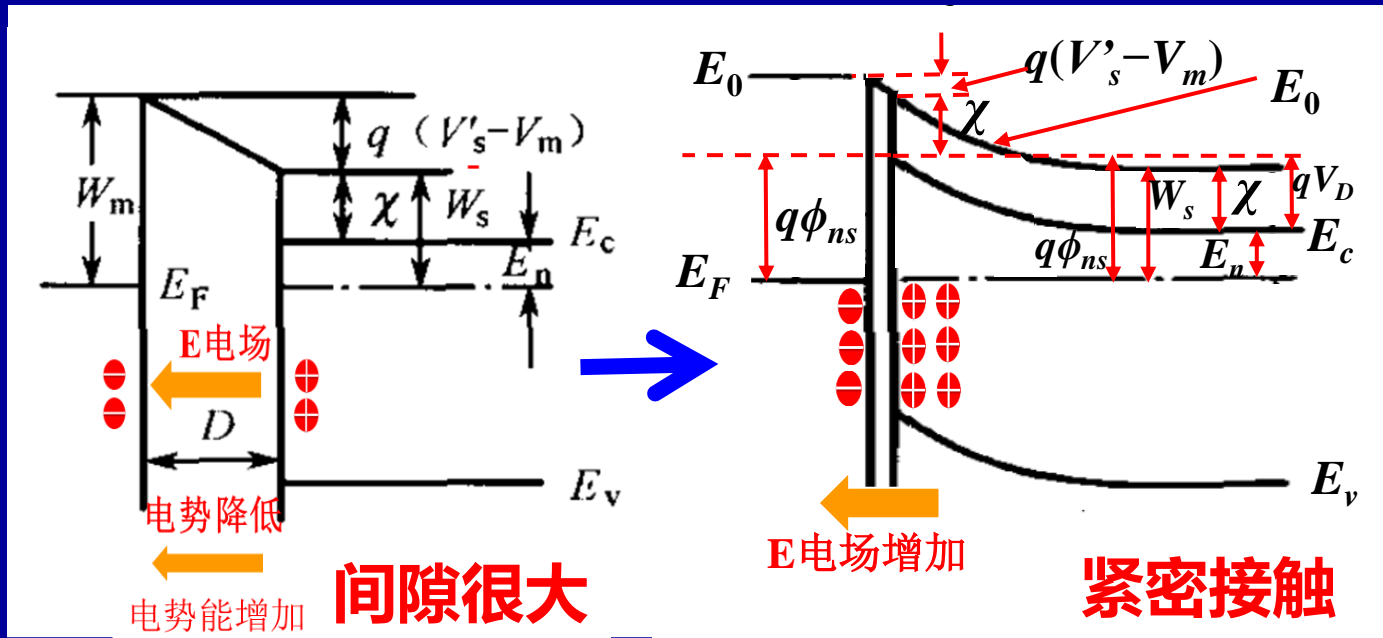
V_m 为金属电势
 V'_s 为半导体电势

由于接触而产生的电势差称为接触电势差

$$\frac{W_s - W_m}{q} = V_m - V'_s = V_{ms} < 0$$

V_{ms} 表示金属-半导体间隙的电势差。 $V_{ms} < 0$ 表示金属电势低，半导体电势高。

接触电势差的形成

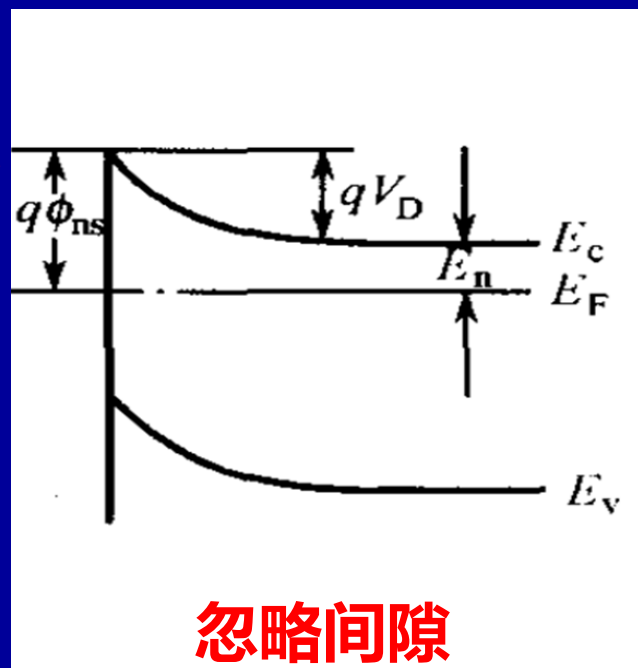
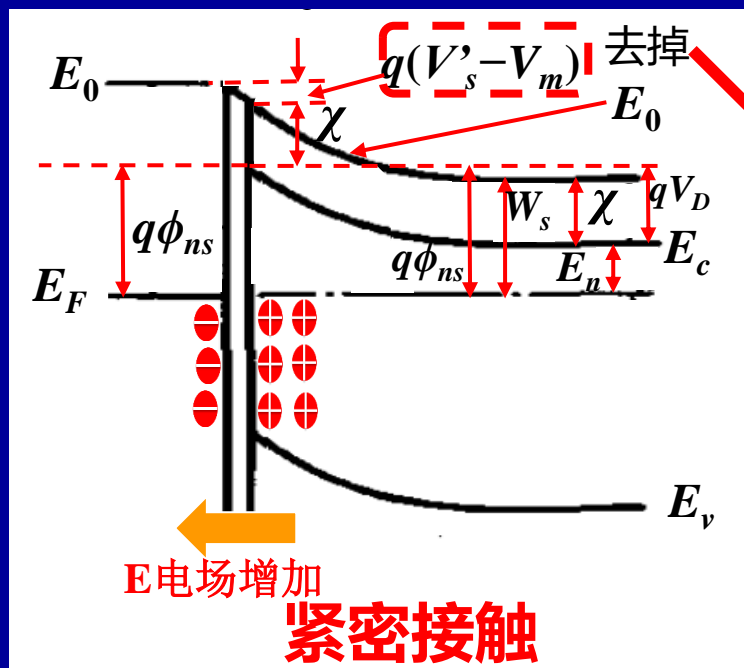


随着 D 的减小，由高斯定理 $E = \frac{|V_{ms}|}{D} = \frac{\sigma}{\varepsilon}$ ，表面电荷密度增加。由于半导体自由电荷密度的限制，其正电荷分布在半导体表面相当厚的一层表面层，即空间电荷区。空间电荷区存在一定电场，造成能带弯曲，使半导体表面与内部存在电势差 V_s ，即表面势。此时接触电势差降落在金属-半导体间隙和半导体空间电荷区，即：

$$\frac{W_s - W_m}{q} = V_{ms} + V_s$$

$$V_{ms} < 0, V_s < 0$$

接触电势差的形成



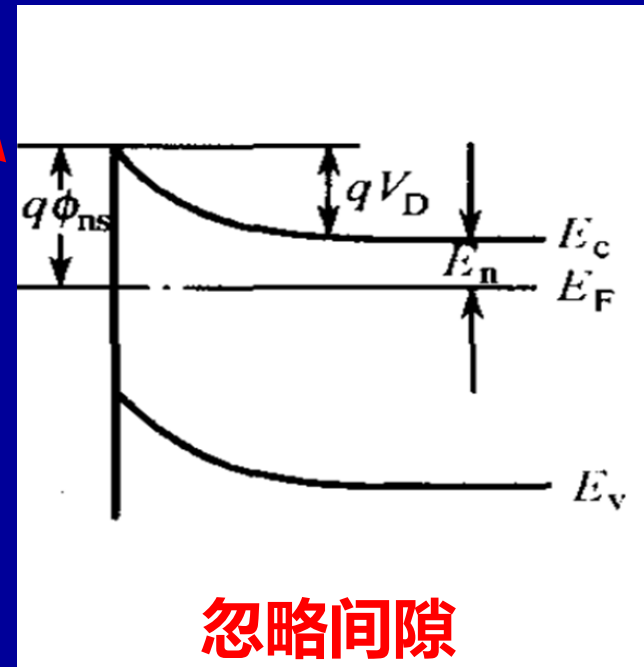
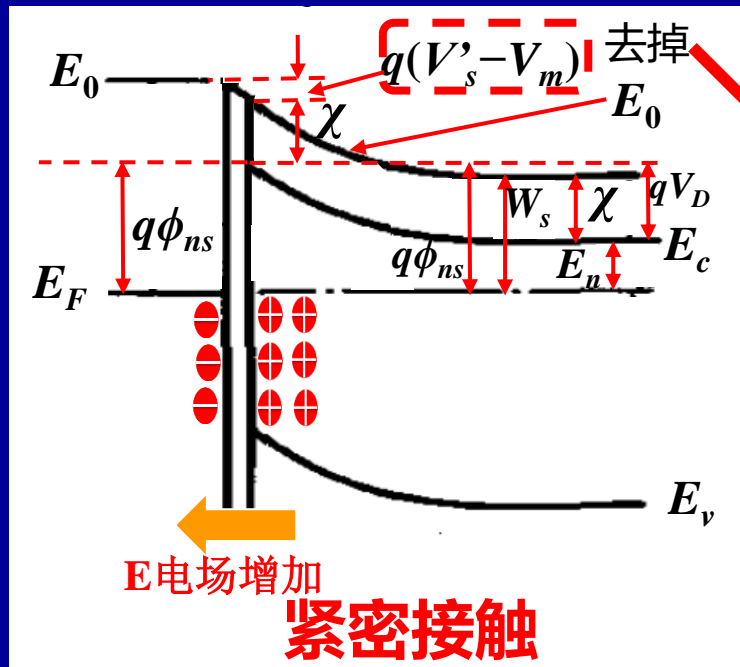
当我们忽略间隙中的电势差，此时接触电势差完全降落在半导体的空间电荷区 (V_s)。

这时：

接触电势差 = 半导体表面与内部电势差

$$(W_s - W_m)/q = V_s \quad (V_s = -V_D)$$

接触电势差的形成



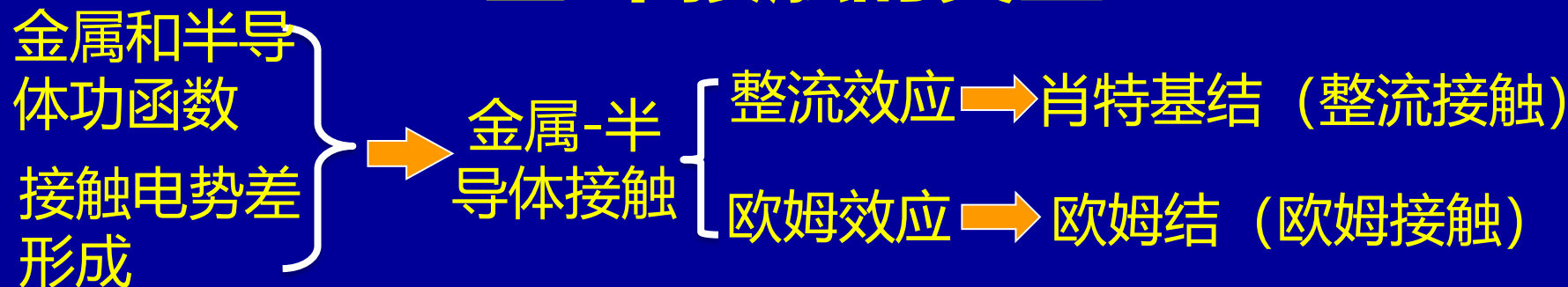
$$V_s = (W_s - W_m) / q$$

半导体势垒高度为: $qV_D = -qV_s = W_m - W_s$

金属一边势垒高度: $q\phi_{ns} = qV_D + E_n = W_m - W_s + E_n$
 $= W_m - (W_s - E_n) = W_m - \chi$

为了使问题简化, 接下来只讨论这种忽略间隙的极限情况。

金-半接触的类型



◆肖特基结：又称为肖特基势垒接触。

1938年，由肖特基提出，半导体内稳定的空间电荷形成的势垒可能有整流作用。由此产生的势垒模型就是所谓肖特基势垒。金属-半导体形成的具有整流效应的结称为肖特基结。

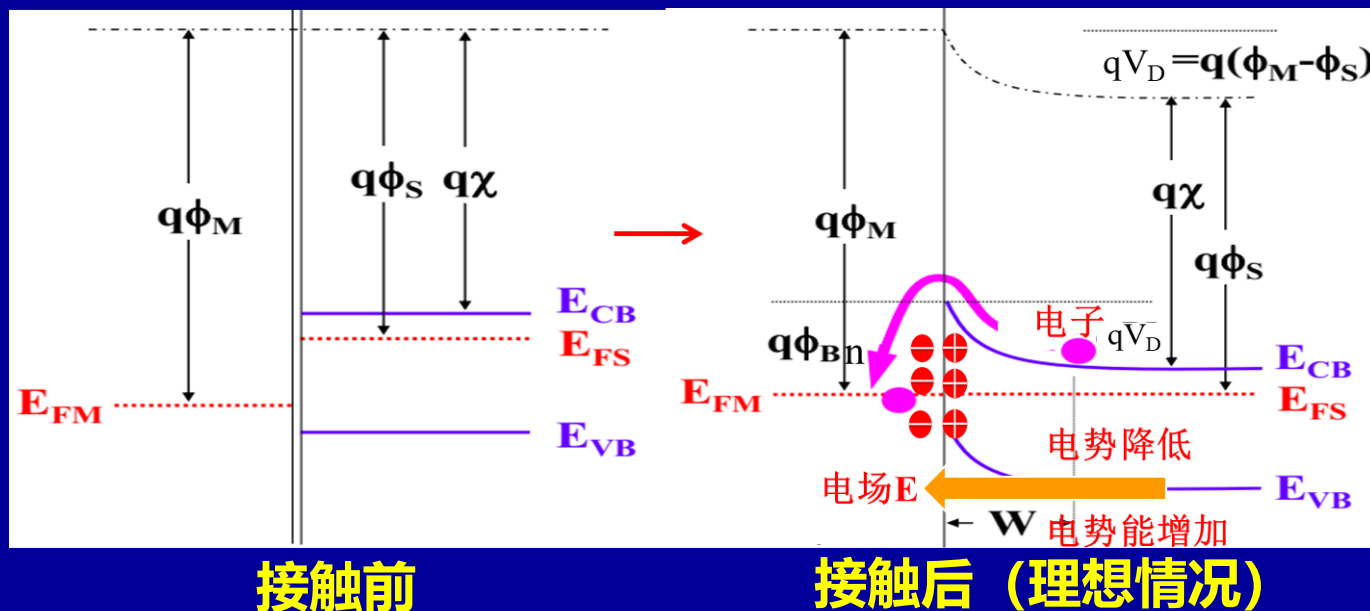
◆欧姆结：又称为欧姆接触。

金属-半导体接触也可能是非整流性的，即不管所加电压极性如何，接触电阻均可忽略，这种金属-半导体接触称为欧姆接触。为实现电子系统中的相互连接，所有半导体器件和集成电路都必须有欧姆接触。

金-半接触的类型

对金属-n型半导体肖特基接触：

① 金属功函数 $q\phi_M$ 大于n型半导体功函数 $q\phi_S$ ，即 $\phi_M > \phi_S$

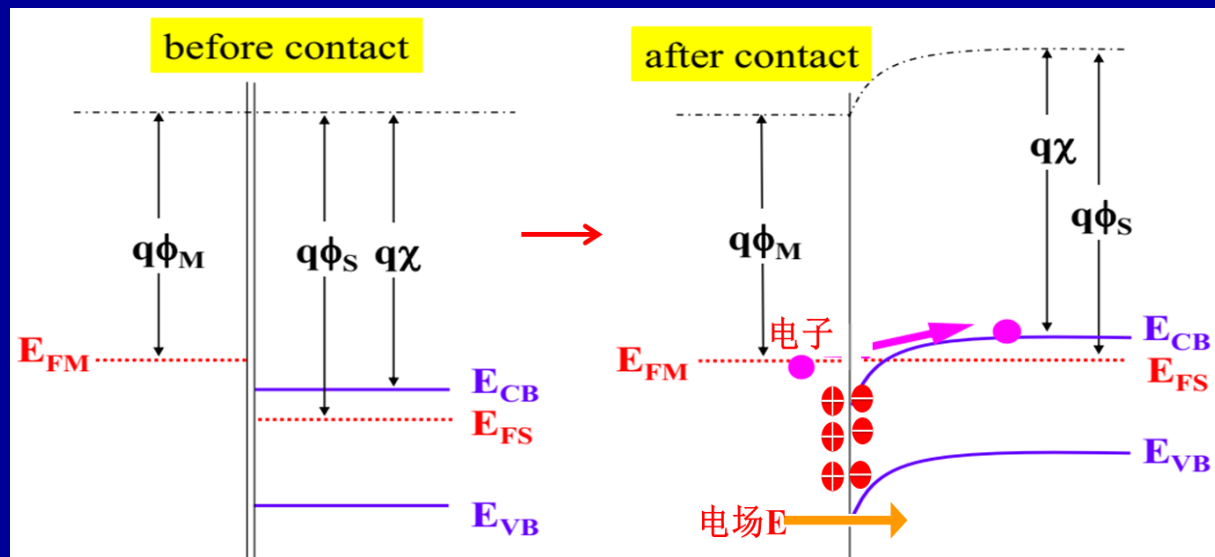


- ◆ 若 $W_M > W_S$ ，即 $q\phi_M > q\phi_S$ ，则在半导体表面形成一个**正的空间电荷区**，其中电场方向由体内指向表面，它使半导体表面电子的能量高于体内，**能带向上弯曲**，即形成表面势垒。
- ◆ 在势垒区中，空间电荷主要由电离施主形成，电子浓度要比体内小得多，因此它是一个**高阻的区域**，常称为**阻挡层**。

金-半接触的类型

对金属-n型半导体欧姆接触：

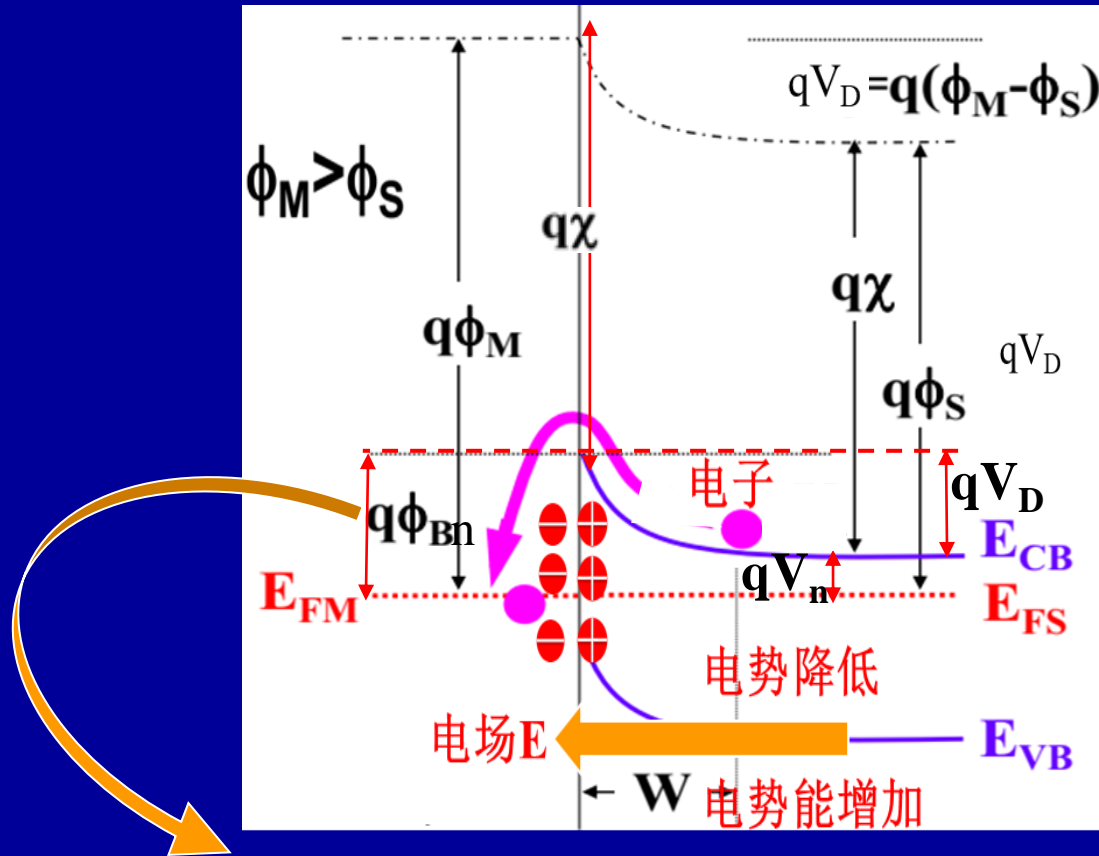
② 金属功函数 $q\phi_M$ 小于n型半导体功函数 $q\phi_S$ ，即 $\phi_M < \phi_S$



- ◆ 若 $W_M < W_S$ ，即 $q\phi_M < q\phi_S$ ，则金属与n型半导体接触时，电子将从金属流向半导体，在半导体表面形成负的空间电荷区。其中电场方向由表面指向体内，能带向下弯曲。这里电子浓度比体内大得多，因而是一个高电导的区域，称为反阻挡层。
- ◆ 反阻挡层是很薄的高电导层，半导体和金属接触电阻很小。所以，反阻挡层与阻挡层不同，在平常的实验中觉察不到它的存在。

金-半接触的类型

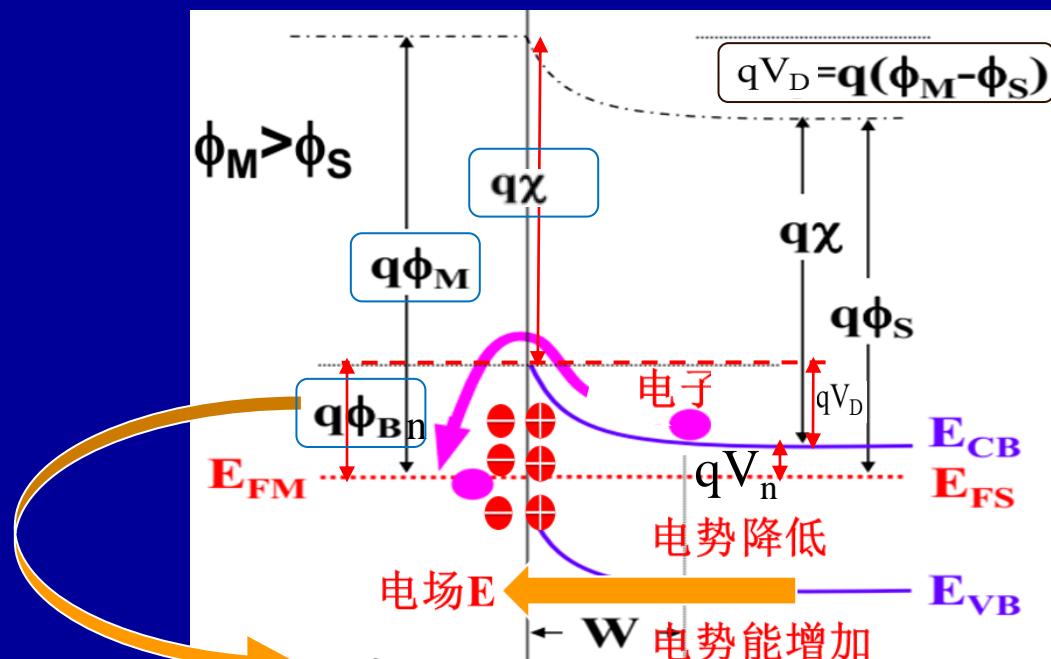
对金属-n型半导体，接触后的势垒高度：



- ◆ 金属一边的势垒高度（肖特基势垒SB）： $q\phi_{SB} = q\phi_{Bn}$
- ◆ $q\phi_{SB}$ 表示金属端电子跃迁到半导体导带，需要经历的势垒。
- ◆ $q\phi_{SB}$ 几乎与外加电压无关。

金-半接触的类型

对金属-n型半导体，接触后的势垒高度：



- ◆ 图中 qV_n 为半导体的导带底和费米能级之差；
- ◆ qV_D 表示半导体端导带电子跃迁到金属过程中，需要经历的一个势垒。

对于这种理想的情况，势垒高度 $q\phi_{Bn}$ 就是金属功函数和半导体电子亲和能之差。对于理想的金属与n型、p型半导体接触：

势垒高度为：

$$q\phi_{Bn} = q(\phi_M - \chi)$$

还可以写成：

$$q\phi_{Bn} = q(V_D + V_n)$$

n型半导体内建电势：

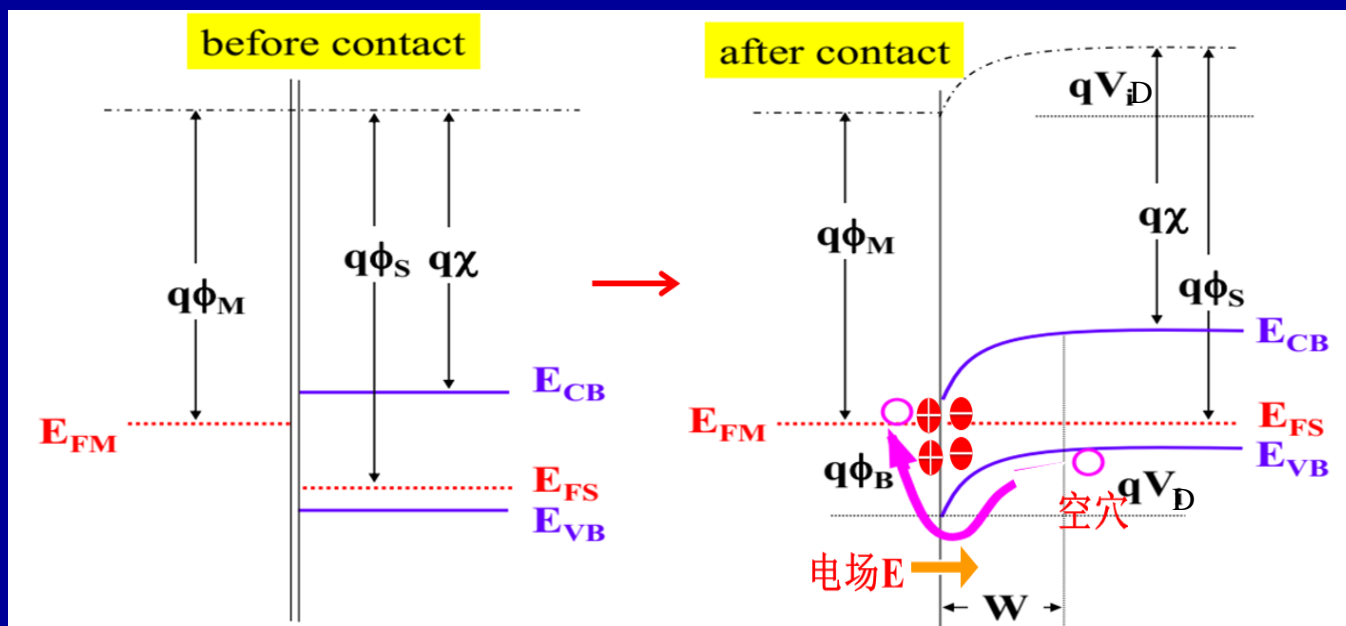
$$V_D = -V_S = (W_M - W_S)/q$$

$$V_D = \phi_M - \phi_S$$

金-半接触的类型

对金属-p型半导体肖特基接触：

① 金属功函数 $q\phi_M$ 小于p型半导体功函数 $q\phi_S$ ，即 $\phi_M < \phi_S$

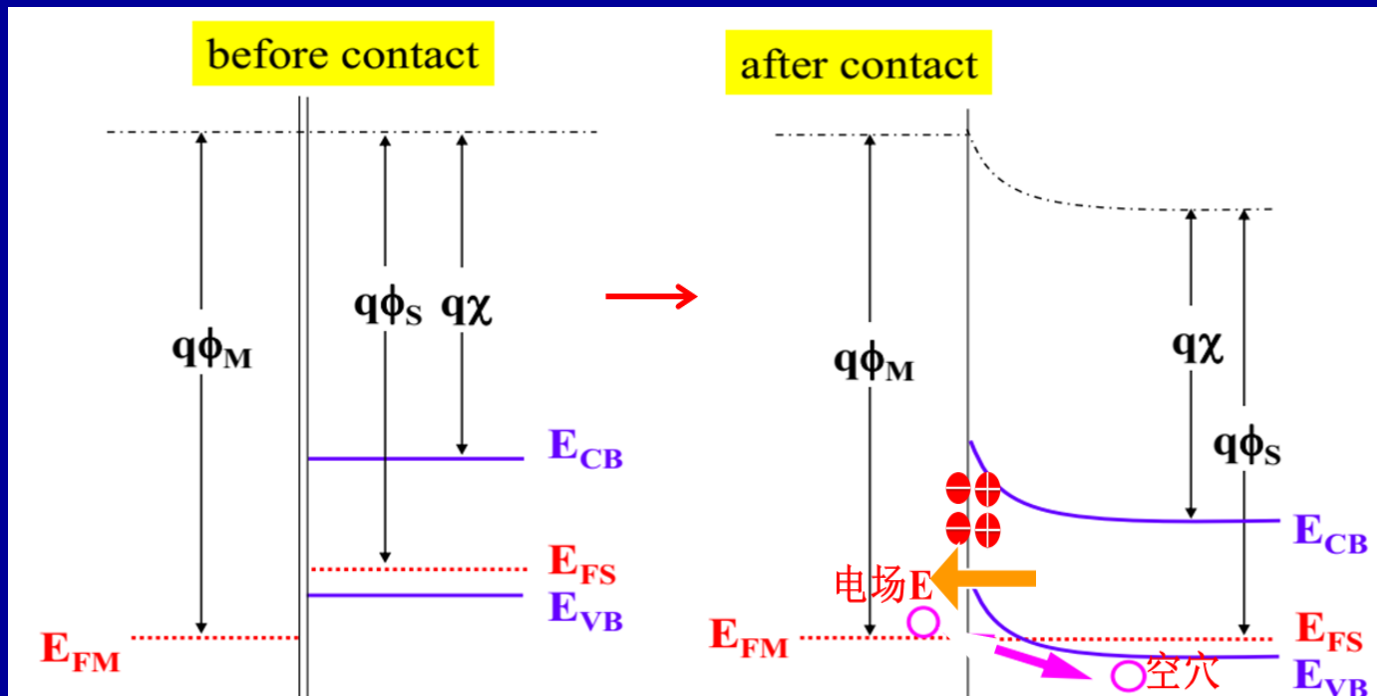


金属和p型半导体接触时，形成阻挡层的条件正好与n型的相反。当若 $W_M < W_S$ ，即 $q\phi_M < q\phi_S$ ，则金属与p型半导体接触时，空穴将从半导体流向金属，在半导体表面形成负的空间电荷区。其中电场方向由表面指向体内，能带向下弯曲，造成空穴的势垒，形成p型阻挡层。

金-半接触的类型

对金属-p型半导体欧姆接触：

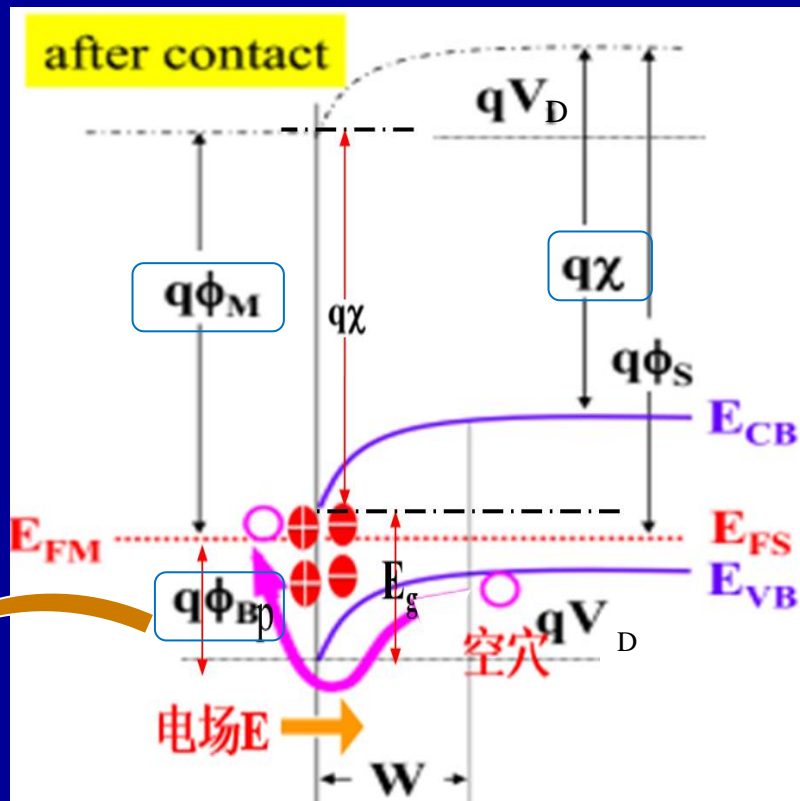
② 金属功函数 $q\phi_M$ 大于p型半导体功函数 $q\phi_S$ ，即 $\phi_M > \phi_S$



若 $W_M > W_S$ ，即 $q\phi_M > q\phi_S$ ，则金属与p型半导体接触时，空穴将从金属流向半导体，在半导体表面形成正的空间电荷区。其中电场方向由体内指向表面，能带向上弯曲，形成p型反阻挡层。

金-半接触的类型

对金属-p型半导体，接触后的势垒高度：



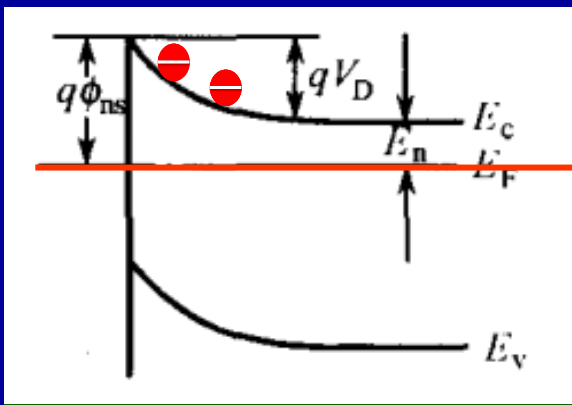
对于理想的金属分别与n型、p型半导体接触，其势垒高度为：

$$q\phi_{Bp} = E_g + q\chi - q\phi_M = E_g - q(\phi_M - \chi)$$

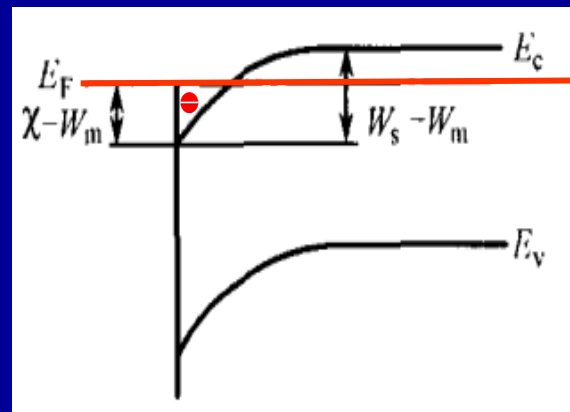
金-半接触的类型

对金属-n型半导体:

- ◆ $W_m > W_s$, 能带上弯--电子势垒
空间电荷—电离施主 (带正电)
- ◆ $W_m < W_s$, 能带下弯--电子势阱
空间电荷—电子积累 (带负电)
- ◆ 势垒—阻挡层, 势阱—反阻挡层



$W_m > W_s$ 电子势垒

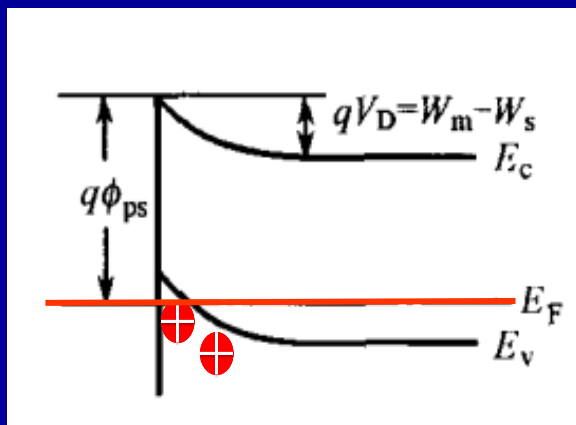


$W_m < W_s$ 电子势阱

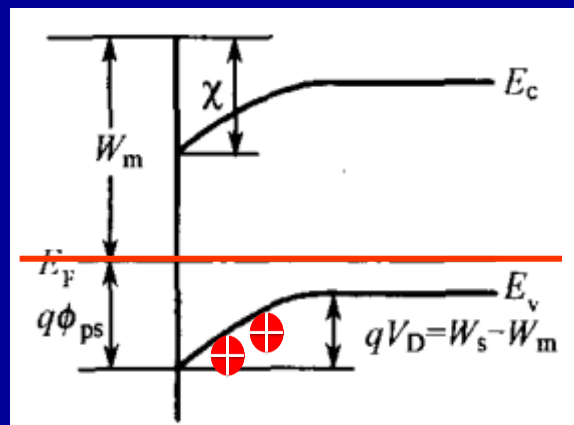
金-半接触的类型

对金属-p型半导体:

- ◆ $W_m > W_s$, 能带上弯--空穴势阱
空间电荷—空穴积累 (带正电)
- ◆ $W_m < W_s$, 能带下弯--空穴势垒
空间电荷—电离受主 (带负电)
- ◆ 势垒—阻挡层, 势阱—反阻挡层



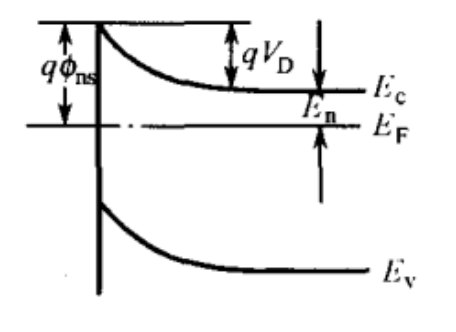
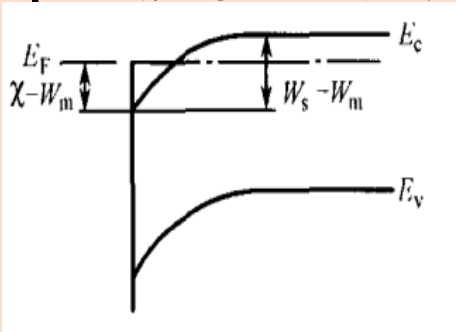
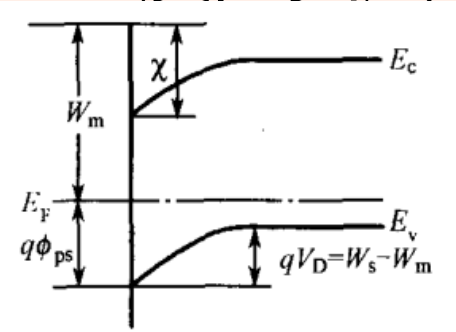
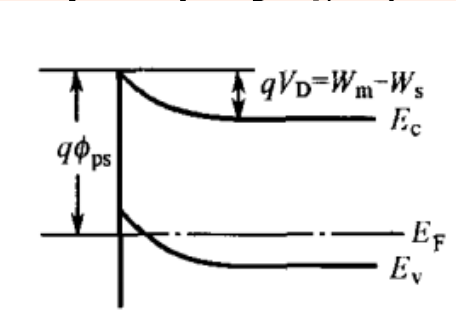
$W_m > W_s$ 空穴势阱



$W_m < W_s$ 空穴势垒

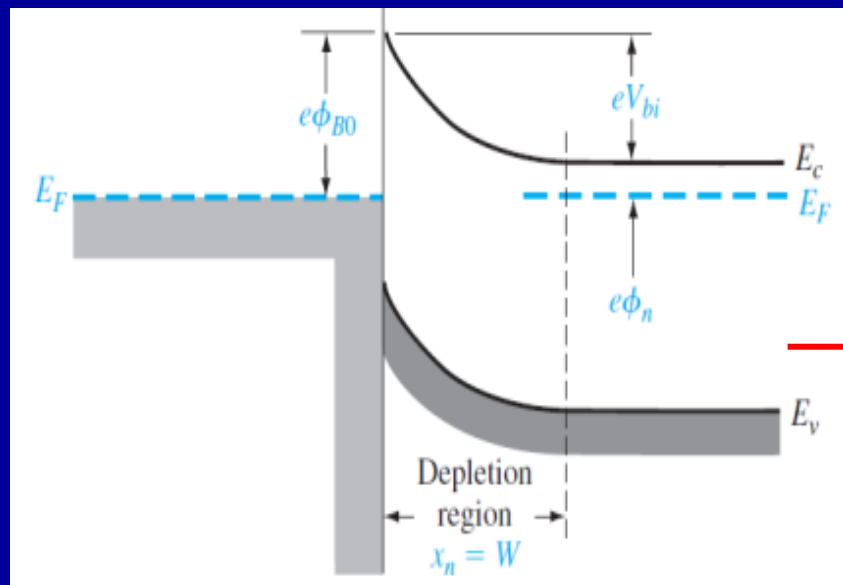
金-半接触的类型小结

形成n型和p型阻挡层、反阻挡层的条件：

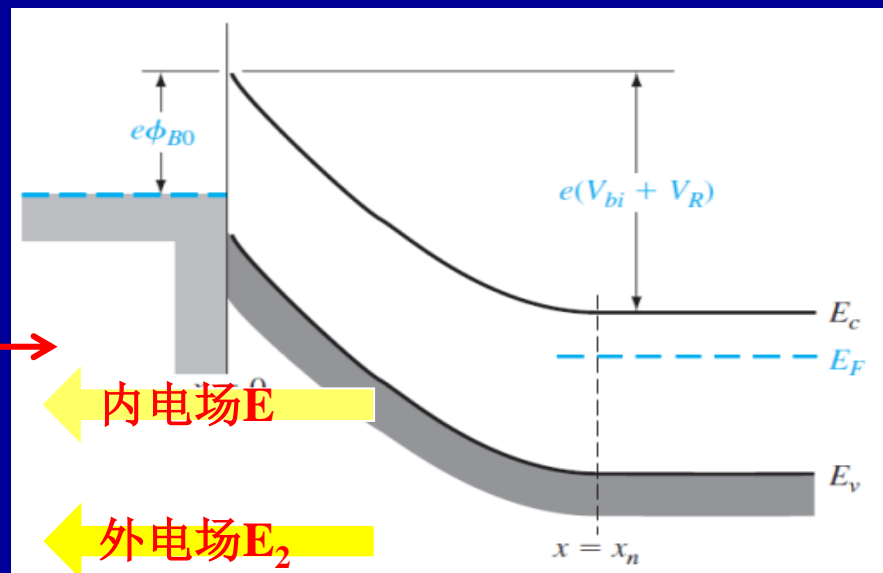
	n型半导体	p型半导体
$W_m > W_s$	<p>n型阻挡层</p> 	<p>p型反阻挡层</p> 
$W_m < W_s$	<p>n型反阻挡层</p> 	<p>p型阻挡层</p> 

§4.2 肖特基势垒二极管SBD

理想情况下，肖特基结有偏压下的能带图（反偏）



零偏

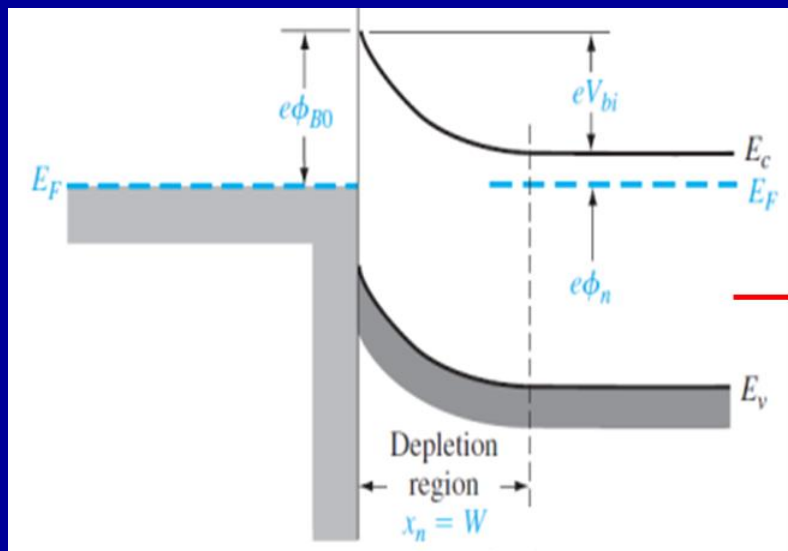


半导体处施加正电压，金属端施加负电压

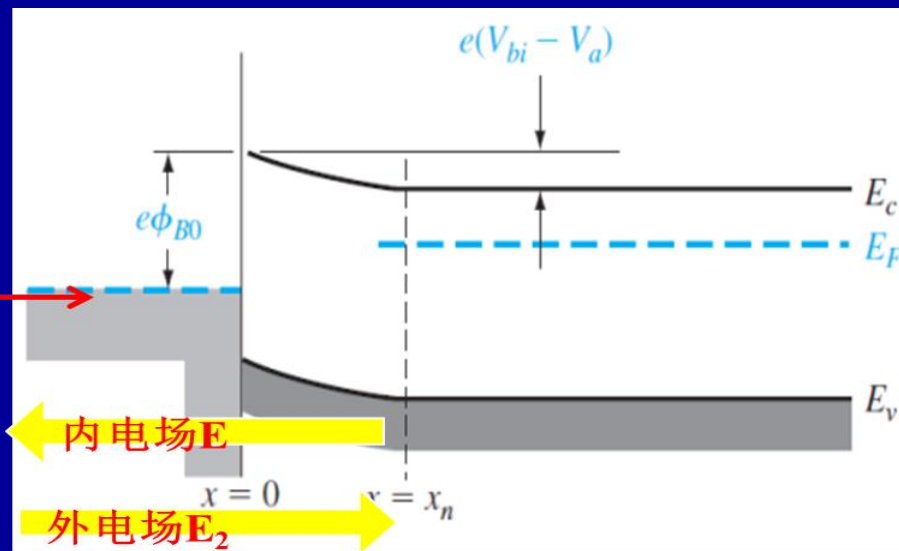
- ◆ 若半导体一侧相对于金属加上**正电压** V_R ，这便是**反向偏压**条件。在反向偏压条件下，半导体中的电子能级相对金属**向下移动** qV_R ， ϕ_{B0} 基本保持不变。半导体金属之间的**电势差增加**为 $(V_{bi} + V_R)$ 。
- ◆ 如图所示，被**提高的势垒阻挡**电子由半导体向金属渡越，流过的电流很小。

§4.2 肖特基势垒二极管SBD

理想情况下，肖特基结有偏压下的能带图（正偏）



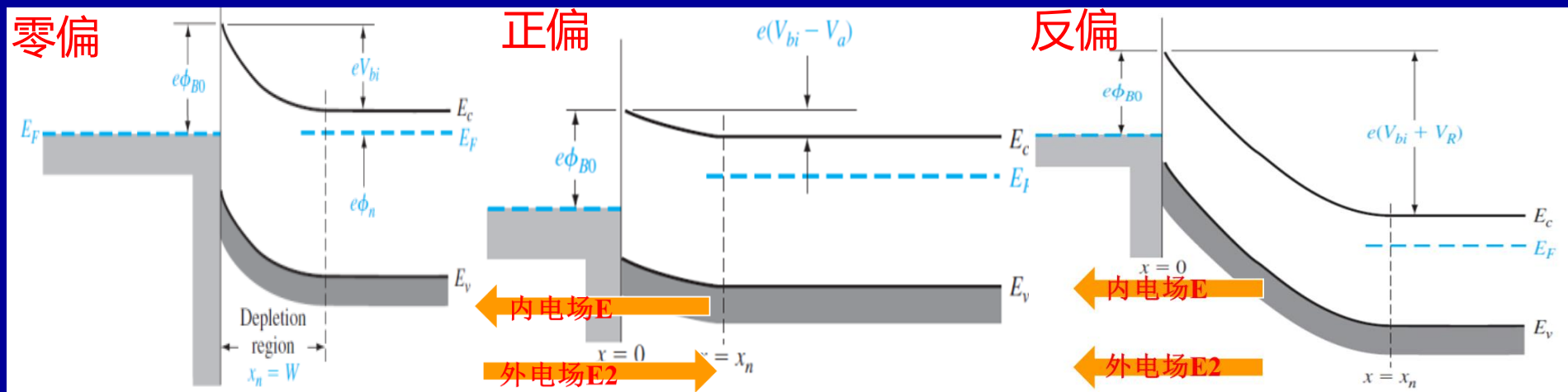
零偏



半导体处施加负电压，金属端施加正电压

- ◆ 如果在半导体上相对于金属加一负电压 V_a ，这种偏压方式为正向偏压。半导体中的电子能级相对金属的向上移动 qV_a ，势垒高度则由 qV_{bi} 变成 $q(V_{bi} - V_a)$ 。
- ◆ 由于金属一侧的空间电荷层相对地很薄，基本上保持不变，如图所示。半导体一边势垒的降低使得半导体中的电子更易于移向金属，能够流过大的电流。

理想情况下，肖特基结有偏压下的能带图与 p^+n 结非常类似。

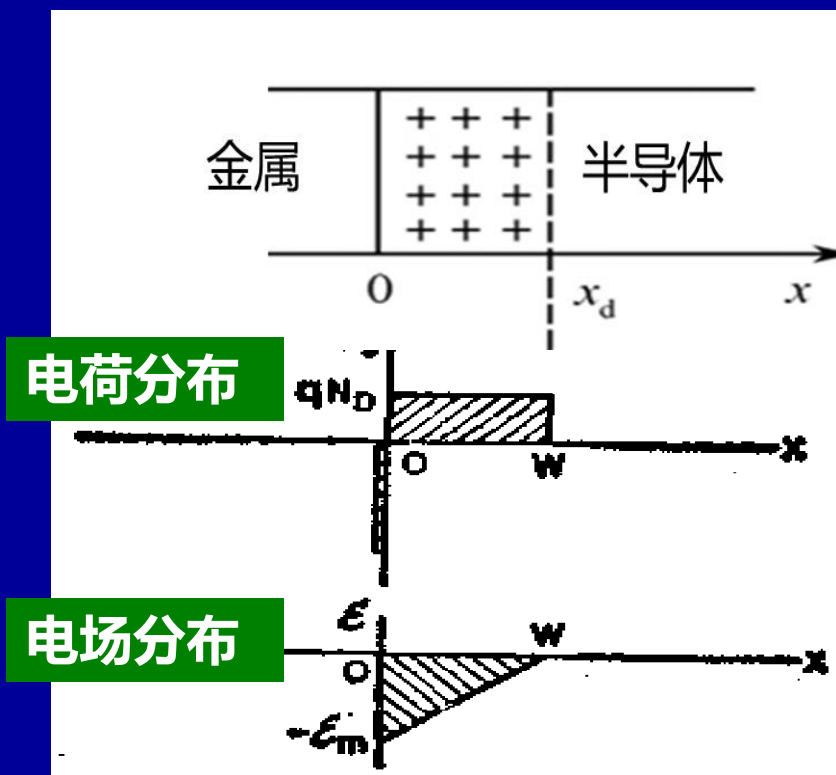


- ◆ 当施加外压的时候，由于耗尽区阻抗比金属和半导体体内阻抗大很多，所加电压几乎全加在耗尽区上。
- ◆ 正向偏压时：由于金属一侧的空间电荷层相对地很薄，基本上保持不变。半导体一边势垒的降低使得半导体中的电子更易于移向金属，能够流过大的电流。
- ◆ 反向偏压时：被提高的势垒阻挡电子由半导体向金属渡越，流过的电流很小。
- ◆ 以上定性分析说明肖特基势垒具有单向导电性，即整流特性。

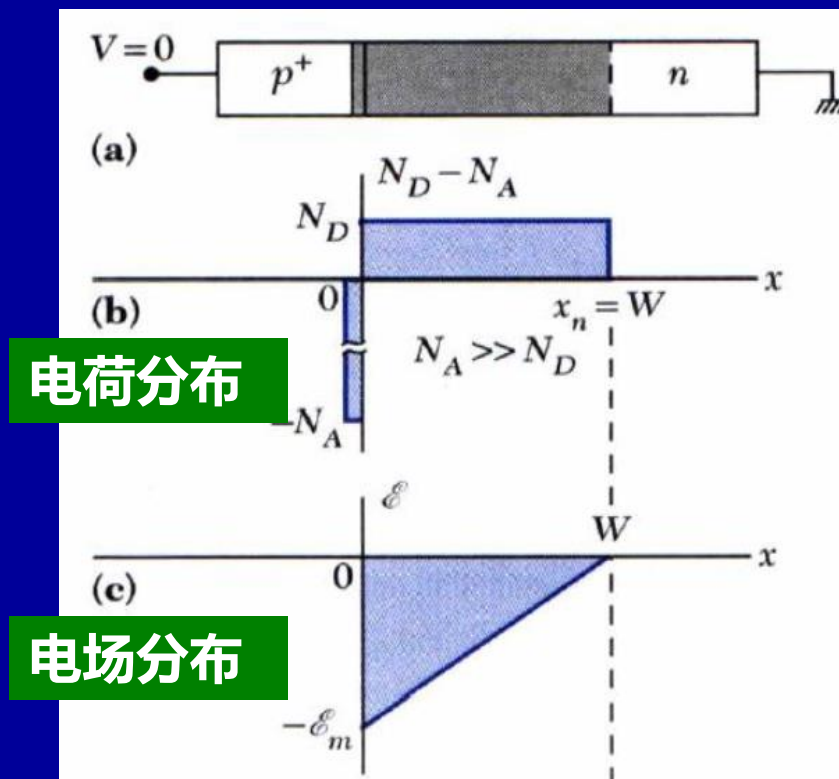
势垒区的电场分布

金属与n型半导体接触（ $W_M > W_S$ ），金属一侧有负表面电荷，半导体一侧存在等量的但极性相反的正空间电荷。这种电荷分布和具有同样电场分布的P⁺N结完全相同。

SBD:



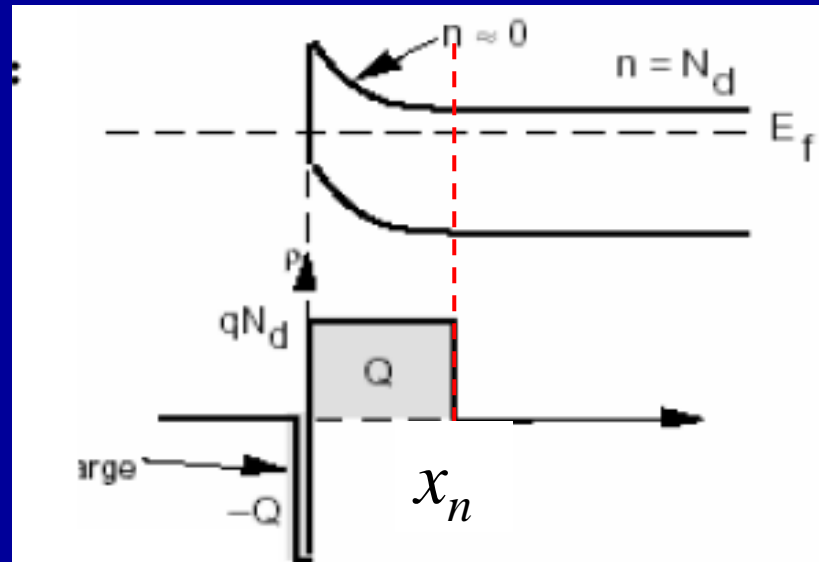
P⁺N结:



金半接触的电场分布

首先为了简单起见，做一下假设（耗尽近似）：

- ◆ 忽略空穴浓度, $p=0$
- ◆ 在 $x=0$ 到 $x=x_n$ 的半导体表面势的范围内, $n=0$ （耗尽近似）
- ◆ 当 $x=0 > x=x_n$ 时, $n=N_n$ （完全电离）
- ◆ 在空间电荷区总电荷为 $Q=qN_d x_n A$



金半接触的电场分布

泊松方程:

(电势与电荷密度的关系)

$$\frac{dE(x)}{dx} = \frac{\rho(x)}{\epsilon_s}$$

$$\rho(x) = qN_d$$

$\rho(x)$ 是空间电荷区的体密度, ϵ_s 是半导体的介电函数。

将上式积分后, 可得:

$$E(x) = \int \frac{qN_d}{\epsilon_s} dx = \frac{qN_dx}{\epsilon_s} + C_1$$

C_1 是积分常数

由于半导体**空间电荷区边界** (即 $x=x_n$ 处) 的**电场强度E为零**。
即 $E(x_n)=0$, 可求积分常数为:

$$C_1 = -\frac{qN_dx_n}{\epsilon_s}$$

将其带入上式, **场强为:**

$$E(x) = \frac{qN_dx}{\epsilon_s} - \frac{qN_dx_n}{\epsilon_s} = -\frac{qN_d}{\epsilon_s} (x_n - x)$$

金半接触的电势分布

电场分布:

$$E(x) = -\frac{qN_d}{\epsilon_s}(x_n - x)$$

在 $x=0$ 处, 电场 E 取最大值:

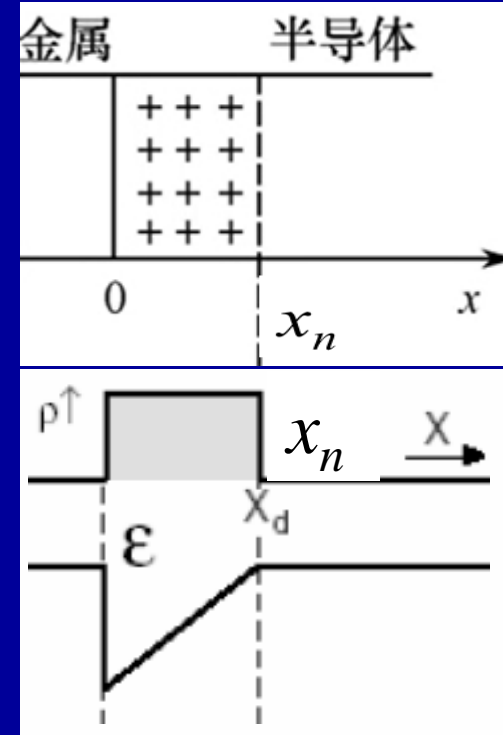
$$E_{max} = E(0) = -\frac{qN_d x_n}{\epsilon_s}$$

电势分布:

$$V(x) = \int E(x) dx$$

从 x 到 x_n 再次积分得:

$$V(x) = -\frac{qN_d x_n}{2\epsilon_s}(x - x_n)^2$$



金半接触的耗尽层宽度

半导体表面空间电荷区宽度 W (x_n) :

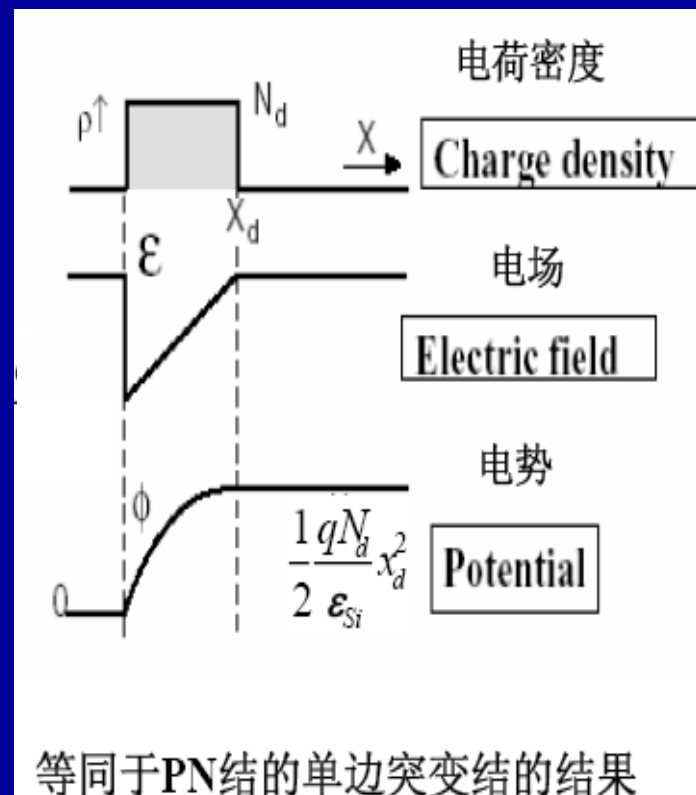
金半接触在半导体表面形成的表面势，即接触电势差，等于金属半导体费米能级之差：

$$V(x) = -\frac{qN_d x_n}{2\epsilon_s}(x-x_n)^2 \quad \text{电势分布}$$

$$\phi_i = \phi_M - \phi_S = V(x_n) - V(0) = \frac{1}{2} \frac{qN_d}{\epsilon_s} x_n^2$$

空间电荷区宽度 x_n 与表面势 ϕ_i 关系：

$$x_n = \sqrt{\frac{2\epsilon_s \phi_i}{qN_d}}$$



接触电势差 $|V_s|$ =表面势 $|\phi_i|$

金半接触的耗尽层宽度

半导体表面空间电荷区宽度 W (x_n) :

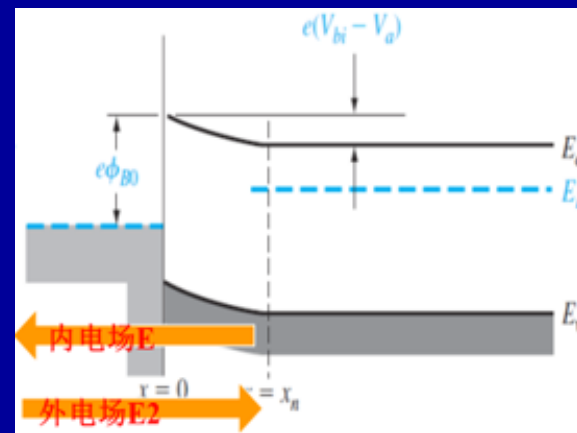
空间电荷区宽度 x_d 与表面势 ϕ_i 关系:

$$W=x_n=\sqrt{\frac{2\varepsilon_s\phi_i}{qN_d}}$$

零偏压下, 半导体金属之间的电势差 ϕ_i 为 V_{bi} ;

正偏压下, 半导体金属之间的电势差 ϕ_i 减少为 $(V_{bi} - V_a)$;

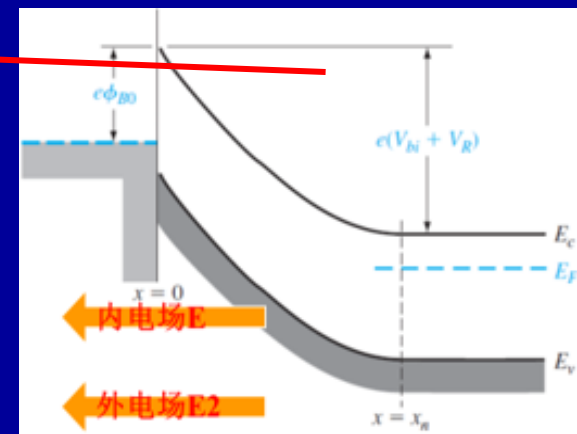
反偏压下, 半导体金属之间的电势差 ϕ_i 增加为 $(V_{bi} + V_R)$ 。



正偏

半导体表面耗尽层宽度为:

$$W=\sqrt{\frac{2\varepsilon_s(V_{bi}+V_R)}{qN_d}}$$



反偏

正向偏置时, 上式中外加电压 V 取负值;
反向偏置时, 外加电压 V 取正值。

金半接触的耗尽层电容

耗尽层宽度

$$W = \sqrt{\frac{2\epsilon_s(V_{bi} + V_R)}{qN_d}}$$

空间电荷区单位面积的空间电荷 Q_{sc} (C/cm²) 电荷量:

$$Q_{sc} = qN_d W = \sqrt{2qN_d\epsilon_s(V_{bi} + V_R)}$$

单位面积耗尽层电容 C (F/cm²) 为:

$$C = \left| \frac{\partial Q_{sc}}{\partial V} \right| = \sqrt{\frac{qN_d\epsilon_s}{2(V_{bi} + V_R)}}$$

$$C = \frac{\epsilon_s}{W}$$

类似于平板电容器

§4.2 肖特基势垒二极管SBD

- 例题：考虑金属钨与n型硅的接触，掺杂浓度为 $N_d=10^{16} \text{ cm}^{-3}$ ，温度为 $T=300 \text{ K}$ 。计算势垒高度的理论值、内建电势差以及金属半导体二极管零偏压时电场强度的最大值。（金属钨的功函数为 $\phi_i=4.55 \text{ V}$ ，硅的电子亲和势为 $\chi=4.01 \text{ V}$ ）

解：势垒高度理想值为：

$$q\phi_{Bn} = q(\phi_m - \chi) = 4.55 \text{ eV} - 4.01 \text{ eV} = 0.54 \text{ eV}$$

$$\phi_n = \frac{kT}{q} \ln\left(\frac{N_c}{N_v}\right) = 0.0259 \ln\left(\frac{2.8 \times 10^{19}}{10^{16}}\right) = 0.206 \text{ V}$$

内建电势差为：

$$V_{bi} = \phi_{Bn} - \phi_n = 0.54 - 0.206 = 0.33 \text{ V}$$

- 例题：考虑金属钨与n型硅的接触，掺杂浓度为 $N_d=10^{16} \text{ cm}^{-3}$ ，温度为 $T=300 \text{ K}$ 。计算势垒高度的理论值、内建电势差以及金属半导体二极管零偏压时电场强度的最大值。（金属钨的功函数为 $\phi_i=4.55 \text{ V}$ ，硅的电子亲和势为 $\chi=4.01 \text{ V}$ ）

解：耗尽层宽度为：

$$\chi_n = \sqrt{\frac{2\epsilon_s}{qN_D} V_{bi}} = \sqrt{\frac{2(11.7)(8.85 \times 10^{-14})(0.33)}{(1.6 \times 10^{-19})(10^{16})}} = 2.07 \times 10^{-5} \text{ cm}$$

最大电场强度为：

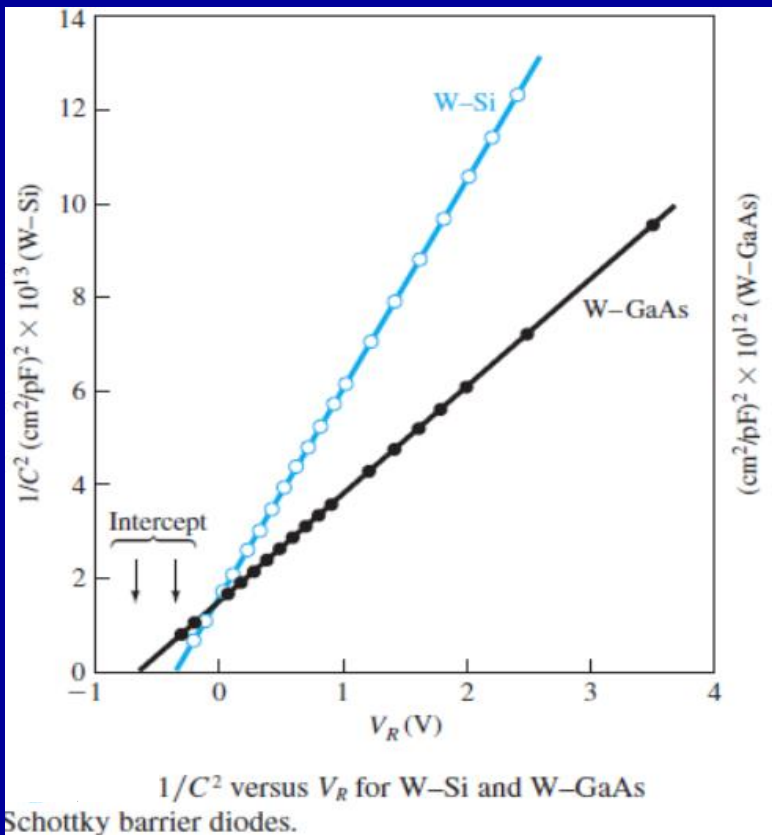
$$E_{\max} = \frac{qN_d\chi_n}{\epsilon_s} = \frac{(1.6 \times 10^{-19})(10^{16})(0.207 \times 10^{-4})}{(8.85 \times 10^{-14})(11.7)}$$

$$E_{\max} = 3.2 \times 10^4 \text{ V / cm}$$

金半接触的耗尽层电容 (C-V曲线)

空间电荷区单位面积耗尽层电容 (F/cm²) 为:

$$C = \left| \frac{\partial Q_{sc}}{\partial V} \right| = \sqrt{\frac{qN_d\epsilon_s}{2(V_{bi} + V_R)}} \rightarrow \frac{1}{C^2} = \frac{2(V_{bi} + V_R)}{qN_d\epsilon_s}$$



以 V 和 $1/C^2$ 分别为横纵坐标作图, 可得:
通过图像斜率可求得半导体掺杂浓度 N_d 的大小。
即通过测量 C - V 曲线得到杂质分布, 与单边突变结情况类似:

$$N_d = \frac{2}{q\epsilon_s} \left[\frac{1}{d(1/C^2)/dV} \right]$$

金半接触的耗尽层电容 (C-V曲线)

通过测量C-V曲线得到杂质分布，从而得到肖特基势垒高度：

已知 N_d :

$$N_d = \text{斜率} = \frac{2}{qN_d\epsilon_s}$$

可求肖特基势垒 ϕ_{Bn} ，具体过程：

在热平衡态下，n型半导体中， $n_0 = N_c \exp[\frac{-(E_c - E_F)}{kT}]$ ，经过数学变换有：

$$E_c - E_F = kT \ln\left(\frac{N_c}{n_0}\right)$$

导带有效态密度： $N_c = 2\left(\frac{2\pi m_n^* kT}{h^2}\right)^{3/2}$

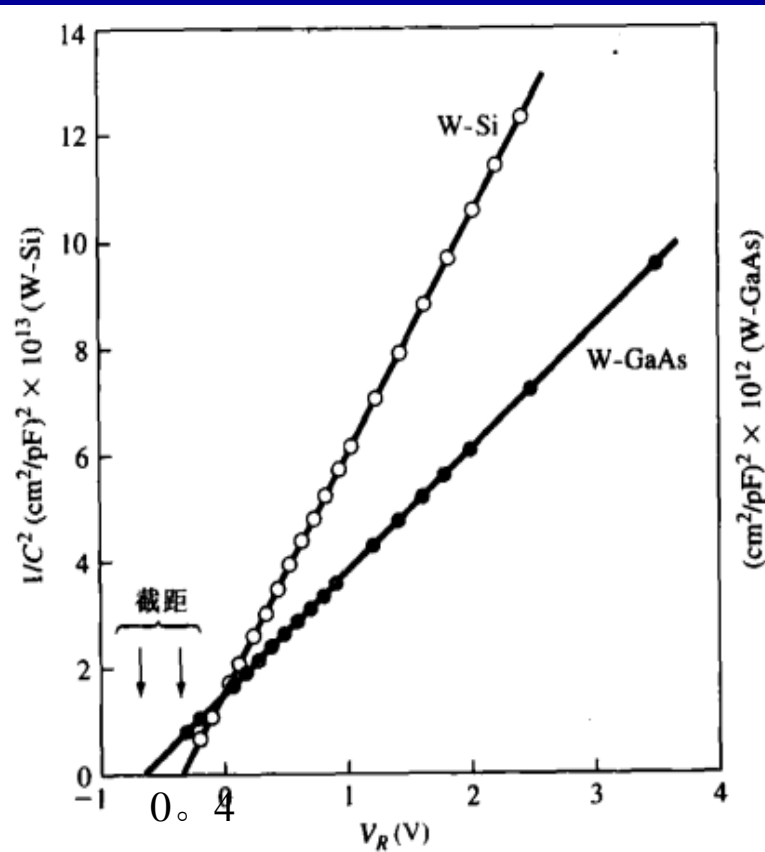
如果是杂质完全离化，则 $n_0 \approx N_d$ ，从而有

V_{bi} 为截距 $E_c - E_F = kT \ln\left(\frac{N_c}{N_d}\right) = q\phi_n$

最后由公式 $V_{bi} = (\phi_{Bn} - \phi_n)$ ，求得 ϕ_{B0} 大小。

详细计算过程由下页例题可知

◆例题：利用下图中硅二极管的实验数据，求出
 $T=3000\text{K}$ 时的半导体掺杂浓度以及肖特基势垒高度。



W-Si 与 W-GaAs 的 $1/C^2 - V_R$ 关系曲线

解： V_{bi} 为截距，约为 0.4V 。

斜率:
$$\frac{d(1/C')^2}{dV_R} \approx \frac{\Delta(1/C')^2}{\Delta V_R} = \frac{2}{e\epsilon_s N_d}$$

$$\frac{\Delta(1/C')^2}{\Delta V_R} \approx 4.4 \times 10^{13}$$

掺杂浓度 $N_d = \text{斜率}$

$$N_d = \frac{2}{(1.6 \times 10^{-19})(11.7)(8.85 \times 10^{-14})(4.4 \times 10^{13})} = 2.7 \times 10^{17} \text{ cm}^{-3}$$

$$\phi_n = \frac{kT}{e} \ln\left(\frac{N_c}{N_d}\right) = (0.0259) \ln\left(\frac{2.8 \times 10^{19}}{2.7 \times 10^{17}}\right) = 0.12 \text{ V}$$

肖特基势垒高度

$$\phi_{Bn} = V_{bi} + \phi_n = 0.40 + 0.12 = 0.52 \text{ V}$$

$$\frac{1}{C^2} = \frac{2(V_{bi} + V_R)}{qN_d\epsilon_s}$$

肖特基势垒特性

理想肖特基结的特性小结

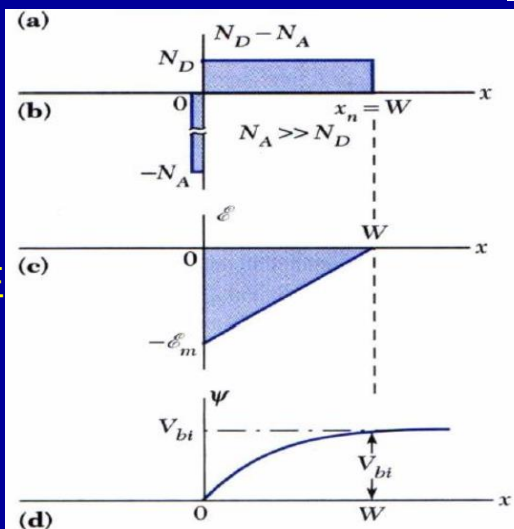
半导体表面空间电荷层内建电势差: $\phi_i = \phi_M - \phi_S$

肖特基势垒高度: $q\phi_{Bn} = q(\phi_M - \chi)$

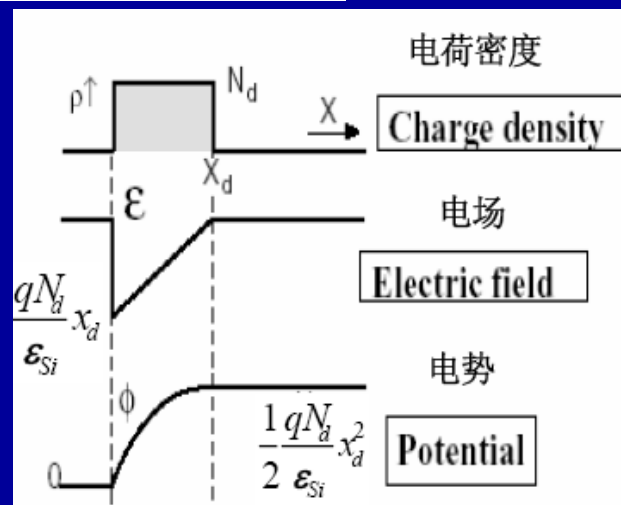
空间电荷区宽度: $W = \sqrt{\frac{2\epsilon_s(V_{bi} + V_R)}{qN_d}}$

肖特基势垒结电容: $C = \left| \frac{\partial Q_{sc}}{\partial V} \right| = \sqrt{\frac{qN_d\epsilon_s}{2(V_{bi} + V_R)}}$

P+N结的
基本特性
图像



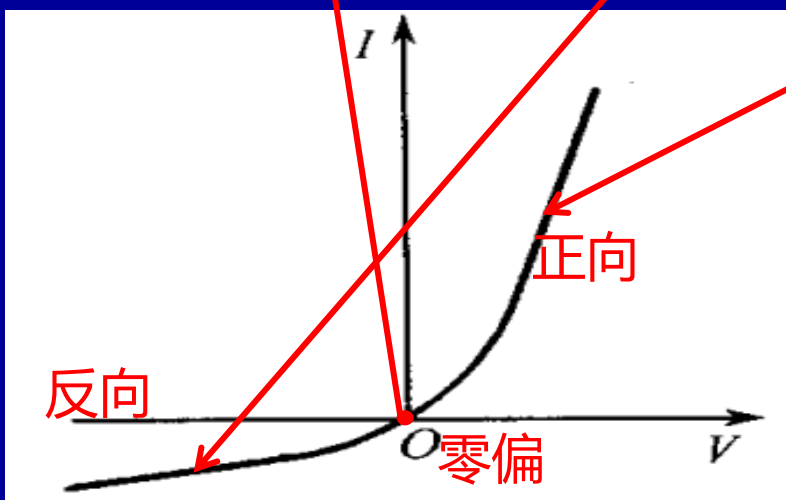
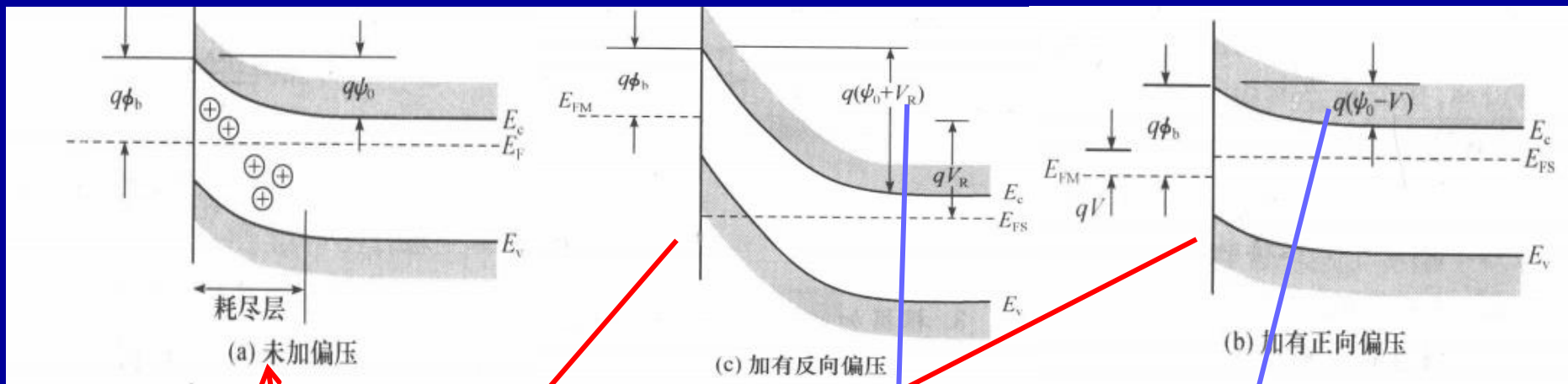
理想肖特
基结的基
本特性图
像



肖特基势垒特性

理想肖特基结的特性小结

定性分析：单向导电性（整流特性）



势垒提高，阻挡
电子渡越，流过的
电流很小。

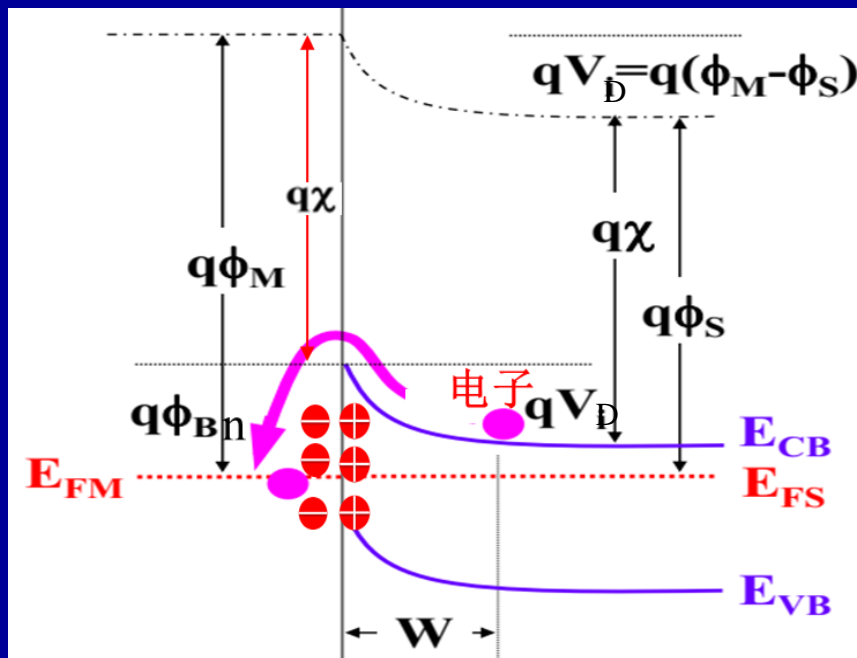
势垒降低，电子
更易于移向
金属，能够流
过大的电流

§4.2 肖特基势垒二极管SBD

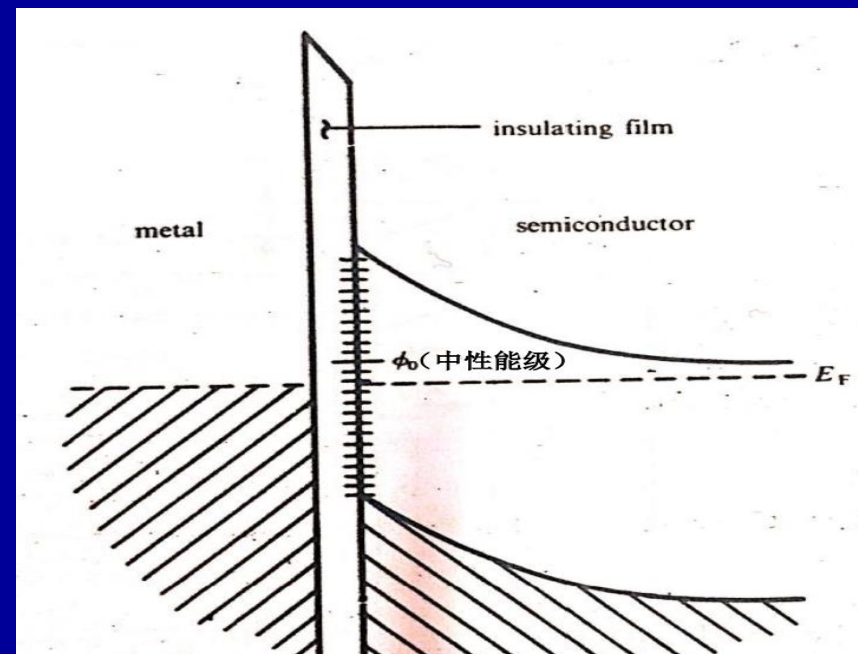
①考虑非理想因素——界面态

◆理论上，金属一边的势垒高度： $q\phi_{Bn} = q\phi_{SB} = W_m - q\chi = q(\phi_m - \chi)$

◆但实际上， ϕ_{SB} 常常与金属的种类关系不太大，而主要取决于表面态(界面态)的影响。



接触后 (理想情况)



考虑非理想因素表面态和间隙

①考虑非理想因素——界面态

例如：

- ◆理论上 $q\phi_{Bn} = q(\phi_m - \chi)$ ，但实际上如下左图， ϕ_{Bn} 随 W_m 的增大而增大，但不是直线。
- ◆这是因为在实际的金属半导体接触中，由于晶格不连续，在接触界面处产生大量的能量状态，这些能量状态叫做**界面态或表面态**，它们连续分布在禁带内，**可能起施主或受主作用**，从而影响势垒高度的实际值。

理论：

$$q\phi_{Bn} = q(\phi_m - \chi)$$

实际：

不完全吻合

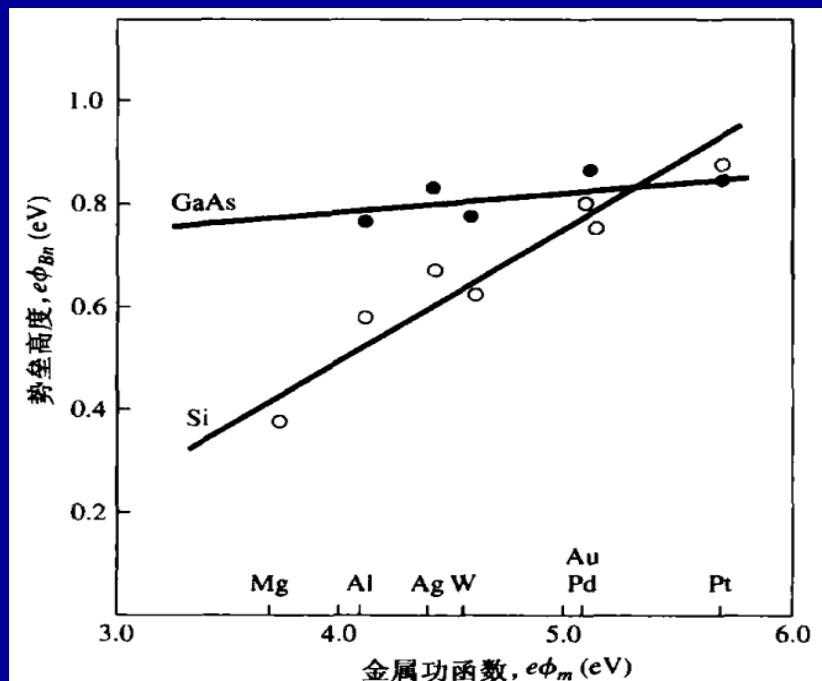
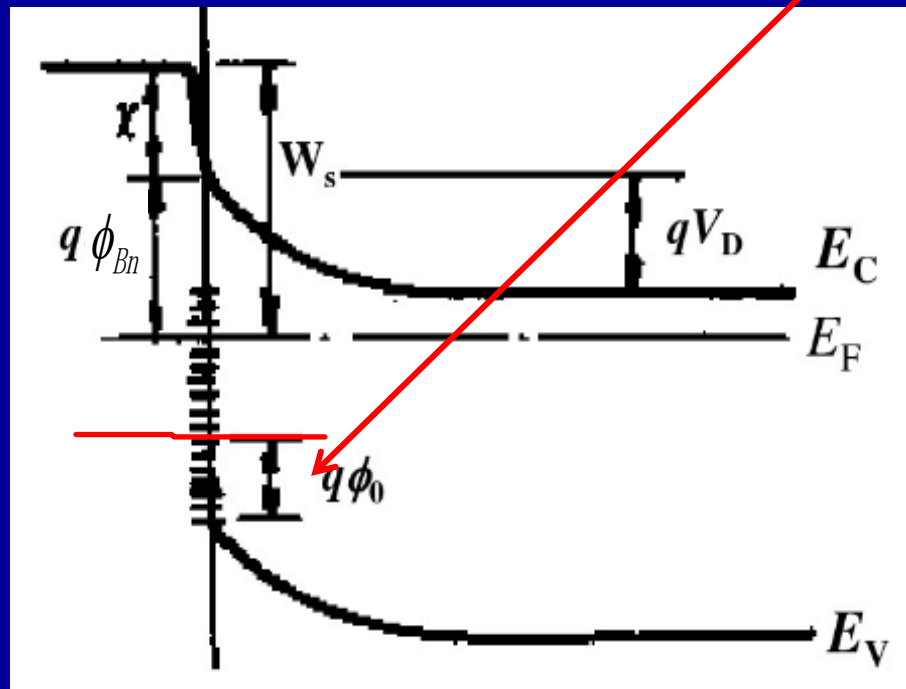


图 9.5 GaAs 和 Si 的肖特基二极管的势垒高度与金属功函数之间的关系(实验值)

①考虑非理想因素——界面态

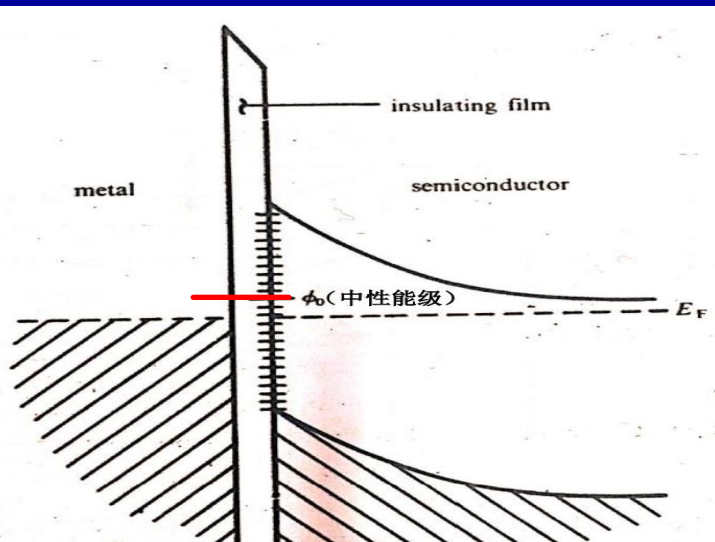
单独考虑表面态

- ◆ 表面态一般分施主型和受主型两种，在半导体表面禁带中形成一定的分布。为了描述半导体表面态，引入中性能级 $q\phi_0$ 。
(中性能级距离价带顶为 $q\phi_0$)
- ◆ 电子正好填满 $q\phi_0$ 以下所有表面态时，表面为电中性。
- ◆ 对大多数半导体， $q\phi_0$ 约为禁带宽度的三分之一。

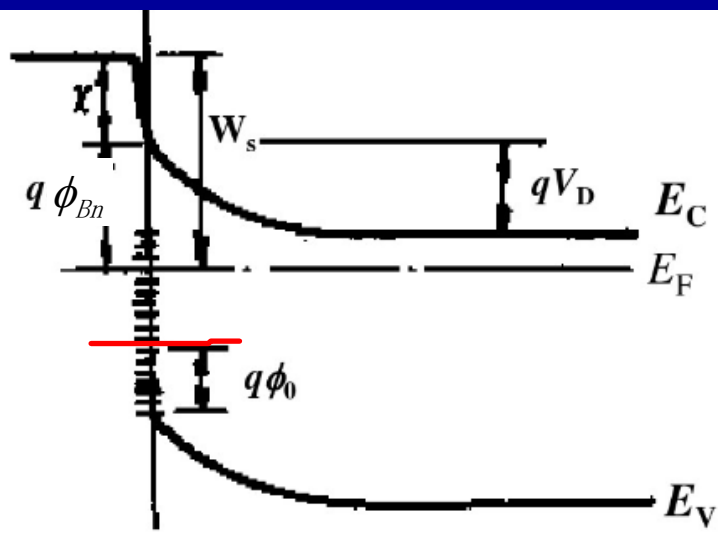


①考虑非理想因素——界面态

表面态类型



- ◆ 施主型：如果 $q\phi_0 > E_F$ ，电子从能级高的向能级低处移动，则电子从表面向体内转移，界面净电荷为正，此时， $q\phi_0$ 以下表面态空着，表面带正电，呈施主型。



- ◆ 受主型：如果 $q\phi_0 < E_F$ ，同理，电子从体内向表面转移，界面净电荷为负。此时 $q\phi_0$ 以上表面态被电子填满，表面带负电，呈受主型。

①考虑非理想因素——界面态

半导体与其表面态达到平衡（定性分析）

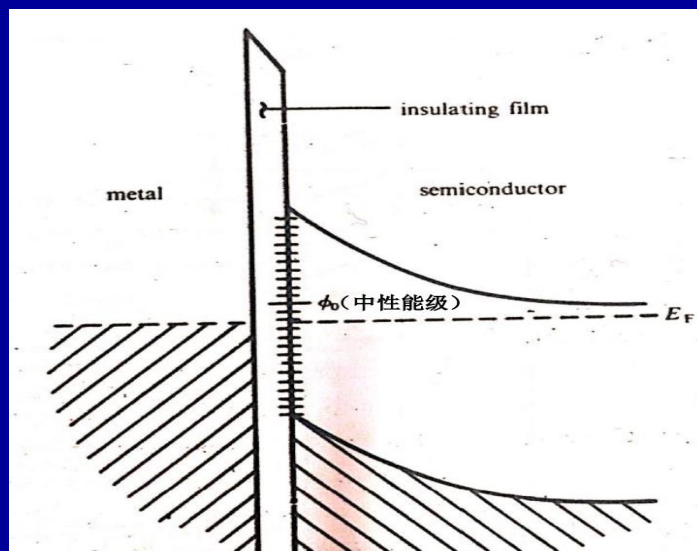
◆ 金属-半导体接触后，如果不存在表面态，则金属表面的负电荷 Q_m 与半导体的正电荷 Q_d 相等，使得体系呈现中性。

◆ 但是如果存在表面态表面电荷 Q_{ss} ，那么电中性条件变为：

$$Q_m + Q_d + Q_{ss} = 0$$

◆ 半导体表面处，禁带中存在表面态。半导体与其表面态通过交换电子，达到相互平衡。

↓ 由于表面态的存在 → 半导体表面产生空间电荷区，能带弯曲。

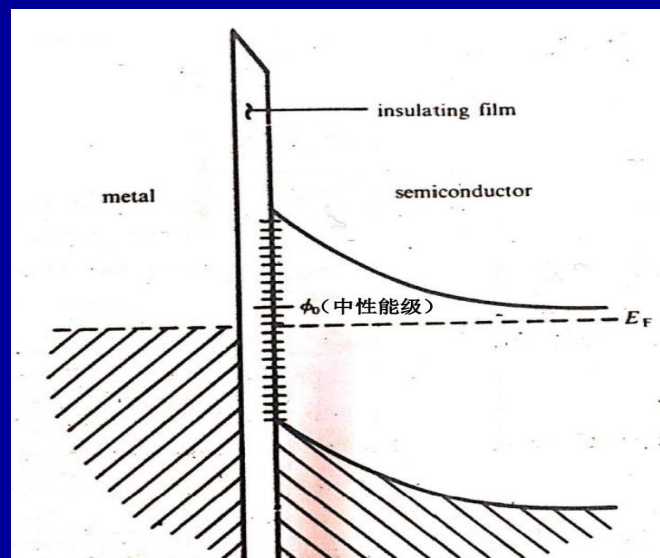


Q_m 金属表面负电荷
 Q_d 半导体正电荷
 Q_{ss} 表面态表面电荷

①考虑非理想因素——界面态

半导体与其表面态达到平衡（定性分析）

- ◆ 表面态的占据状态，主要由费米能级决定。例如如图所示，如果中性能级 ϕ_0 高于费米能级，那就表示 ϕ_0 到费米能级间为空态，此时表面态呈正电性，施主型。
- ◆ 没有表面态的情况下， $Q_d = -Q_m$
- 考虑表面态， $Q_m + Q_d + Q_{ss} = 0 \longrightarrow Q_d = -Q_m - Q_{ss}$ ，（ $Q_{ss} > 0$ ）
- ◆ 因此考虑表面态后半导体的正电荷 Q_d 此时要变小。那么这时空间电荷宽度 w 变窄一些。能带弯曲也会减小。



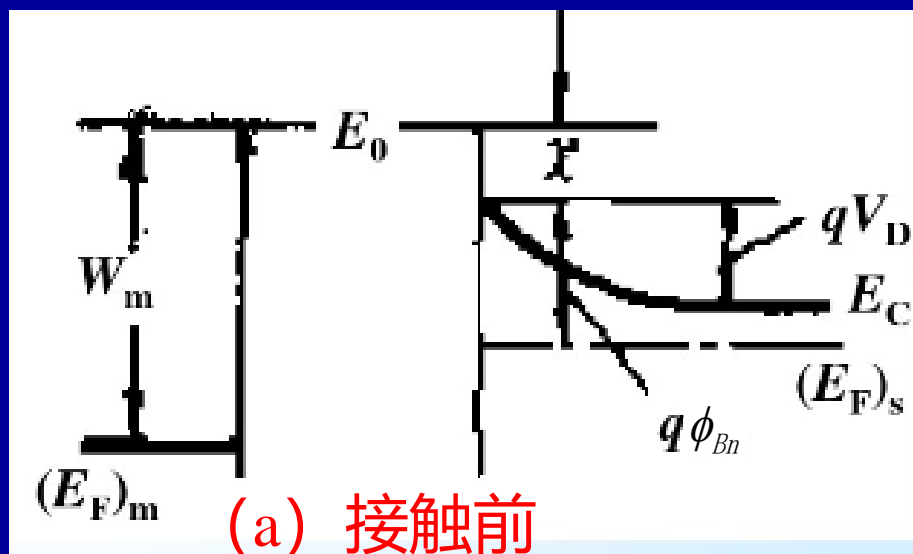
Q_m 金属表面负电荷
 Q_d 半导体正电荷
 Q_{ss} 表面态表面电荷

①考虑非理想因素——界面态

表面态分析 1——以M/n型半导体为例，且 $W_m > W_s$

假定在一个n型半导体表面存在表面态。半导体费米能级 E_F 高于 ϕ_0 ，因为电子填充到 ϕ_0 。如果 ϕ_0 以上存在受主表面态，则在 ϕ_0 到 E_F 之间的能级将基本上为电子填满，表面带负电。

具有表面受主态密度的n型半导体与金属接触形成能带图



省略表面态能级

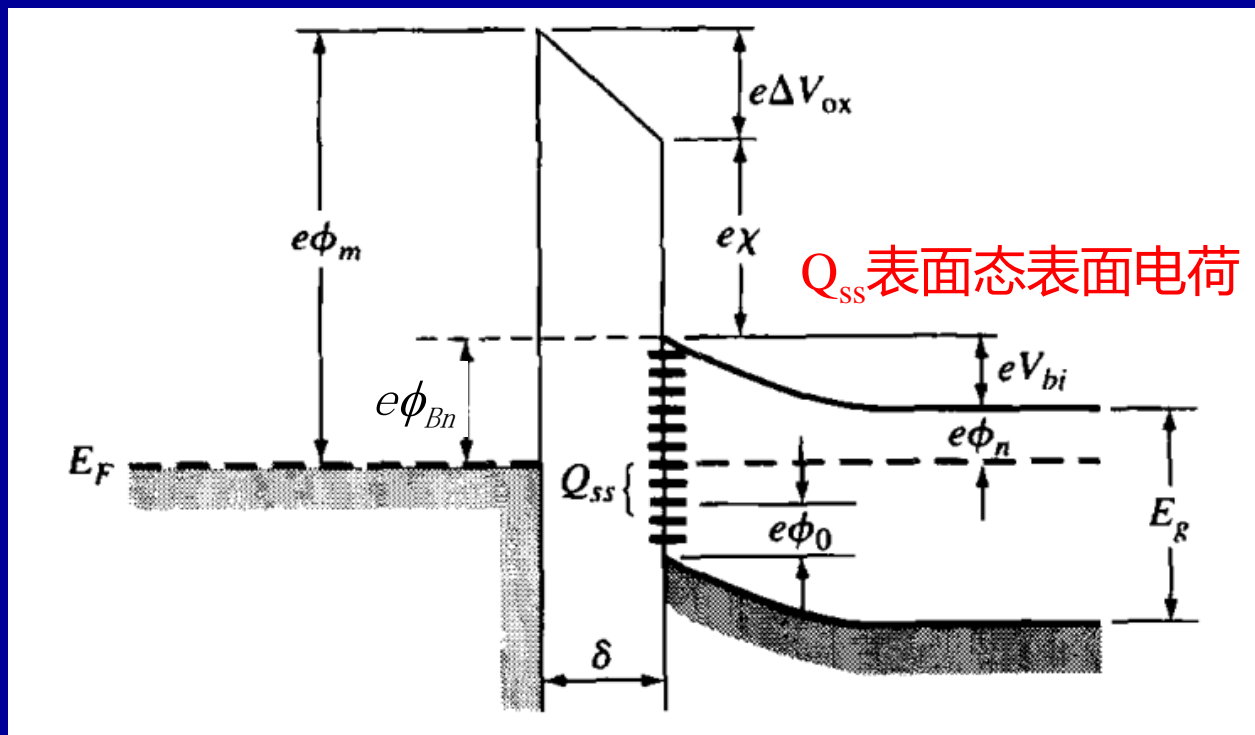
$$W_m > \chi + q\phi = W_s$$

由于表面态的影响，未接触时能带已经弯曲。

表面态分析 1——以M/n型半导体为例，且 $W_m > W_s$

考虑间隙

假定在金属与半导体之间存在一条窄的绝缘层，这一层能够形成电势差（ $e\Delta V_{ox}$ ），但是电子在金属与半导体之间可以自由流动。在金属与半导体的接触表面，半导体也呈现出表面态分布。

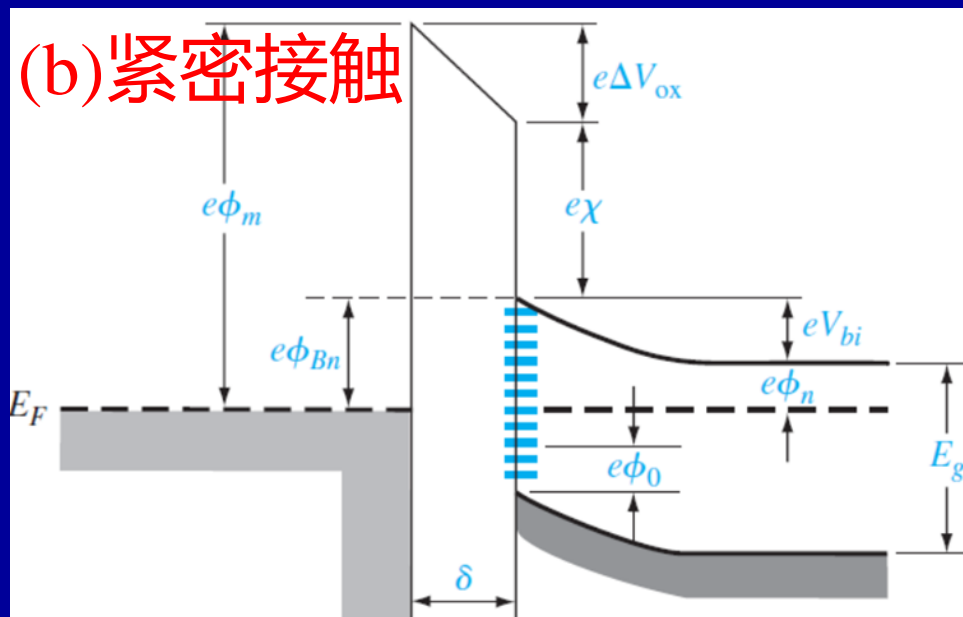


存在受主表面态时n型半导体的金半接触能带图

①考虑非理想因素——界面态

表面态分析 2

- ◆ 同之前金半接触的理想情况，所以电子由半导体流向金属。
- ◆ 当表面受主态密度很高时，电子由受主表面态提供。
- ◆ 最终平衡时，费米能级要达到同一水平。



$$q\phi_0 < E_F$$

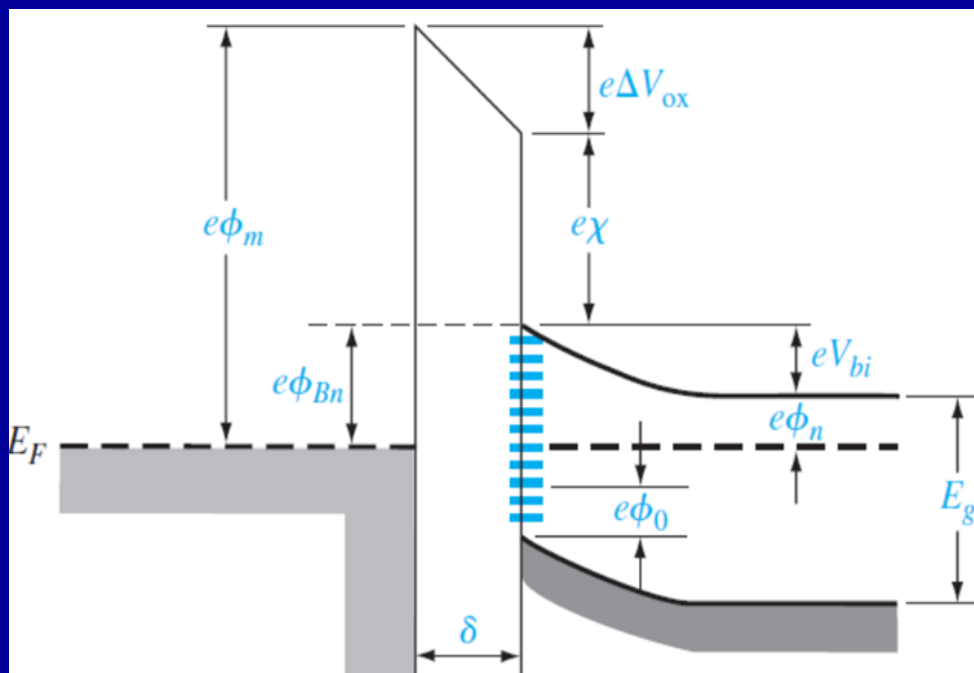
存在受主表面态时n型半导体的金半接触能带图

①考虑非理想因素——界面态

表面态电荷

由电中性条件: $Q_m + Q_d + Q_{ss} = 0$

- ◆ ϕ_0 到 E_F 之间的能级将基本上为电子填满，表面带负电。相应的，在半导体表面附近必定出现等量的正电荷，成为正的空间电荷区，从而形成势垒，势垒高度为 eV_{ss} ，恰好使表面态上的负电荷与势垒区的正电荷数量相等。
- ◆ 即：空间电荷区正电荷 = 表面受主态负电荷 + 金属表面负电荷



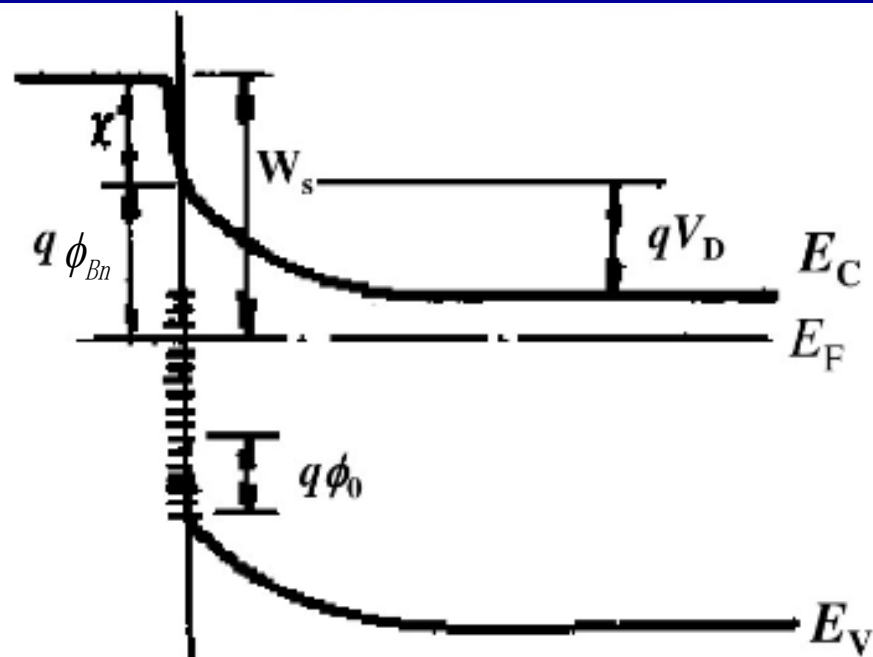
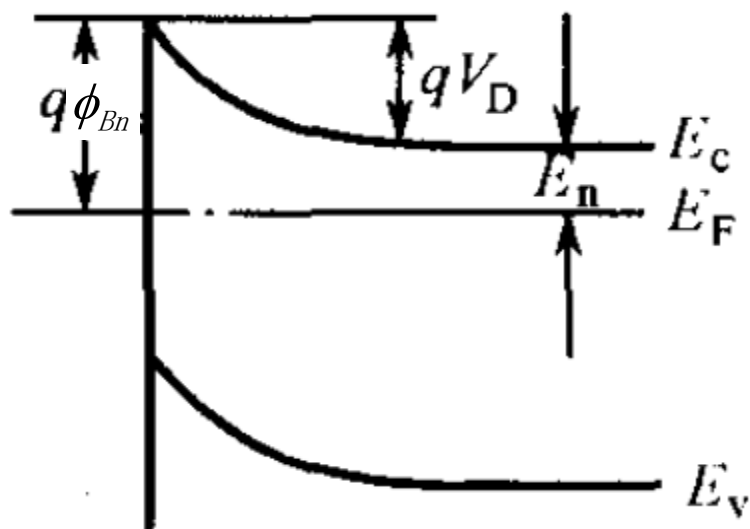
存在受主表面态
时n型半导体的
金半接触能带图

①考虑非理想因素——界面态

表面态分析3

存在表面的n型半导体与金属接触能带（极限情形）：

极限情形，不考虑间隙，只考虑表面态。（之后的钉扎效应在此情况下考虑）



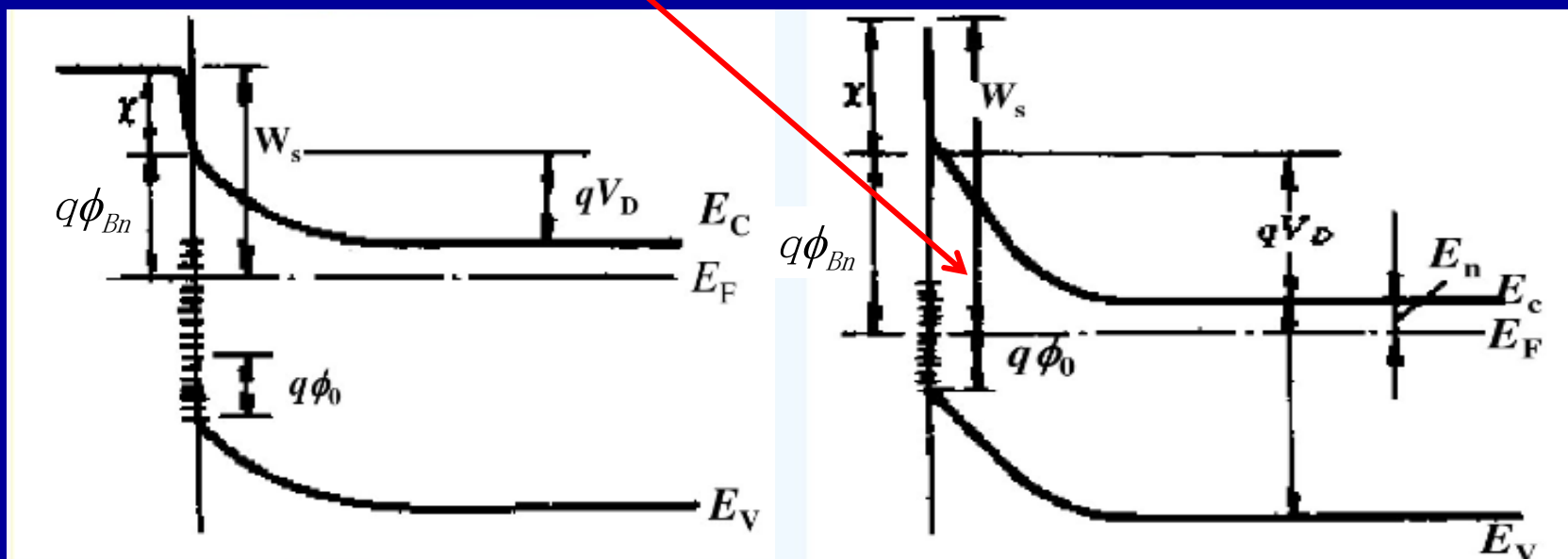
(c)理想情况，忽略间隙和表面态。

不考虑间隙，只考虑表面态。

①考虑非理想因素——界面态

钉扎效应——能带结构

若表面态密度很大，只要 E_F 比 $q\phi_0$ 高一点，表面就会积累很多负电荷，能带向上弯曲更剧烈。

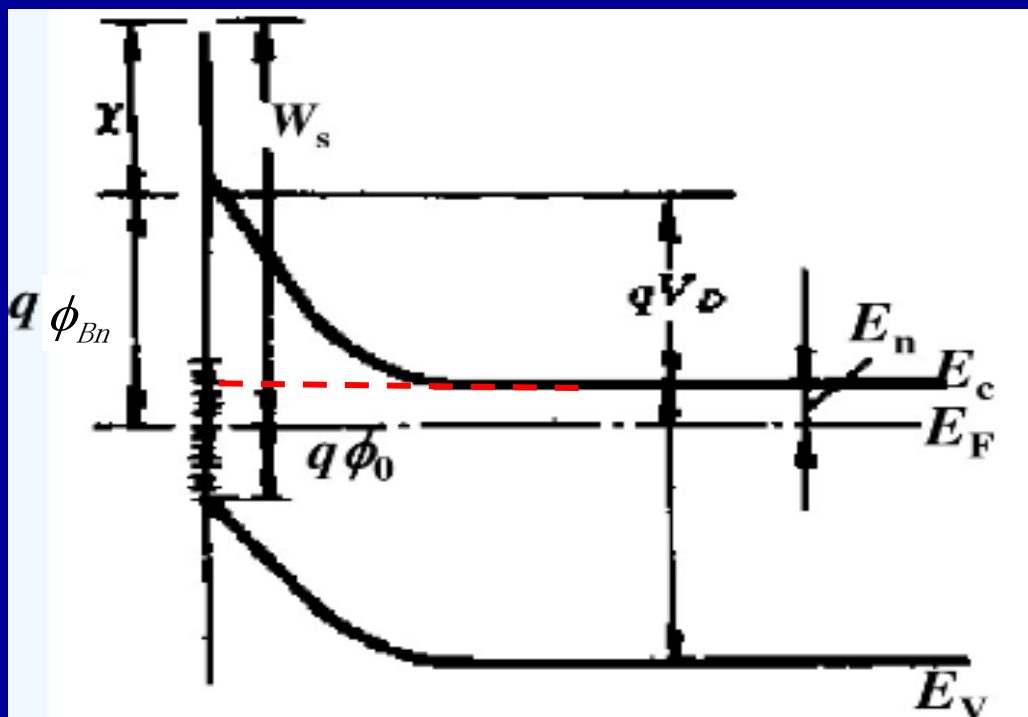


存在受主表面态时n型半导体的
金半接触能带图

存在高表面态密度时n型半导体的
能带图

①考虑非理想因素——界面态

钉扎效应——能带结构



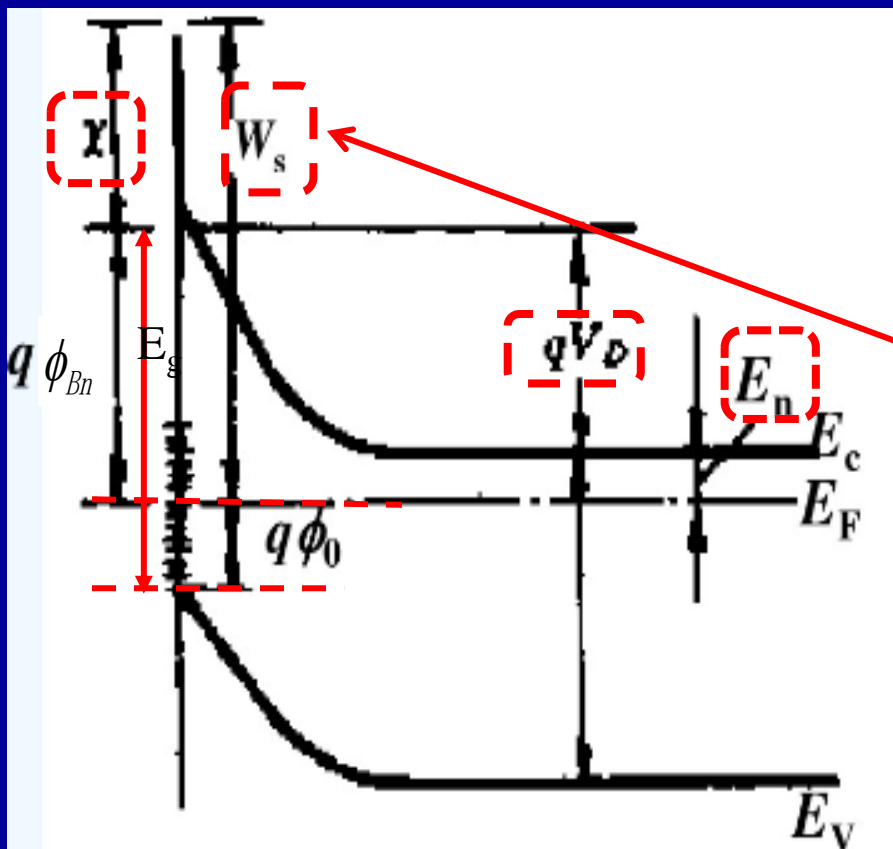
存在高表面态密度时n型半导体的能带图

高态密度时，半导体势垒高度： $qV_D = E_g - E_n - q\phi_0 = (E_F)_s - q\phi_0$

因表面态密度很高，表面态中跑掉部分电子后，表面能 $q\phi_0$ 的位置基本不变。所以半导体内表面势垒 qV_D 在接触前后不变。

①考虑非理想因素——界面态

钉扎效应——半导体功函数



存在高表面态密度时n型半导体的能带图

表面态密度很高时，势垒高度：

$$qV_D = E_g - E_n - q\phi_0 = (E_F)_s - q\phi_0$$

半导体功函数：

$$W_s = \chi + qV_D + E_n$$

$$W_s = \chi + (E_F)_s + E_n - q\phi_0$$

$$W_s = \chi + E_g - q\phi_0$$

对应无表面态，半导体功函数：

$$W_s = \chi + E_n = E_0 - (E_F)_s$$

①考虑非理想因素——界面态

钉扎效应——半导体功函数

- ◆ 对应无表面态时，半导体功函数：

$$W_s = \chi + E_n = E_0 - (E_F)_s$$



半导体功函数与
费米能级相关

- ◆ 表面态密度很高时，半导体功函数：

$$W_s = \chi + E_g - q\phi_0$$



半导体功函数与
费米能级无关

- ◆ **费米能级钉扎效应**：当表面态的密度很大， E_F 被表面态钉扎（钉扎于表面态电中性能级）。
- ◆ 在半导体表面费米能级的位置由表面态决定，而与半导体掺杂浓度无关的现象。

①考虑非理想因素——界面态

表面态小结：以M/n型半导体为例，且 $W_m > W_s$ 。

◆表面态的产生：

主要由于晶体的在表面处的完美性被破坏，从而导致了表面态的存在。它不像bloch波贯穿整个晶体，表面态波函数是局域的，只存在晶体的表面。

◆设表面态的电中性能级距价带顶为 $q\phi_0$ ，表面态类型为：

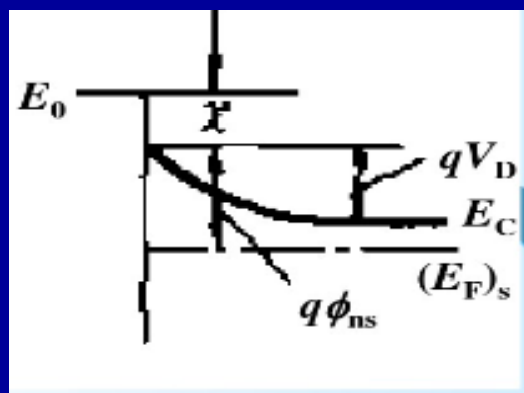
表面态类型	{	施主型表面态($q\phi_0 > E_F$)——被电子占据时，呈电中性，失去电子后，呈正电性。
		受主型表面态($q\phi_0 < E_F$)——空态时，呈电中性，得到电子后，呈负电性。

①考虑非理想因素——界面态

表面态小结：以M/n型半导体为例，且 $W_m > W_s$ 。

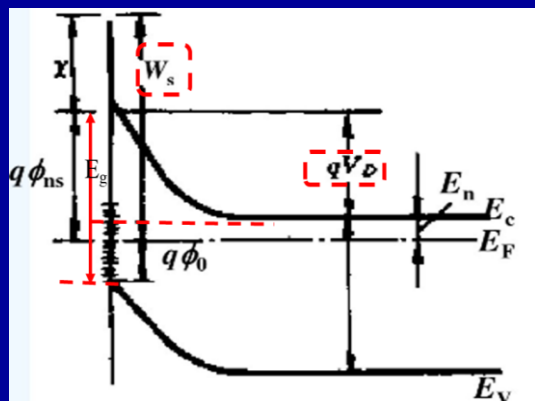
◆ 钉扎效应：当表面态的密度很大， E_F 被表面态钉扎（钉扎于表面态电中性能级）。

◆ 仅考虑单一表面态



半导体与其表面态通过交换电子，达到相互平衡，具有统一的 E_F 。

◆ 考虑金属/半导体

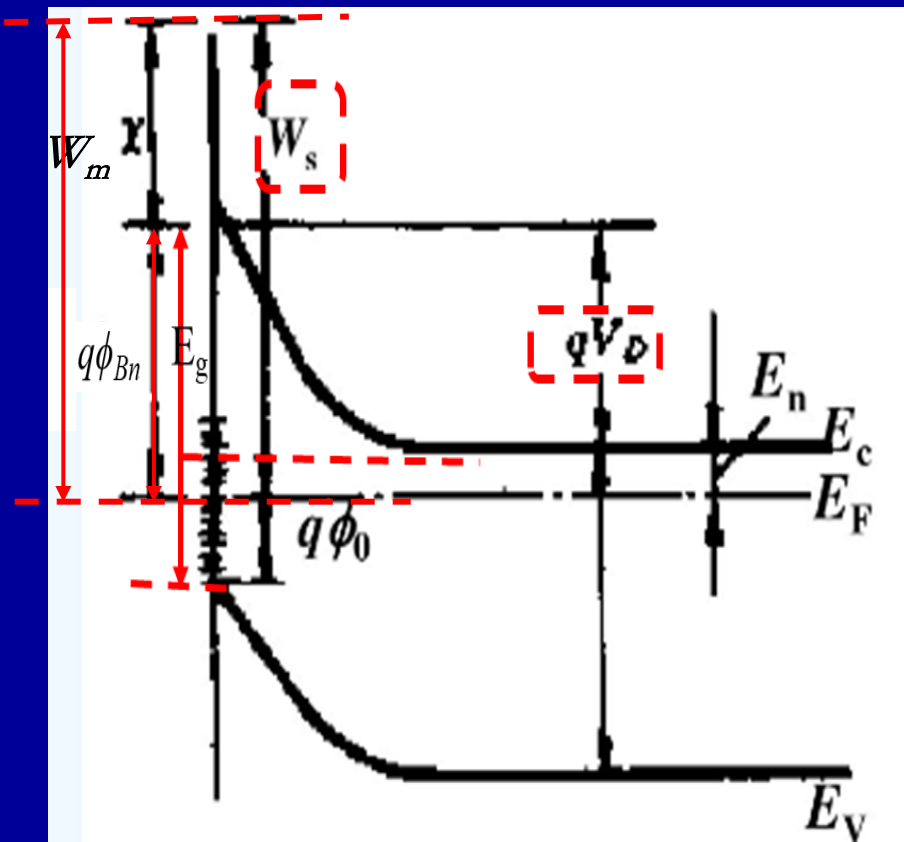


当带有表面态的半导体与金属接触，要考虑这三者之间的电子交换。平衡时，金属，表面态和半导体具有统一的 E_F 。

①考虑非理想因素——界面态

金属/半导体接触势垒（考虑表面态）的小结：

◆ 仍以M/n-S， 势垒接触($W_m > W_s$)为例：



存在高表面态密度时n型半导体的能带图

势垒值

当不考虑表面态：

$$q\phi_{SB} = q\phi_{Bn} = W_m - \chi$$

当表面态密度很高：

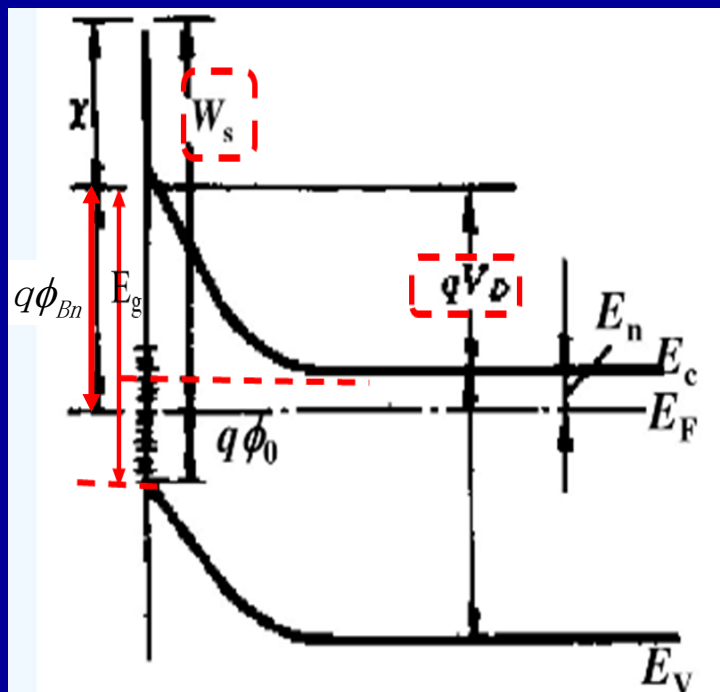
$$W_s = \chi + E_g - q\phi_0 \quad \text{前面已推导}$$

$$q\phi_{SB} = W_s - \chi = E_g - q\phi_0$$

肖特基势垒高度与金属的 W_m 无关

①考虑非理想因素——界面态

表面态小结：



存在高表面态密度时n型半导体的能带图

- ◆ 上面的分析说明，当半导体的表面态密度很高时，由于它可屏蔽金属接触的影响，使半导体内的势垒高度和金属的功函数几乎无关，而基本上由半导体的表面性质所决定，接触电势差全部降落在两个表面之间。
- ◆ 实际上，由于表面态密度的不同，紧密接触时，接触电势差有一部分要降落在半导体表面以内，金属功函数对表面势垒将产生不同程度的影响，但影响不大，这种解释符合实际测量的结果。

①考虑非理想因素——界面态

对金属/半导体接触势垒的小结:

◆ 一般情况, 表面态密度正常数量, 则势垒大小介于两者之间:

$$q\phi_{SB} = (1 - S)(E_g - q\phi_0) + S(W_m - \chi)$$

S 称为界面行为因子(与半导体材料有关, 与制造工艺有关)

◆ 当表面态密度很小, $S \rightarrow 1$

$$q\phi_{SB} = W_m - \chi$$

◆ 当表面态密度很大, $S \rightarrow 0$

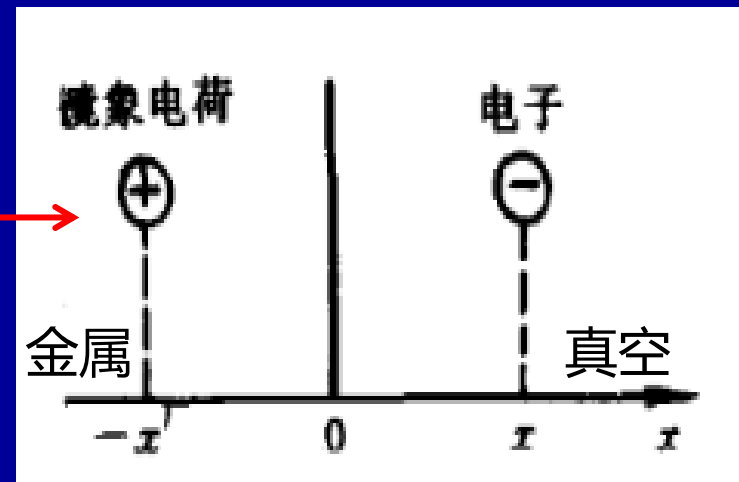
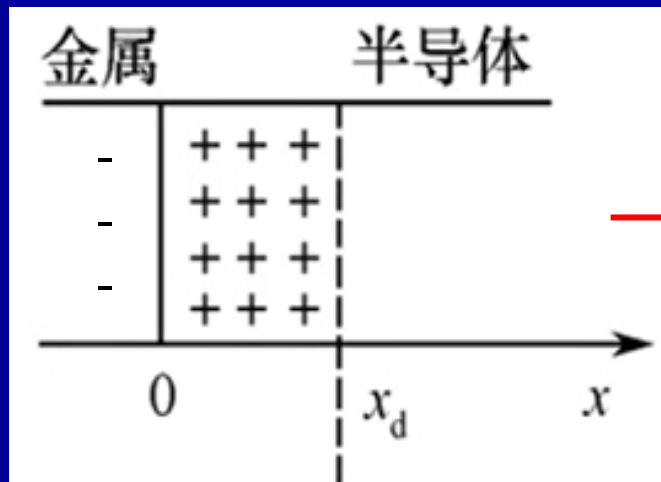
$$q\phi_{SB} = E_g - q\phi_0$$

②考虑非理想因素——肖特基效应

- ◆在金半接触中，实际测量的肖特基势垒高度偏离其理论值。其中一种影响因素就是肖特基效应，即势垒的镜像力降低效应。

镜像力：

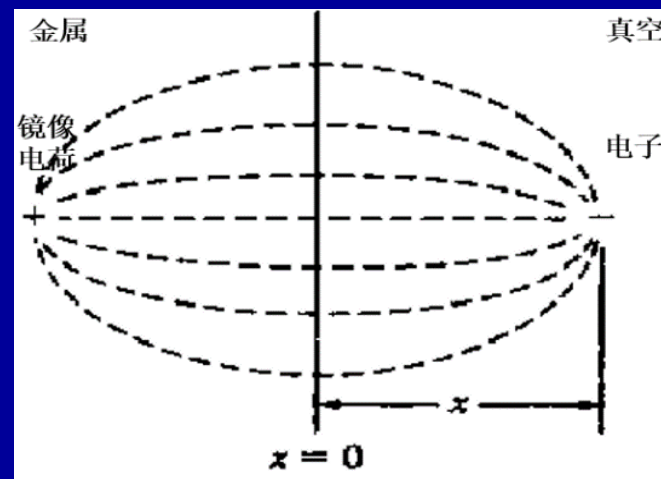
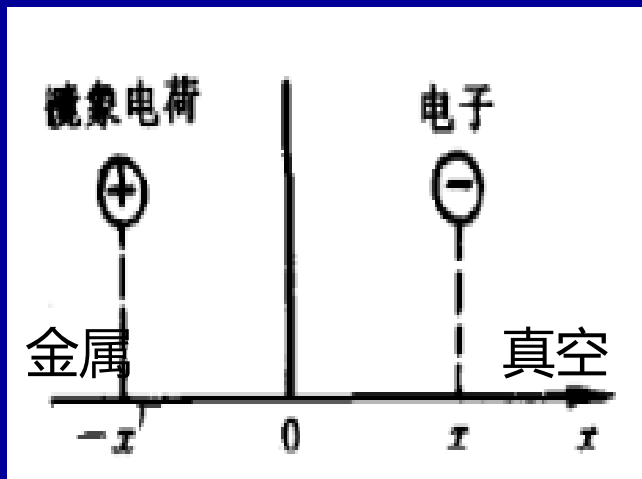
在金属-真空系统中，金属外面的电子会在金属表面感应出正电荷，同时电子和正电荷间会产生互相吸引的库仑力，如左图所示。感应出的正电荷称为镜像电荷，正-负电荷间产生的库仑引力称为镜像力。



②考虑非理想因素——肖特基效应

- ◆在距金属表面的距离为 x 的电子能够形成电场，电场线与金属表面必须垂直，与距金属表面相同距离的感应正电荷形成的电场线相同，如下左图所示。
- ◆该电子与位于 $(-x)$ 处的等量正电荷之间的吸引力，根据电荷间库仑引力的公式，它应为：

$$F = \frac{-e^2}{4\pi\epsilon_s(2x)^2} = -e\xi$$



②考虑非理想因素——肖特基效应

此时电子的势能等于把电子从点 x 移到无穷远处的过程中，电场力所做的功，积分得：

$$\phi(\infty) - \phi(x) = \int_x^{\infty} \xi \, dx$$

$$F = \frac{-e^2}{4\pi\epsilon_s(2x)^2} = -e\xi$$

假定在 $x=\infty$ 处电势为零，即 $\phi(\infty)=0$

$$\phi(\infty) - \phi(x) = 0 - \phi(x) = \int_x^{\infty} \left[\frac{-e^2}{4\pi\epsilon_s(2x)^2} \right] dx = \frac{-e}{16\pi\epsilon_s x}$$

即

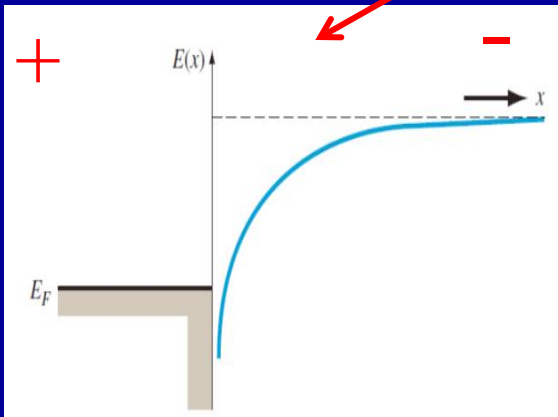
$$-\phi(x) = \frac{-e}{16\pi\epsilon_s x}$$

②考虑非理想因素——肖特基效应

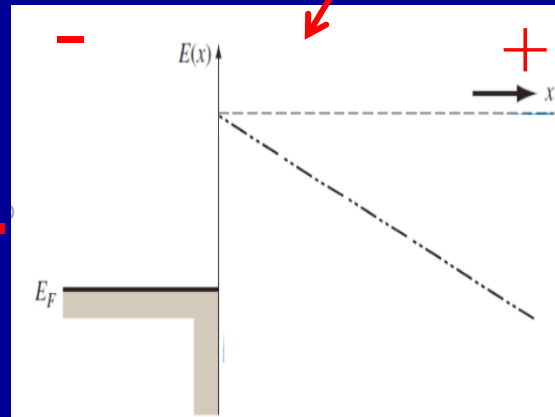
- ◆ 又由于半导体和金属接触时，在耗尽层中还有恒定电场，即内建电场和外加电场的作用，则势能表示为：

$$-\phi(x) = \frac{-e}{16\pi\epsilon_s x} - \xi x$$

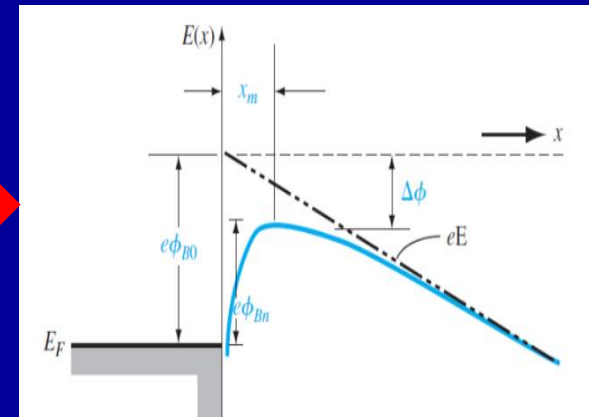
- ◆ 镜像力的存在造成电子势能的降低，这说明，镜像力使势垒顶向内移动，并且使势垒降低 $q\Delta\phi$



镜像势能



考虑电场

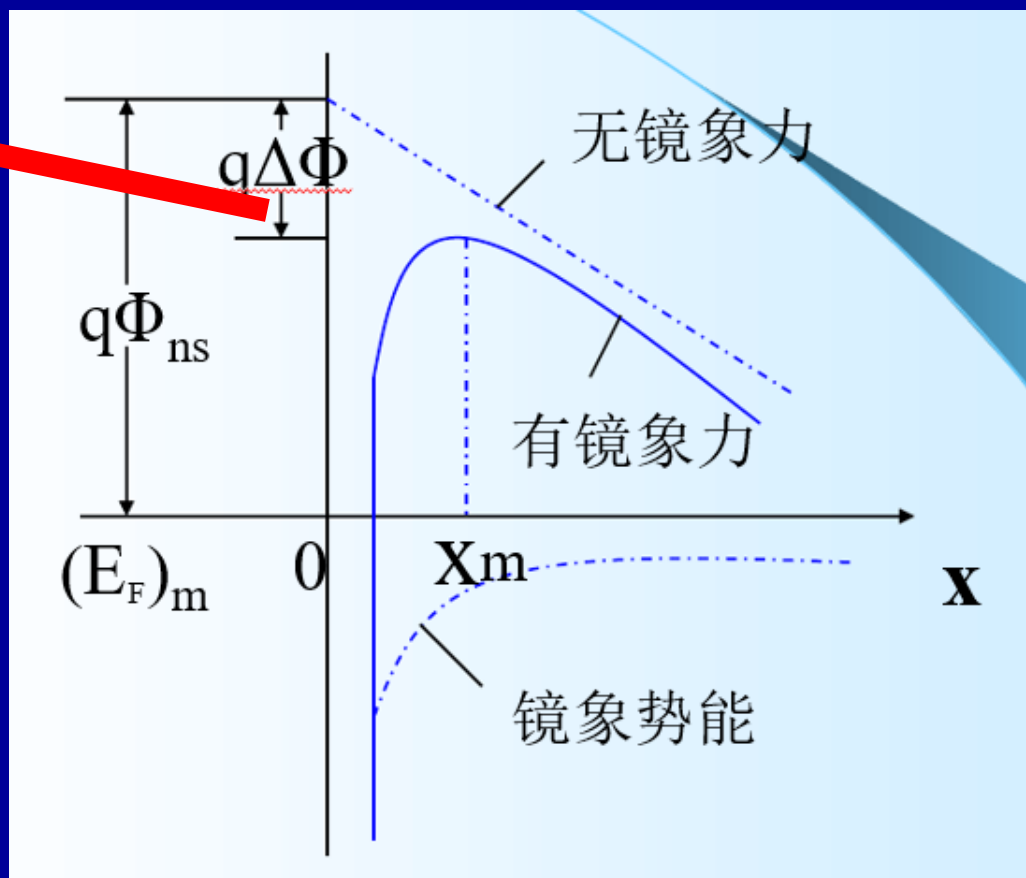


有镜像力

②考虑非理想因素——肖特基效应

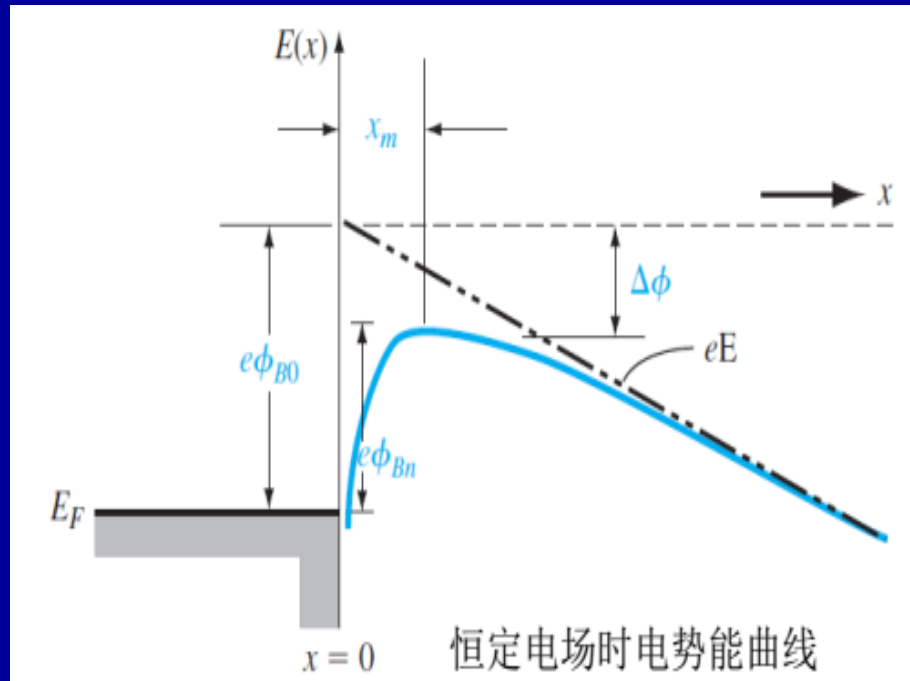
平衡时镜像力对势垒的影响分析

镜像力的存在
减小了电子跨
越势垒所需要
的能量



镜像力随距离的增大缓慢减小

②考虑非理想因素——肖特基效应



- ◆ 由于这种镜像力的作用，将使得金属的功函数（即金属与真空之间的势垒高度）**有所下降**（即使得金属中的电子更加容易发射出来）；
- ◆ 对于金属-半导体接触的肖特基势垒来说，将使肖特基势垒高度降低。这种由于镜像力而使得势垒高度降低的现象，称为**镜像力效应**。

②考虑非理想因素——肖特基效应

电势能在 x_m 处出现极大值，这个极大值发生在作用于电子上的镜像力和电场力相平衡的地方，可以在对势能公式求一阶导等于零时得到：

$$-\phi(x) = \frac{-e}{16\pi\epsilon_s x} - \xi x$$

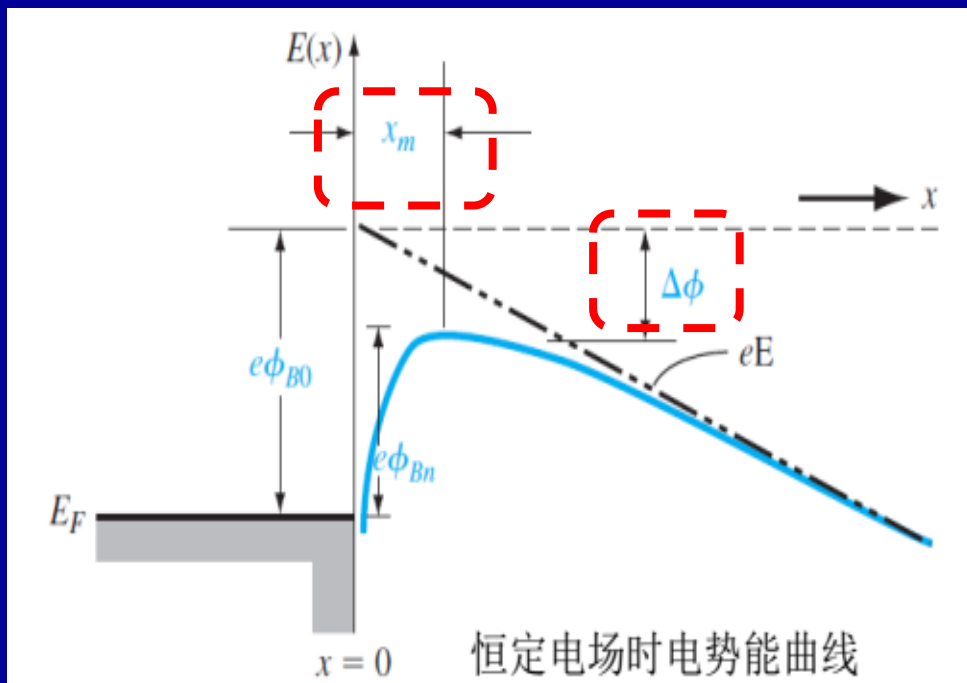
势能函数一阶导数为零：

$$\frac{d[e\phi(x)]}{dx} = 0$$

求得最大势能所处的位置 x_m ：

$$x_m = \sqrt{\frac{e}{16\pi\epsilon_s \xi}}$$

②考虑非理想因素——肖特基效应



$$-\phi(x) = \frac{-e}{16\pi\epsilon_s x} - \xi x$$

将最大势能所处的位置 x_m ：

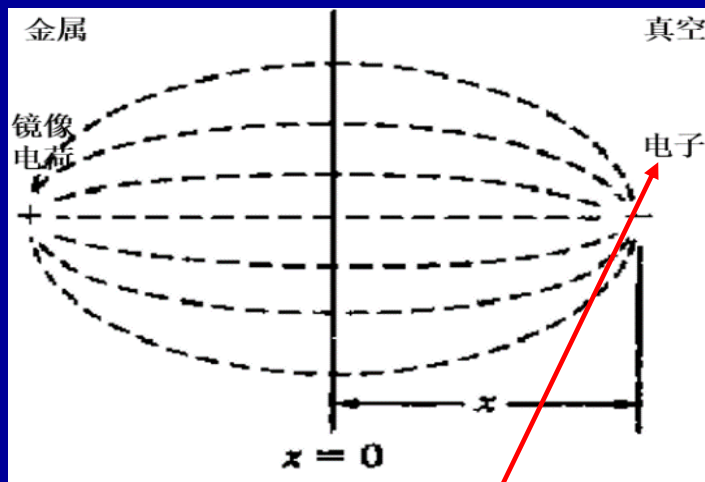
$$x_m = \sqrt{\frac{e}{16\pi\epsilon_s \xi}}$$

代入 x_m ，求得由镜像力引起的势能变化为：

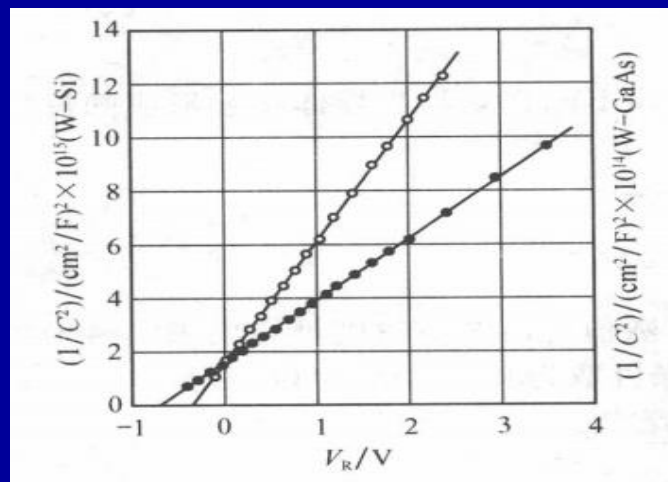
$$\Delta\phi = \phi(x_m) = \sqrt{\frac{e\xi}{4\pi\epsilon_s}}$$

②考虑非理想因素——肖特基效应

镜像力小结



感生镜像电荷



C-V法测势垒

- ◆ 镜像力使肖特基势垒高度降低的前提：金属表面附近的半导体导带要有电子存在。
- ◆ 因此，在测量势垒高度时，如果所用方法与电子在金属和半导体间的输运有关，则所得结果是 $q\phi - q\Delta\phi$ ；
- ◆ 如果测量方法只与耗尽层的空间电荷有关而不涉及电子的输运(如电容方法)，则测量结果不受镜像力的影响。

例题：计算肖特基效应使势垒减小的值与最大势垒高度对应的 x_m 值。以GaAs金属-半导体接触为例，假定半导体中电场强度为 $E=6.8 \times 10^4 \text{ V/cm}$ 。

解：在给定电场下，肖特基势垒减小值为：

$$\Delta\phi = \sqrt{\frac{eE}{4\pi\epsilon_s}} = \sqrt{\frac{(1.6 \times 10^{-19})(6.8 \times 10^4)}{4\pi(13.1)(8.85 \times 10^{-14})}} = 0.0273 \text{ V}$$

肖特基势垒变化很小

最大势垒高度对应 x_m 值为：

$$x_m = \sqrt{\frac{e}{16\pi\epsilon_s E}} = \sqrt{\frac{(1.6 \times 10^{-19})}{16\pi(13.1)(8.85 \times 10^{-14})(6.8 \times 10^4)}}$$

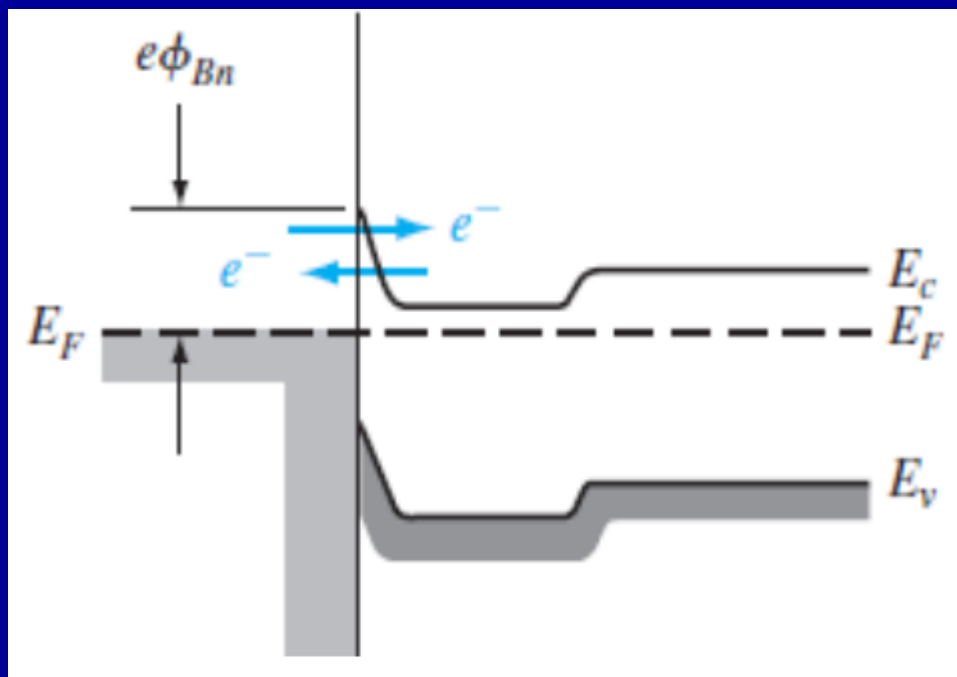
$$x_m = 2 \times 10^{-7} \text{ cm} = 20 \text{ \AA}$$

③考虑非理想因素——隧穿效应

在金半接触中，尽管肖特基效应可以使势垒减小，通常隧穿效应更为显著。

隧道效应：

能量低于势垒顶的电子有一定概率穿过势垒，称为隧道效应。穿过的概率与电子能量和势垒厚度有关。



金属与重掺半导体外延层接触的能带图

③考虑非理想因素——隧穿效应

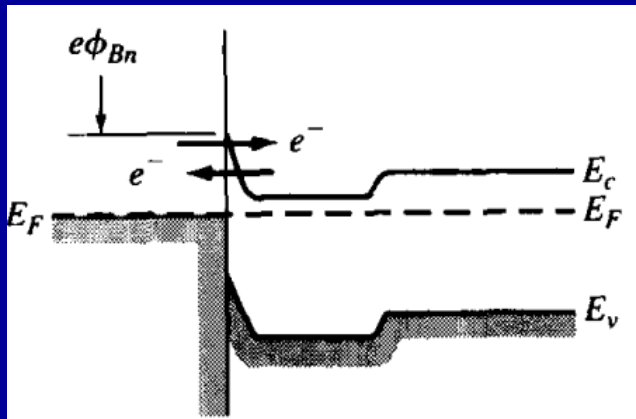
例：计算重掺杂半导体上的肖特基势垒的空间电荷宽度。

以 $T=300\text{K}$ ，掺杂浓度为 $N_d=7\times 10^{18}\text{cm}^{-3}$ 的硅为例。假定肖特基势垒 $\phi_{Bn}=0.67\text{V}$ ，设 $\phi_{Bn}\approx V_{bi}$ ，忽略势垒降低效应。

解：

$$x_n = \left[\frac{2\epsilon_s V_{bi}}{eN_d} \right]^{1/2} = \left[\frac{2(11.7)(8.85 \times 10^{-14})(0.67)}{(1.6 \times 10^{-19})(7 \times 10^{18})} \right]^{1/2}$$

$$x_n = 1.1 \times 10^{-6} \text{ cm} = 110 \text{ \AA}$$



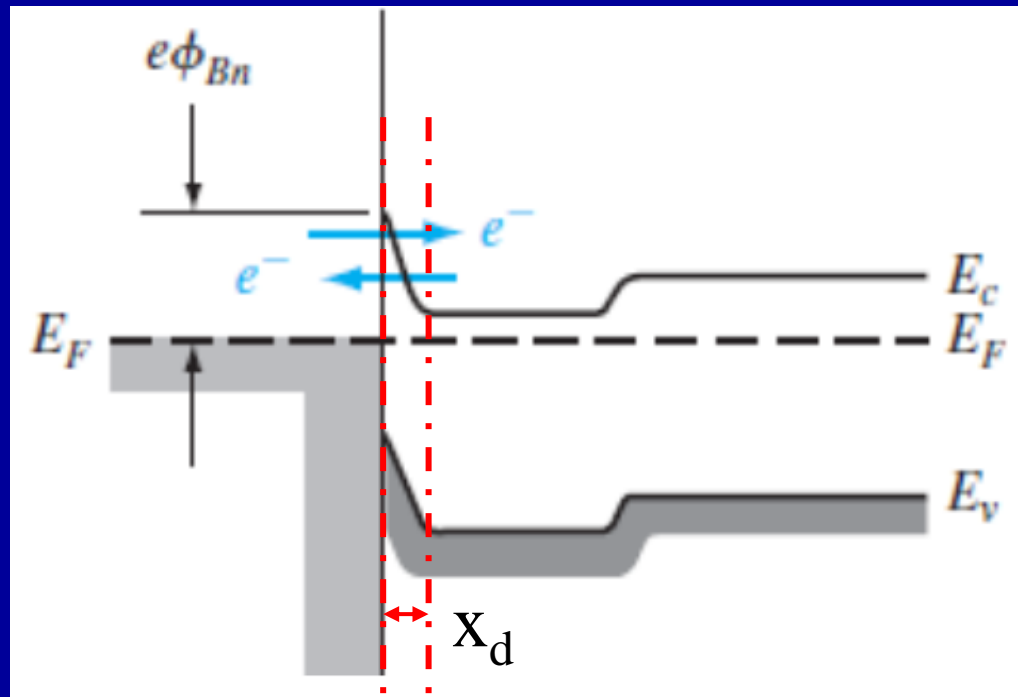
在重掺杂半导体中，耗尽层厚度数量级为埃。因此隧道效应发生的可能性很大。

金属与重掺半导体外延层接触的能带图

③考虑非理想因素——隧穿效应

隧道效应的简化模型

- ◆ 对于一定能量的电子，存在一个**临界势垒厚度** x_c
- ◆ 若 $x_d > x_c$ ，则电子完全不能穿过势垒；
- ◆ 若 $x_d < x_c$ ，则势垒对于电子完全透明，电子可直接穿过，**相当于即势垒降低了**。（ x_d 为实际的耗尽层宽度）

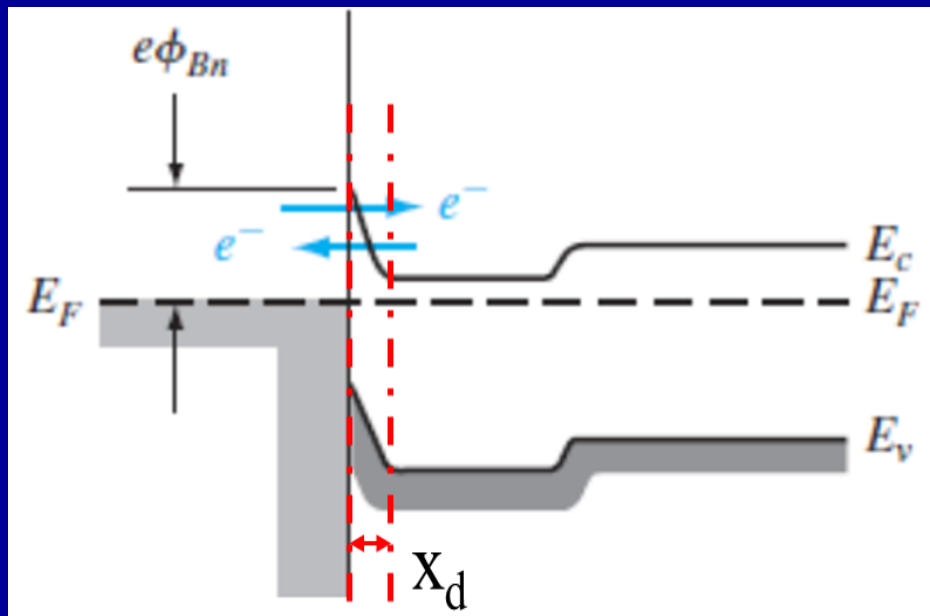


③考虑非理想因素——隧穿效应

由于耗尽层宽度为：

$$x_d = W = \sqrt{\frac{2\varepsilon_r\varepsilon_0(V_D - V)}{qN_D}}$$

耗尽层宽度与掺杂浓度的平方根成反比，因此随着掺杂浓度的增加，耗尽层宽度减小，隧道效应会加强。



③考虑非理想因素——隧穿效应

金属一边的有效势垒高度为 $qV(x)$, $x_d < x_c$

$$x_d = W = \sqrt{\frac{2\varepsilon_r\varepsilon_0(V_D - V)}{qN_D}}$$

此公式仅了解

$$-qV(x_c) \approx q\phi_{ns} - \frac{q^2 N_D}{\varepsilon_r \varepsilon_0} x_d x_c$$

原金属边势垒

$$= q\phi_{Bn} - \left[\frac{2q^3 N_D}{\varepsilon_r \varepsilon_0} (V_D - V) \right]^{1/2} x_c$$

因此隧道效应引起的势垒降低为

$$\left[\frac{2q^3 N_D}{\varepsilon_r \varepsilon_0} (V_D - V) \right]^{1/2} x_c$$

当反向电压较高时，势垒的降低才明显。

肖特基效应和隧穿效应小结

- ◆ 镜像力和隧道效应对反向特性影响显著，势垒高度降低，反向电流增加。

$$\uparrow \Delta\phi = \sqrt{\frac{e\xi \uparrow}{4\pi\epsilon_r\epsilon_0}}$$

$$\uparrow \left[\frac{2q^3 N_D}{\epsilon_r \epsilon_0} (V_D - V) \right]^{1/2} x_c$$

镜像力引起的势能降低 隧道效应引起的势垒降低

- ◆ 镜像力和隧道效应引起势垒高度的降低，使反向电流增加。
- ◆ 反向电压越大，势垒降低越显著，反向电流越大。