



中国科学技术大学

University of Science and Technology of China

薄膜淀积工艺

孙海定

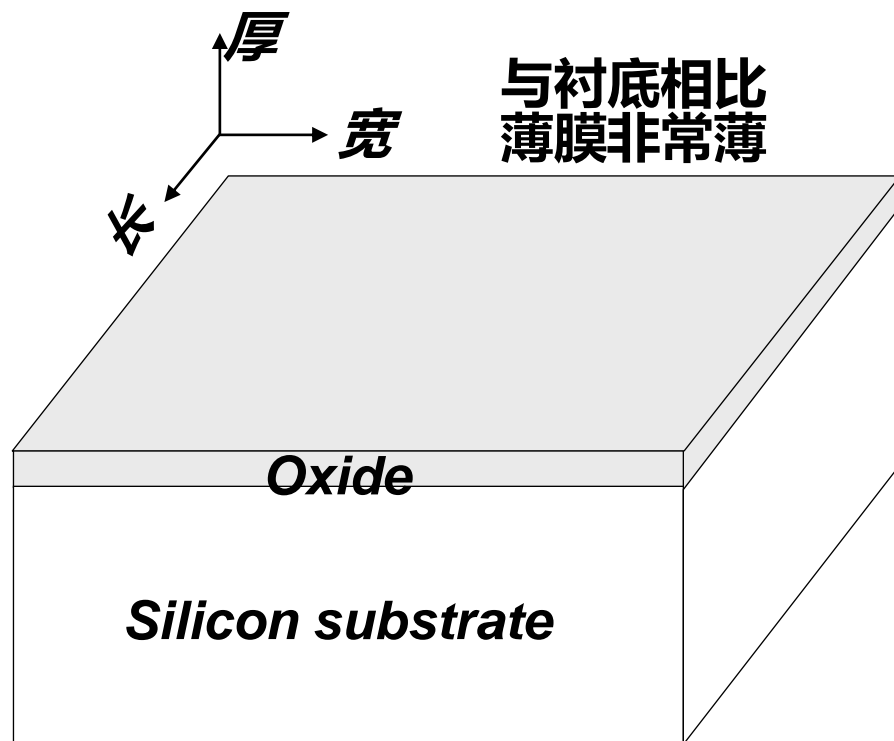
微电子学院

- 一、薄膜特性**
- 二、薄膜生长过程**
- 三、薄膜淀积方式**

薄膜

薄膜是指一种在衬底上生长的薄固体物质。如果一种固体物质具有三维尺寸，那么**薄膜是指一维尺寸远远小于另外两维上的尺寸**。

基本上，集成电路是由数层材质不同的薄膜组成，而使这些薄膜覆盖在硅晶片上的技术，便是所谓的**薄膜淀积技术**。



薄膜淀积



半导体制造中的**淀积**是指**材料以物理或化学方式沉积在晶圆表面上的工艺**。薄膜淀积是芯片加工过程中一个至关重要的工艺步骤，通过淀积工艺可以在硅片上生长各种**导电薄膜**层和**绝缘薄膜**层。

主要作用：形成器件结构中的一部分，或充当工艺过程中的牺牲层；

淀积的膜层：

- 半导体薄膜：Si
- 介质薄膜： SiO_2 , Si_3N_4 ...
- 金属薄膜：Al, Cu, W, Ti, ...

单晶薄膜：Si, SiGe (外延)
多晶薄膜：poly-Si

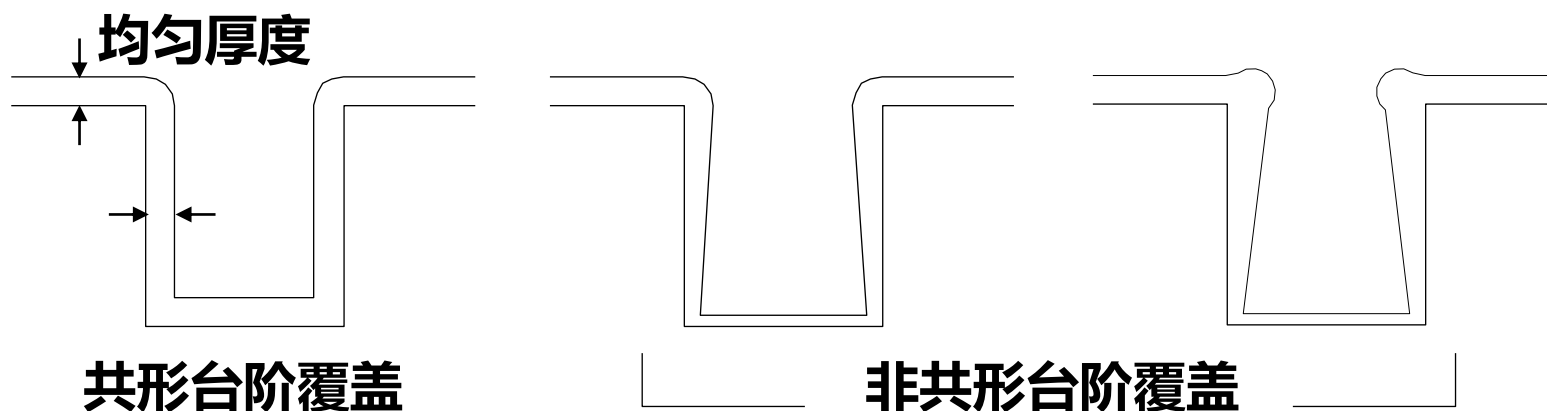
薄膜特性

在硅片加工中可以接受的薄膜，必须具备需要的膜特性。为了满足器件的性能，可以接受的**薄膜一般具有如下特性：**

1. 均匀的台阶覆盖能力
2. 好的厚度均匀性
3. 填充高深宽比间隙的能力
4. 高纯度和高密度
5. 可控制的化学剂量
6. 对衬底材料或下层膜好的粘附性
7. 好的电学特性
8. 高度的结构完整性和低的膜应力

膜对台阶的覆盖

1. 均匀厚度的台阶覆盖能力



如果淀积的膜在台阶上过度薄，**易导致高的膜应力、电短路或不希望的诱生电荷**等。膜的应力要尽可能的小，因为应力还可能导致衬底发生凸起或凹陷的变形。

厚度均匀性

2. 好的厚度均匀性

希望薄膜以均匀的厚度布满下层材料的各处；

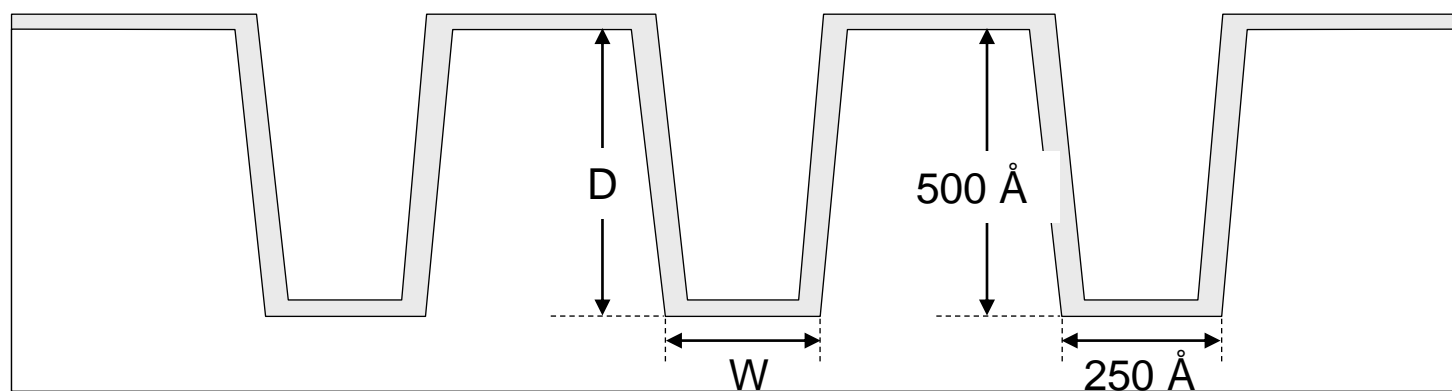
影响：材料的电阻、机械强度等。

要实现厚度的均匀性，希望有**好的表面平坦度**。

高深宽比间隙的填充能力

3. 膜淀积的深宽比

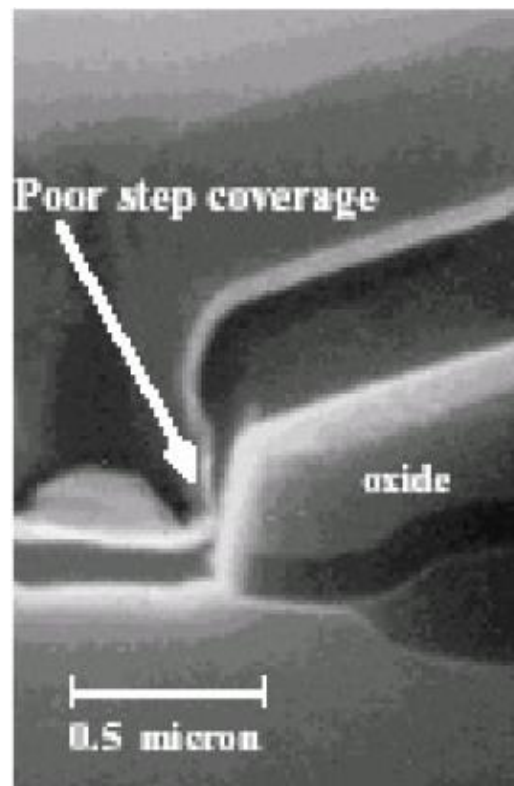
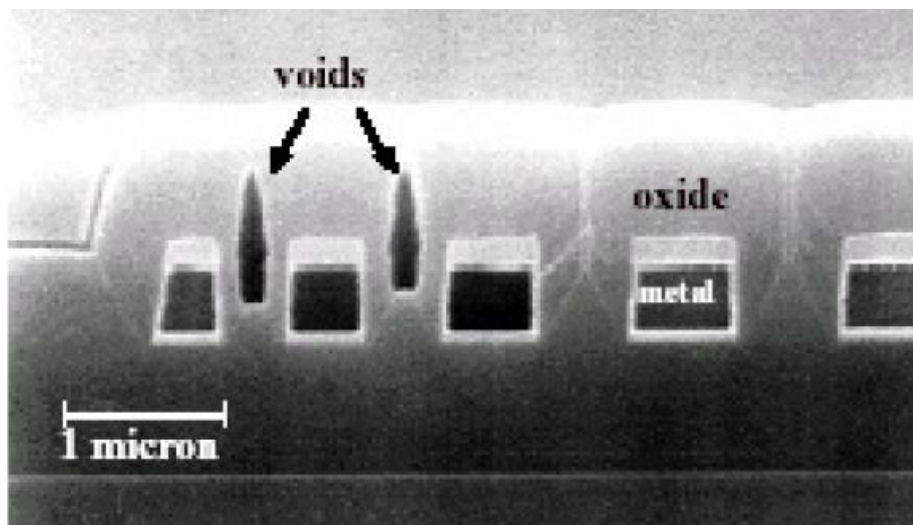
一个小间隙（如槽或孔）的**深宽比**定义为**间隙的深度和宽度的比值**。高深宽比间隙的典型值为3:1。



$$\begin{aligned}\text{深宽比} &= \frac{500 \text{ \AA}}{250 \text{ \AA}} \\ &= 2 : 1\end{aligned}$$

高深宽比的间隙会使得淀积难以形成厚度均匀的膜，且会**产生夹断和空洞**。在**深亚微米器件的制作**中，填充高深宽比的间隙的能力成为至关重要的薄膜特性。

非共形台阶覆盖和空洞



4. 高的膜纯度和膜密度

高纯度意味着膜中**没有影响膜质量的化学元素或原子，以保证薄膜执行预定的功能；**要避免沾污和颗粒。

膜密度也是膜质量的重要指标，它**显示了膜层中的针孔和空洞的多少**。与无孔的膜相比，多孔的膜密度更低。

化学剂量分析

5. 可控制的化学剂量

理想的膜要求**有均匀的组成成分**。**淀积工艺的一个目标**是要在反应中有合适数量的分子，以使**淀积得到的膜的组分接近于化学反应方程式中对应的组分比例**。

化学剂量分析是指在化合物或分子中一种组分的量与另一种组分的量的比值。**化学剂量分析**提供了对化学反应中反应物与生成物的定量计算的方法，从而能够给出所需反应物的组成。

膜的结构和粘附性



膜的结构很关键，尤其是膜层中**晶粒的尺寸**。

在相同的组成和厚度的膜中，晶粒尺寸的变化也会**产生电性能和机械性能的差异，从而影响其长期可靠性**。

6. 对衬底或下层膜的好的粘附性

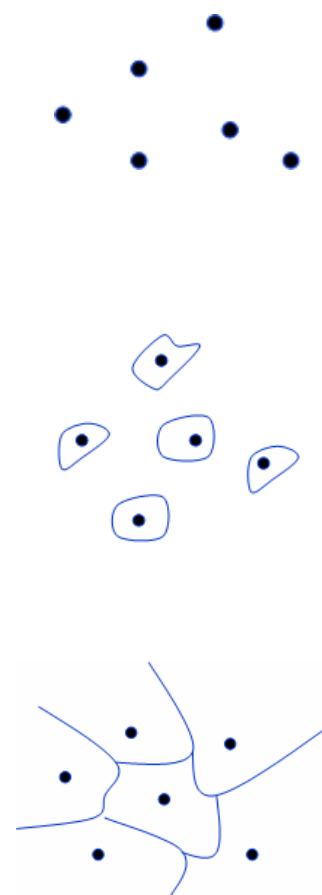
避免薄膜的分层或开裂。开裂的膜导致膜表面粗糙，杂质也可穿过膜。

薄膜对表面的粘附性由**表面洁净度、平坦度及材料类型**等因素决定。

薄膜生长过程(步骤)



- **晶核形成(成核)**：即形成成束的稳定小晶核；直接形成于硅片表面，是薄膜进一步生长的基础；
- **聚集成束(岛生长)**：晶核聚集成形成岛束。这些随机方向的岛束按表面迁移率和束密度生长；
- **形成连续薄膜**：不断生长的岛束汇集合并形成固态的薄膜层。

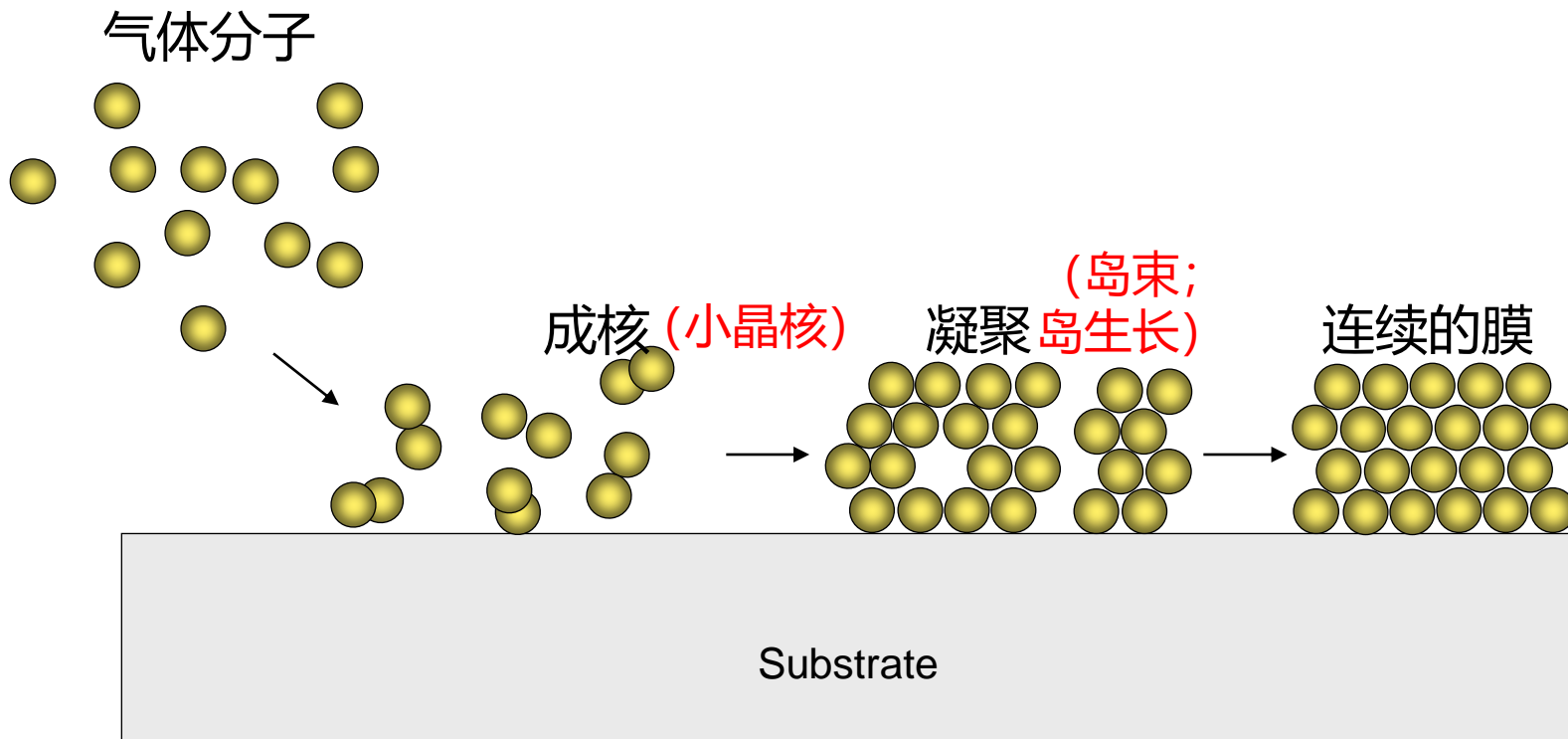


薄膜淀积 (deposition)



薄膜生长的步骤

- 硅片表面反应物移动速率 > 成核速率 => 形成相对大的岛束;
- 反之, 形成短程无序的无定形膜。





薄膜淀积 (deposition)

膜淀积技术分类

化学工艺		物理工艺		
化学气相淀积 (CVD)	电镀	物理气相淀积 (PVD)或溅射	蒸发	旋涂方法
常压化学气相淀积 (APCVD) 或亚常压化学气相淀积 (SACVD)	电化学淀积 (ECD), 通常指电镀	直流二极管	灯丝和电子束	旋涂玻璃 (SOG)
低压化学气相淀积 (LPCVD)	化学镀层	射频 (RF)	分子束外延 (MBE)	旋涂绝缘介质(SOD)
等离子体辅助CVD § 等离子体增强CVD (PECVD) § 高密度等离子体化学气相淀积(HDPCVD)		直流磁电管		
气相外延(VPE)和 金属有机化学气相淀积 (MOCVD)		离子化金属等离子体 (IMP)		

薄膜淀积方法



两类主要的淀积方式

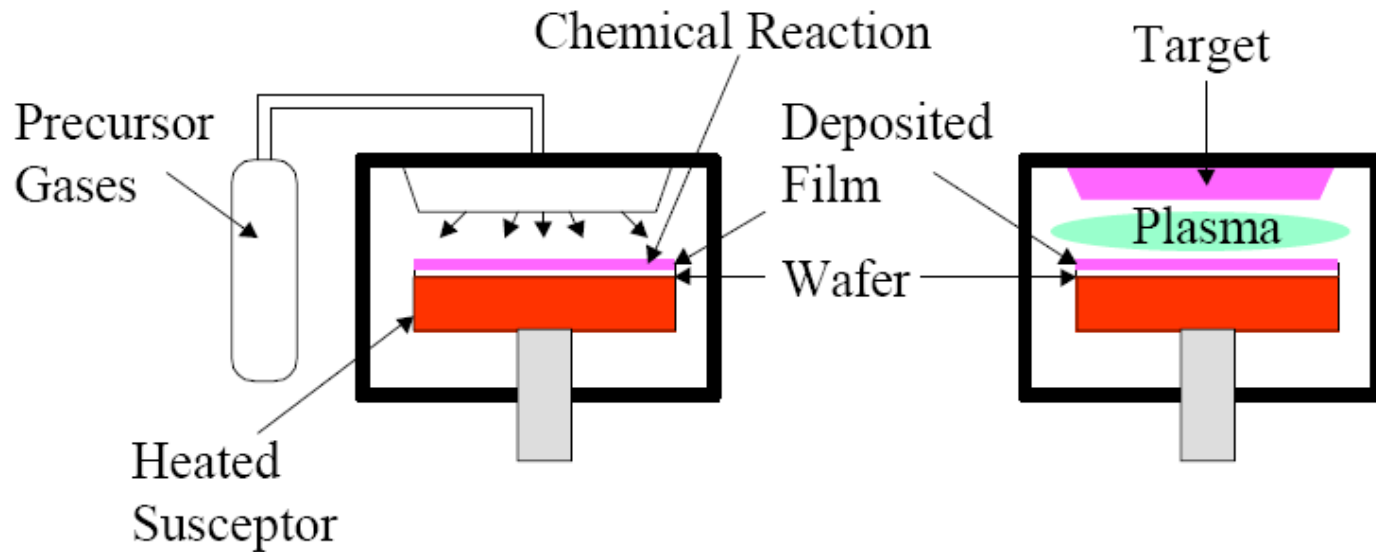
物理气相淀积(PVD:Physical Vapor Deposition)

利用某种**物理过程**（即物质的相变过程）**实现物质的转移**，即将原子或分子转移到衬底(硅)表面上，并淀积成薄膜的技术。

化学气相淀积(CVD:Chemical Vapor Deposition)

一种或数种物质的气体，以某种方式激活后，在衬底表面发生**化学反应**，并淀积出所需固体薄膜的**生长**技术。

CVD vs. PVD



- 淀积物的来源是否经过化学变化;
- Sources: PVD: Solid materials;
CVD: Gases or vapors

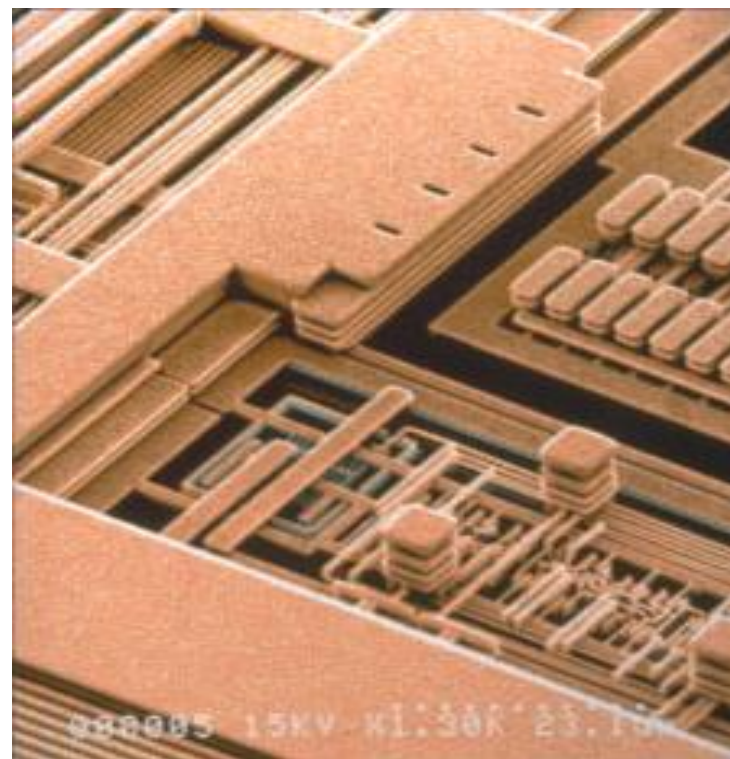
其他薄膜制备方法

- 旋涂

Spin-on

- 镀/电镀

electroless
plating/electroplating



铜互连是由电镀工艺制作



中国科学技术大学
University of Science and Technology of China

第六章 化学气相淀积

孙海定

微电子学院



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

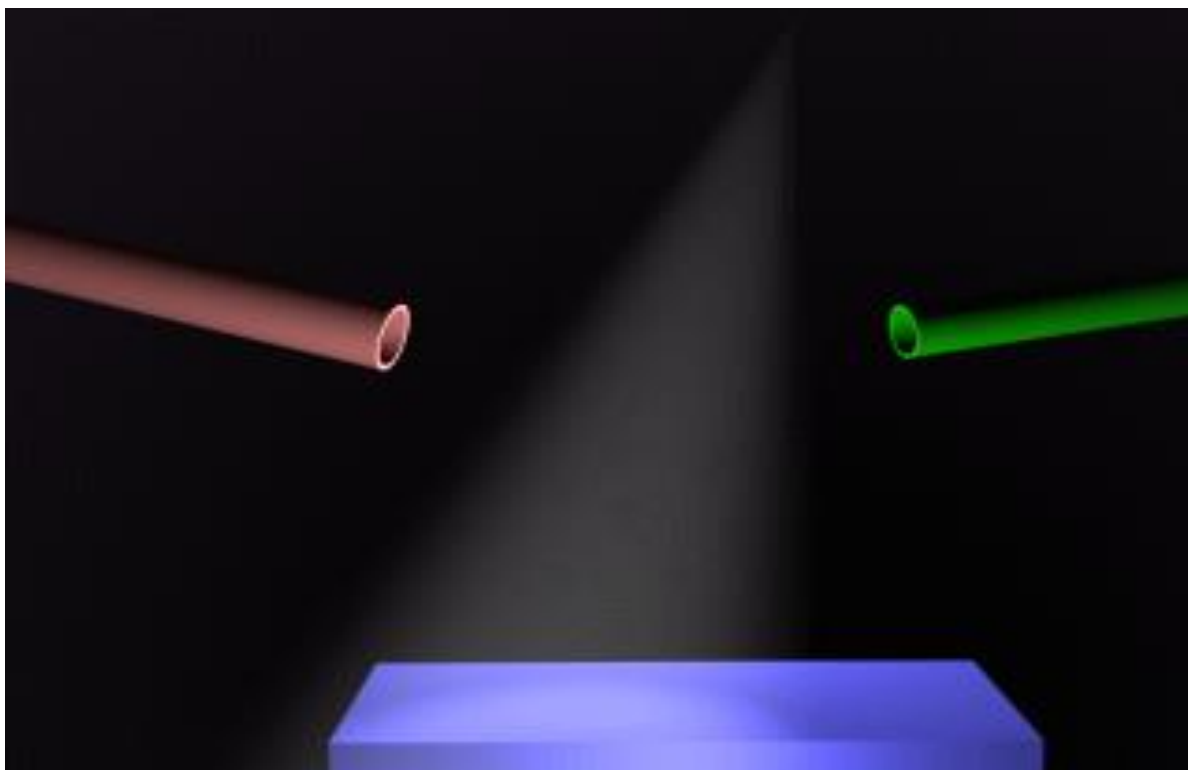
§ 6.5 CVD质量测量与检查

§6.0 引言

化学气相淀积(CVD)定义

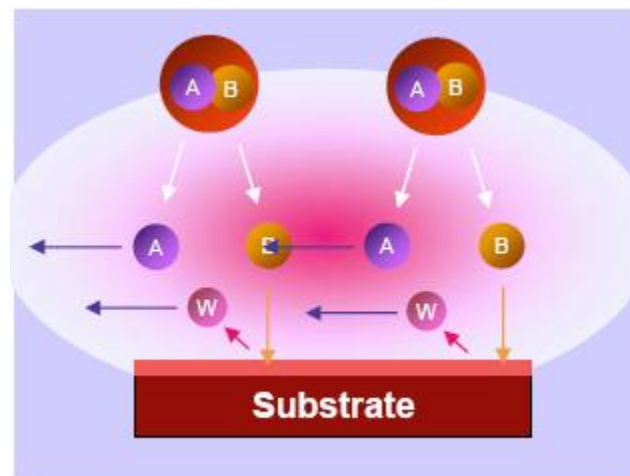
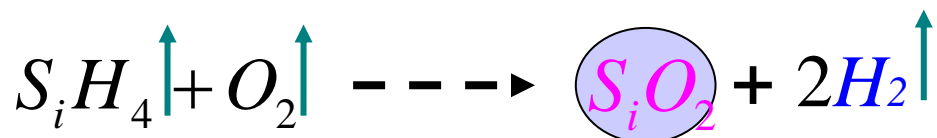
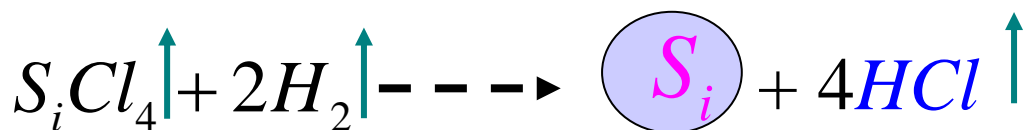
Chemical Vapor Deposition, 指使一种或数种物质的气体, 以某种方式激活后, 在衬底发生化学反应, 并淀积出所需固体薄膜的生长技术。

即把含有构成薄膜元素的反应剂蒸气, 以合理的流速引入反应室, 在**衬底**表面发生**化学反应**并形成薄膜的一种淀积方法。



§6.0 引言

CVD的基本特征



- 产生**化学变化**。
- 薄膜中所有的材料物质都**来自于外部源**；
- 反应物必须以**气相形式**参加反应；
- 通常要对衬底表面**加热**。



§6.0 引言

Examples of CVD films

- **绝缘介质** (Dielectrics):

SiO_2 、 Si_3N_4 、PSG、BSG

- **半导体** (Semiconductors):

外延硅、砷化镓、多晶硅

- **金属** (Metals):

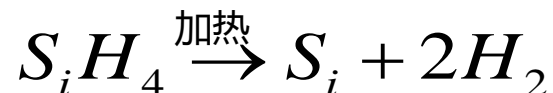
钨、铝、铜、钛

当前，CVD已经成为半导体生产过程中**最重要的薄膜沉积方法**，并对宽范围材料而言是优选的淀积方法。

§6.0 引言

CVD 中的基本化学反应

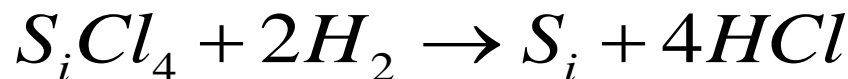
- 高温分解反应 (Pyrolysis)



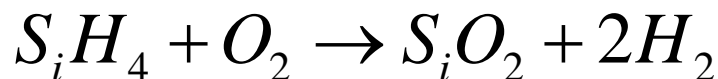
- 光分解反应 (Photolysis)

利用光辐射使化合物分解。

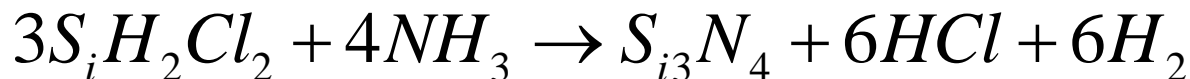
- 还原反应 (Reduction)



- 氧化反应 (Oxidation)



- 氮化反应





§6.0 引言

CVD工艺特点 1/2

- CVD成膜温度远低于体材料的熔点，因此减轻了衬底的热形变，抑制了缺陷生成；设备简单，重复性好；
- 薄膜的成分精确可控、配比范围大；
- 淀积速率一般高于PVD，效率高；厚度范围广，由几百埃至数毫米，可以实现厚膜淀积，且能大量生产；
- 淀积膜结构完整、致密，良好的台阶覆盖能力，且与衬底粘附性好。



§6.0 引言

CVD工艺特点 2/2

- CVD方法几乎可以淀积集成电路工艺中所需要的各种薄膜，例如掺杂或不掺杂的 SiO_2 、多晶硅、非晶硅、氮化硅、金属(钨、钼)等；
- 缺点是淀积过程容易对薄膜表面形成污染、对环境的污染等。



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

§ 6.5 CVD质量测量与检查



§6.1 CVD模型

- CVD的基本步骤
- 边界层理论
- Grove模型



§6.1 CVD模型

吸附与解吸附

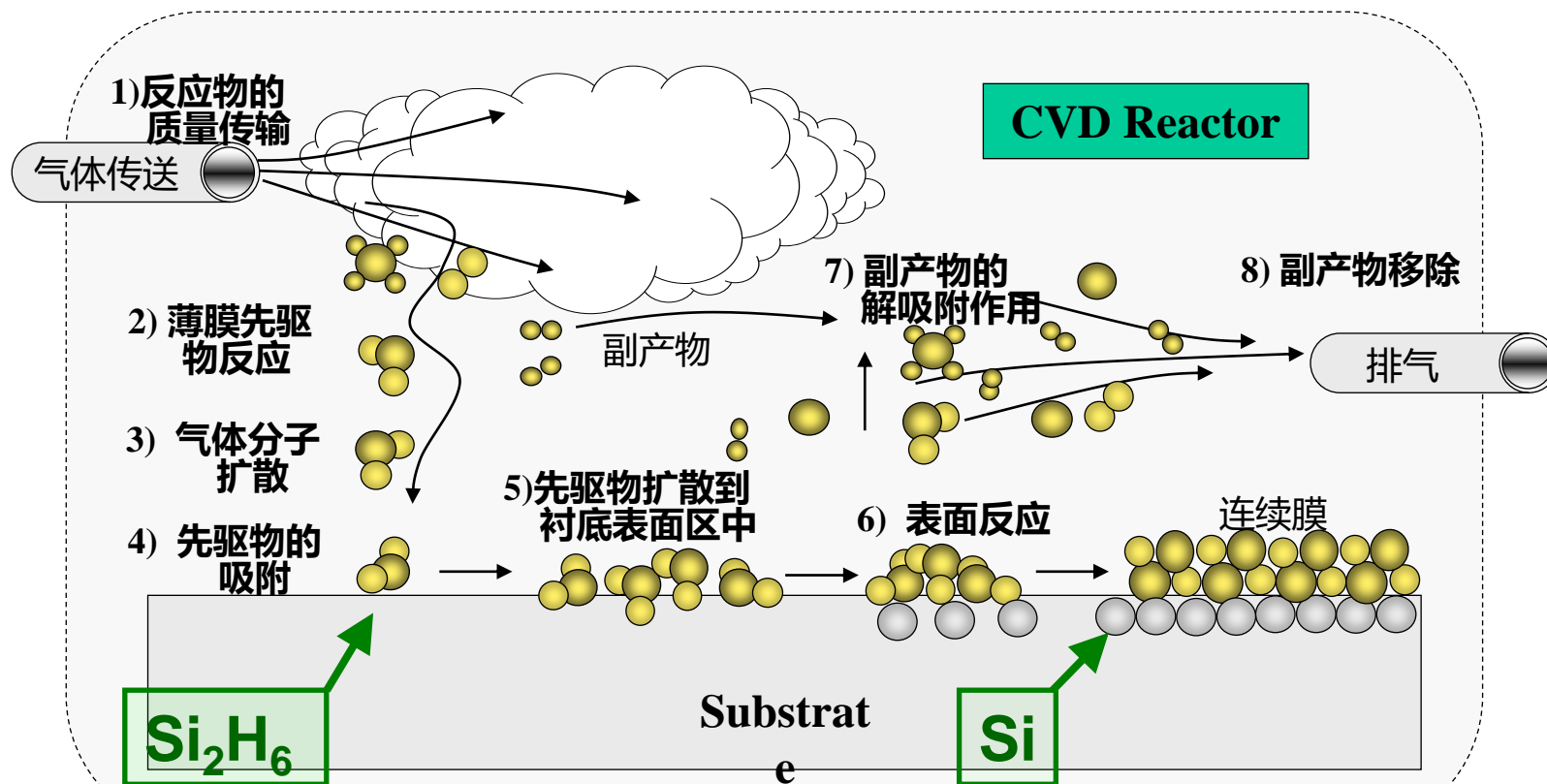
吸附是发生在淀积过程中的化学键合，使气态原子或分子以化学方式附着在固态的硅片表面。

解吸附的过程则与吸附相反，其作用是解除气态分子或原子的化学键合，从硅片表面移出反应物。

§6.1 CVD模型

Schematic of CVD Steps

- $\text{SiH}_4(\text{gas}) \rightarrow \text{SiH}_2(\text{gas}) + \text{H}_2(\text{gas})$ 高温分解
- $\text{SiH}_4(\text{gas}) + \text{SiH}_2(\text{gas}) \rightarrow \text{Si}_2\text{H}_6(\text{gas})$ 反应半成品形式成
- $\text{Si}_2\text{H}_6(\text{gas}) \rightarrow 3\text{H}_2(\text{gas}) + 2\text{Si}(\text{solid})$ 最终产物形式成



该实例是硅气相外延的一个反应过程。



§6.1 CVD模型

CVD的基本步骤 (1)

化学气相淀积反应发生在硅片表面或者非常接近硅片表面的区域，包含以下基本的步骤：

(1) 气体传输：

反应物气体从反应腔入口区域流动到硅片表面的淀积区域；

(2) 膜先驱物形成：

气相反应导致膜先驱物及副产物的形成；

(3) 膜先驱物分子气相扩散：

大量的薄膜先驱物的分子以气体扩散的形式由主流气流越过边界层扩散到硅片表面；



§6.1 CVD模型

CVD的基本步骤 (2)

(4) 膜先驱物吸附:

膜先驱物分子被吸附在硅片表面, 成为吸附原子或分子;

(5) 膜先驱物在晶圆表面的扩散:

先驱物吸附原子或分子向膜生长区域的表面扩散;

(6) 表面反应:

扩散到生长区中的吸附原子或分子在衬底表面发生化学反应, 生成薄膜的基本元素并淀积成薄膜, 同时导致副产物的生成;



§6.1 CVD模型

CVD的基本步骤 (3)

(7) 副产物解吸附:

反应后的气相副产物和未反应的反应剂被从硅表面上解吸附，离开衬底表面，扩散回边界层；

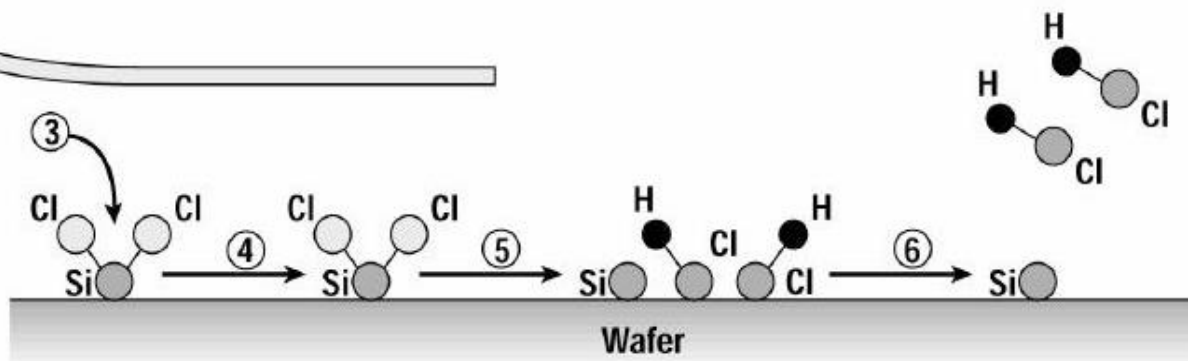
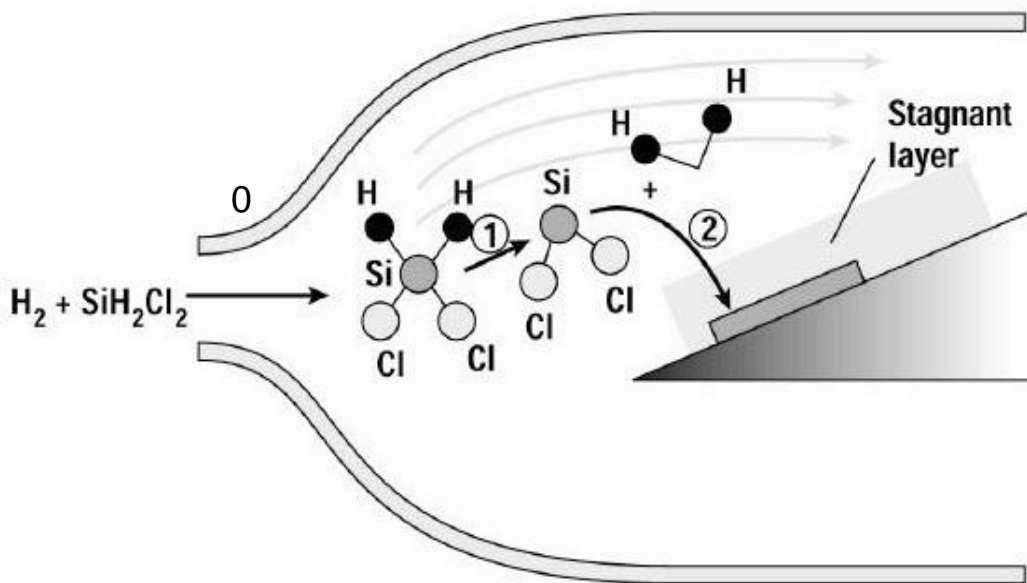
(8) 副产物移除:

反应的副产物和未反应的反应剂从淀积区域随气流流动到反应腔出口并排出。

§6.1 CVD模型

Example Poly-Si Deposition

- 0) H_2 和 SiH_2Cl_2 的气相传输;
- 1) SiH_2Cl_2 的气相分解反应;
- 2) SiCl_2 穿过滞流层向衬底表面扩散;
- 3) SiCl_2 被吸附在衬底表面;
- 4) SiCl_2 向衬底表面生长区扩散;
- 5) SiCl_2 与衬底表面发生化学反应;
- 6) 副产物 HCl 的解吸附。

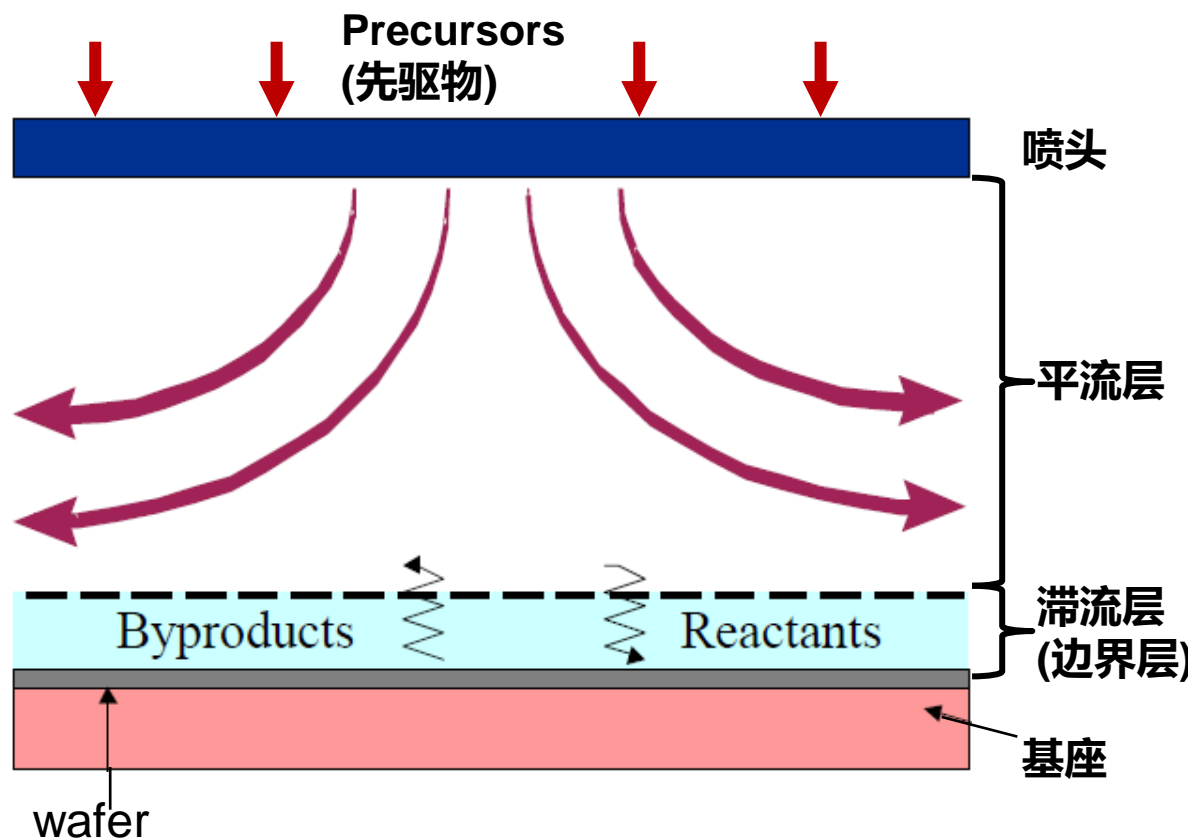


§6.1 CVD模型

边界层理论

反应腔中的气体流动：反应腔中的反应气体输送到硅片表面反应区域的过程。它关系到**薄膜的淀积速率和均匀性**。

边界层为一**过渡区域**，存在于气流速度为零的硅片表面与气流速度为平均气流速度 U_m 的主气流区之间。

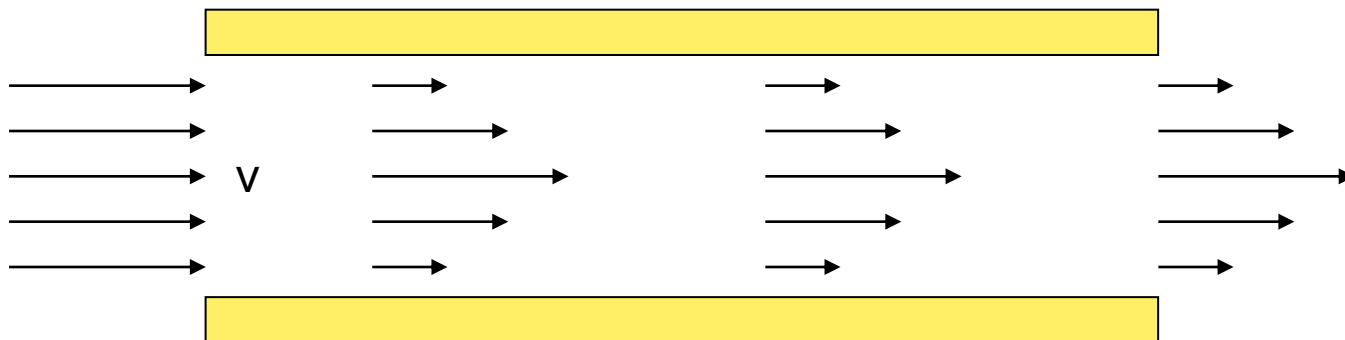


§6.1 CVD模型

边界层中的气体流动

- 气体在管形反应器中的气流展开为：

在反应器的入口处以简单的**均匀柱形流**进入，而以**完全展开的抛物线形流**流出。



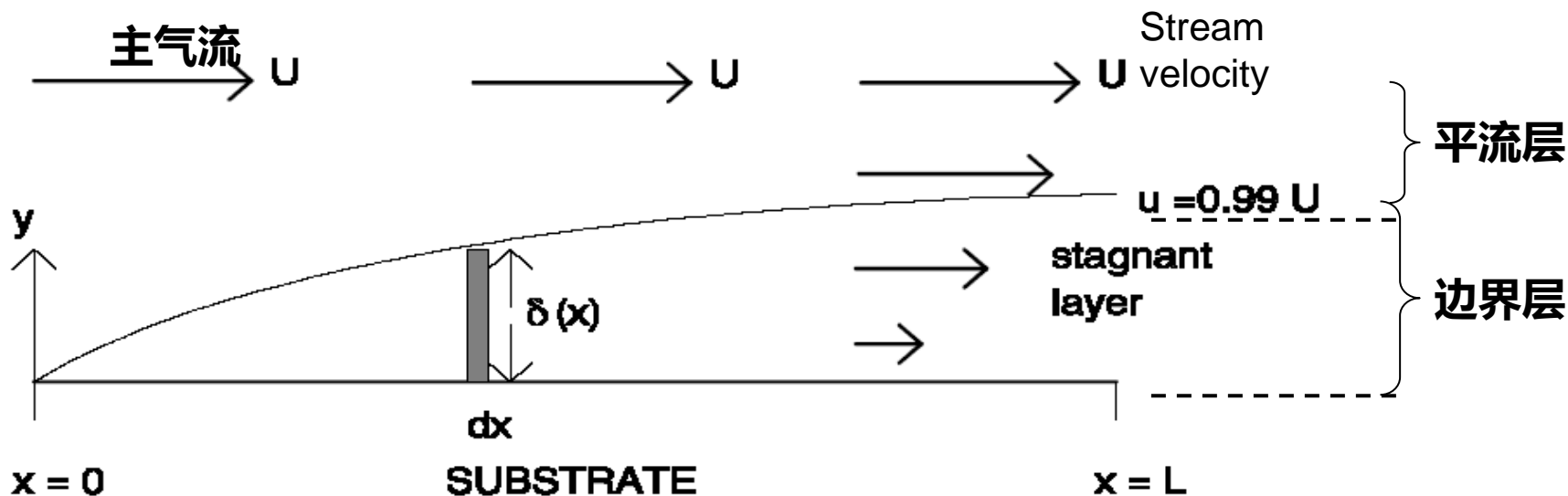
- 在气流速度受到扰动的边界层内：

在与气流方向垂直的方向上，还存在着反应剂的浓度梯度，反应剂则以**扩散的方式**从高浓度区向低浓度区运动。

§6.1 CVD模型

边界层厚度

- 在硅片表面附近的边界层内，**气流的速度受到扰动 并按抛物线形变化**，同时还存在反应剂的浓度梯度；
- **边界层厚度** $\delta(x)$ 定义为从气流速度为零的硅片表面到气流速度为 $0.99U_m$ 时的区域之间的厚度。
- **边界层厚度对决定淀积速度有着至关重要的作用。**





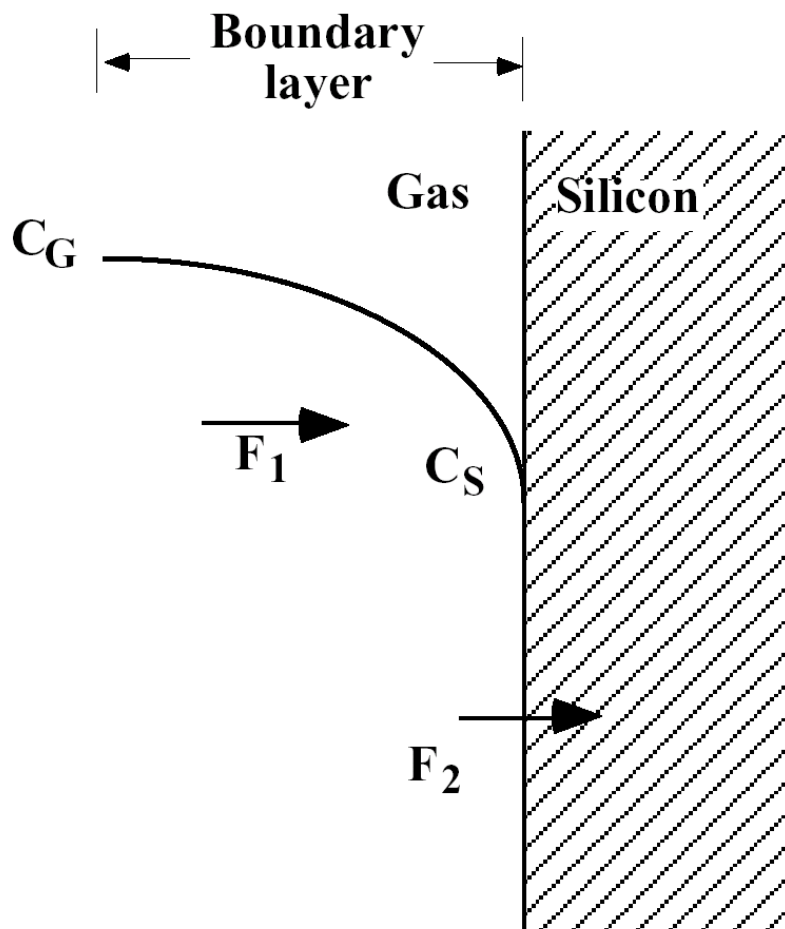
§6.1 CVD模型

控制CVD淀积速度的主要因素

- CVD工艺包括两个过程：边界层中的气相输运过程和硅片表面的化学反应过程。
- 控制CVD淀积速率的两个主要因素为：
 - (1) 反应气体在从主气流到硅片表面的边界层中的气相输运速度；
 - (2) 反应剂在硅片表面的化学反应速度。

§6.1 CVD模型

生长动力学—Grove模型



Grove 模型

生长动力学：

从简单的生长模型出发，用动力学方法研究化学气相淀积，**推导出生长速率的表达式及其两种极限情况。**

F_1 是反应剂分子的粒子流密度； F_2 代表在衬底表面化学反应消耗的反应剂分子流密度。

§6.1 CVD模型

CVD 淀积速率

- 假定边界层中反应剂的浓度梯度为线性近似，则流密度为：

$$F_1 = h_G (C_G - C_S), \quad h_G \text{ 是质量输运系数 (cm/sec)}$$

- 表面的化学反应淀积薄膜的速率正比于 C_S ，则流密度为：

$$F_2 = k_s C_S \quad k_s \text{ 是表面化学反应系数 (cm/sec)}$$

- 平衡状态下， $F_1 = F_2 (= F)$ ，则：

$$C_S = \frac{C_G}{1 + k_s / h_g}$$

§6.1 CVD模型

CVD薄膜淀积速率表达式

- 稳态情况下薄膜淀积速率的表达式:

$$G = \frac{F}{N_1} = \frac{k_s h_g}{k_s + h_g} \times \frac{C_g}{N_1}$$

其中, N_1 为形成单位体积薄膜所需的原子数;

多数CVD过程中, 反应剂被惰性气体稀释, 即反应剂浓度定义为: $C_g = YC_T$, 则:

- Grove模型的薄膜淀积速率的一般表达式:

$$G = \frac{k_s h_g}{k_s + h_g} \times \frac{C_T}{N_1} \times Y$$

其中, C_T 是每立方厘米体积中所有分子的总数, Y 是气体中反应剂的摩尔百分比。

§6.1 CVD模型

结论

$$G = \frac{F}{N_1} = \frac{k_s h_g}{k_s + h_g} \times \frac{C_g}{N_1}$$

- 淀积速率与反应剂浓度 C_g 或反应剂的摩尔百分比 Y 成正比;
- 当 C_g 或 Y 为一确定量时, 淀积速率则由运输系数 h_g 和反应速率系数 k_s 中较小的一个决定。

$$G = \frac{k_s h_g}{k_s + h_g} \times \frac{C_T}{N_1} \times Y$$

§6.1 CVD模型

$$C_s = \frac{C_G}{1 + k_s / h_g}$$

CVD 的两种特殊情况

- 当 $ks \ll hg$ 时: **反应控制**, C_s 趋向于 C_g ;

淀积速率受**表面化学反应速率的控制**, 即输运到表面的反应剂数量远大于表面反应所需要的数量;

- 当 $hg \ll ks$ 时: **扩散控制**, C_s 趋于 0;

淀积速率受**质量输运速率的控制**, 即表面化学反应所需的数量总是大于气相输运到衬底表面的数量;

CVD过程包括气相输运和表面反应两个阶段, **整个淀积过程的速率由最慢阶段的速率决定**, 故:

§6.1 CVD模型

$$G = \frac{k_s h_g}{k_s + h_g} \times \frac{C_T}{N_1} \times Y$$

CVD 过程的两个阶段

由淀积速率受到的不同限制，包括两个阶段：

- 当 $k_s \ll h_g$ 时：反应速率控制阶段

$$G = \frac{C_T k_s Y}{N_1} \quad k_s = k_0 \exp\left(-\frac{E_a}{kT}\right)$$

故其淀积速率与温度成指数关系，对温度特别敏感。

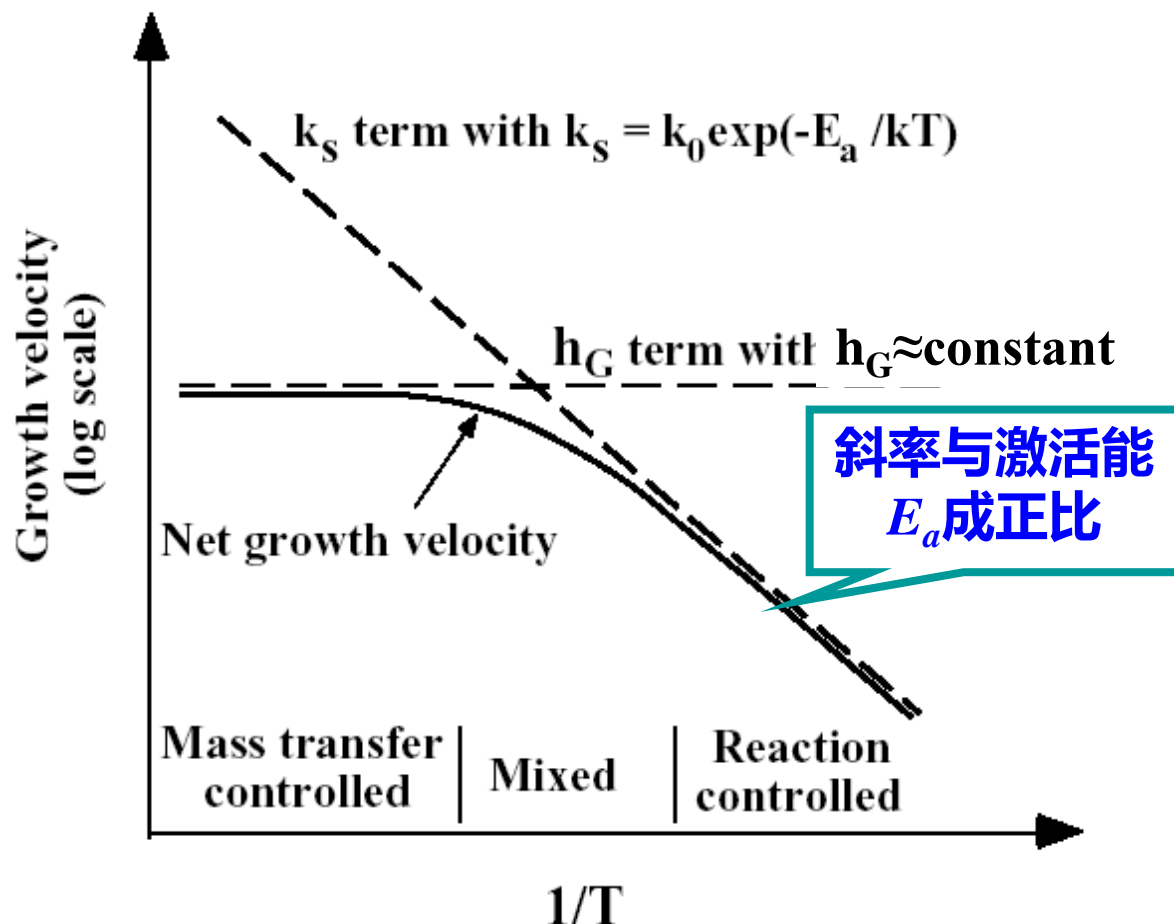
- 当 $h_g \ll k_s$ 时：质量输运控制阶段

$$G = \frac{C_T h_g Y}{N_1}$$

质量输运速率对温度的变化不敏感，故其淀积速率基本不随温度的变化而变化。

§6.1 CVD模型

淀积速率与温度的关系



T 对 k_s 的影响较 h_G 大许多，因此：

- $h_G \ll k_s$ 质量传输控制过程出现在高温区；
- $h_G \gg k_s$ 表面控制过程在较低温度出现。



§6.1 CVD模型

反应速率限制淀积工艺

在较低的反应温度下，淀积速率受到表面化学反应速率的限制，这一区域的工艺称为**反应限制速率淀积工艺**。

在反应速率限制淀积工艺中，淀积速率对温度的变化非常敏感，因此温度是该工艺的一个重要参数，而**温度控制是该工艺的一个重要指标，要求在硅片表面各处保持恒定的温度**。

工作在反应速率限制的CVD系统，必须具有**良好的温度控制和温度均匀性**。



§6.1 CVD模型

质量输运速率限制淀积工艺

温度提高到一定程度，淀积速率由质量输运速率控制，这一区域的工艺称为**质量输运速率限制淀积工艺**。

这种淀积工艺对温度不敏感，因而温度不再是主要参数，而**反应剂气体的浓度成为控制淀积速度的主要参数**，主要和**反应腔体几何形状**有关。

工作在质量输运限制的CVD系统，必须具有**良好的流量控制和腔体几何形状设计**。



§6.1 CVD模型

淀积速率与气流速率的关系

由质量输运速率限制的**薄膜淀积速率**与**主气流速率 U_m 的平方根成正比**，因而，**增加气流速率可以提高淀积速率**。

但当**气流速率持续上升**，**薄膜淀积速率最终会达到一个极大值**，之后就不再随气流速率的变化而变化了，此时**淀积速率**转为受表面化学反应速率的限制，其**与温度成指数关系**。



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

§ 6.5 CVD质量测量与检查



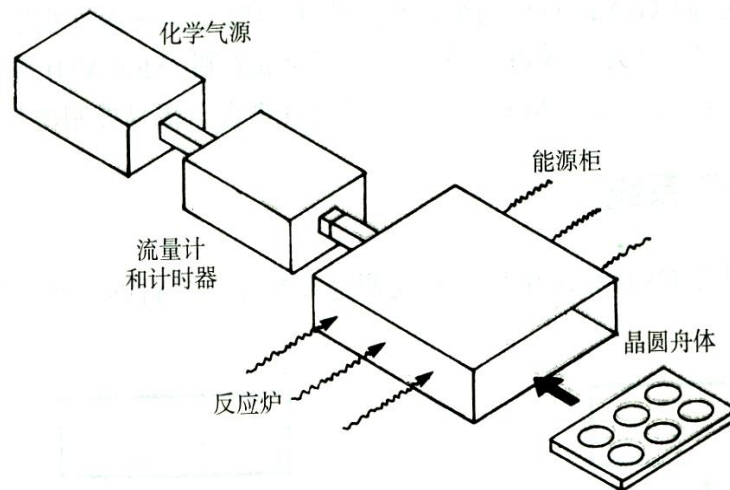
§6.2 CVD系统

- CVD系统的组成
- CVD技术（系统）的分类
- 常用CVD技术（系统）

§6.2 CVD系统

CVD系统的基本组成

- 反应源：气态源和液态源；
- 气路系统：气体输入管道、阀门等；
- 流量控制系统：直接控制气流流量；
- 反应室或反应腔
- 基座加热及控制系统：电阻丝、石墨；
- 温度控制及测量系统等

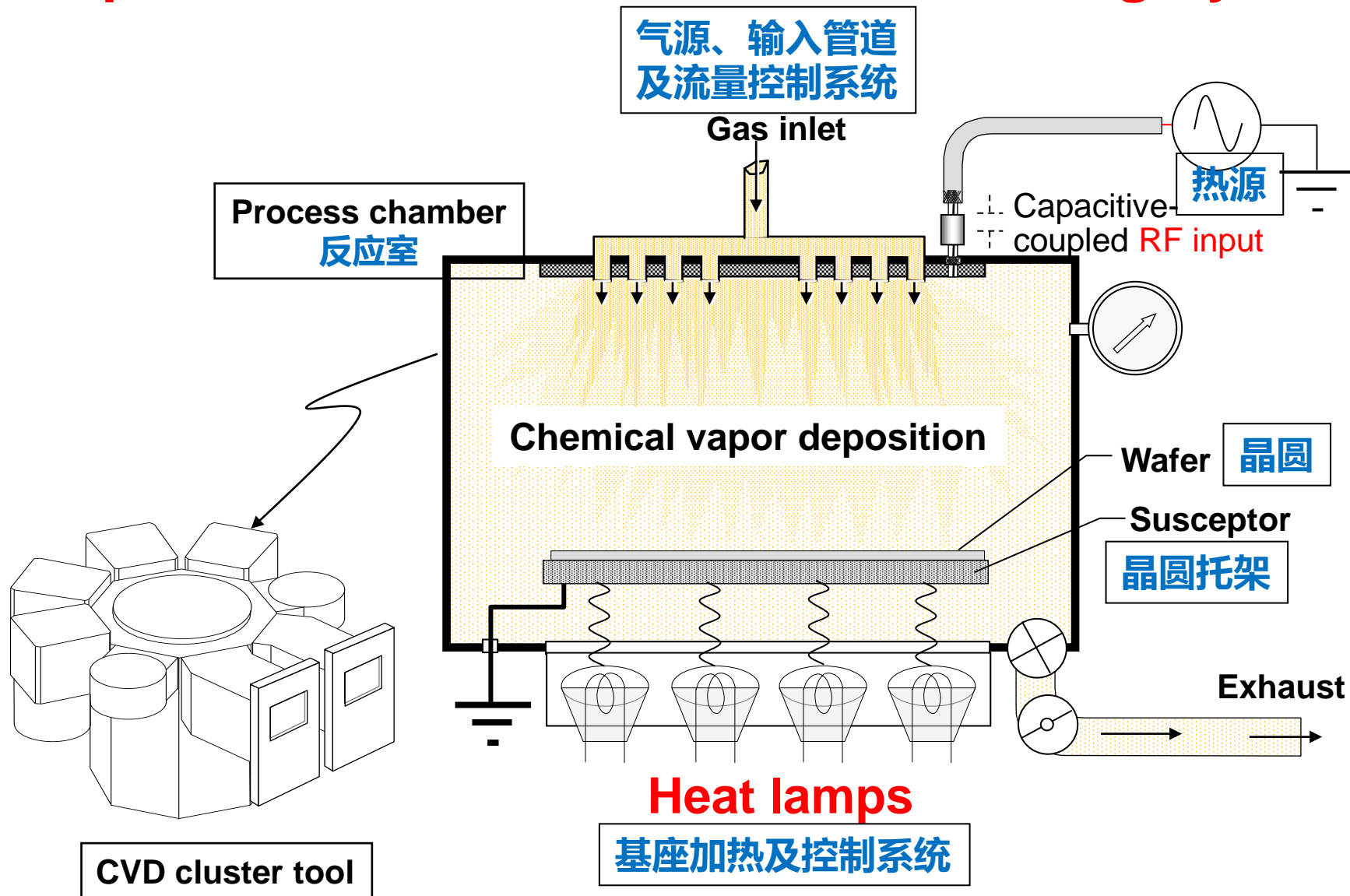


基本CVD系统示意图

完整的生产系统还包含相应的清洗和承载区间。

§6.2 CVD系统

Simplified Schematics of CVD Processing System





§6.2 CVD系统

CVD系统

■ 液态源的优势：

早期使用气态源，现开始使用液态源。

- 安全：气压小，不易泄露；
- 淀积的薄膜特性好。

■ 流量控制系统：位于气体源和反应室之间。

- 质量流量计：精确控制气体流量 (ml/s)；
- 阀门：控制气体输运。

■ 加热系统&晶圆托架：

大多数反应需要一定的能量加热反应室或晶圆；
反应室和热源不同，托架的构造和材料也不同。



§6.2 CVD系统

CVD技术(系统)分类 1/2

- 根据**淀积温度**分：
 - 低温CVD (LT~): 200 ~ 500°C;
 - 中温CVD (MT~): 500 ~ 1000°C
 - 高温CVD (HT~): 1000 ~ 1300°C
- 根据**反应腔中的压力**分: (常用此分法)
 - 常压CVD (APCVD): 一个大气压, 101KPa;
 - 低压CVD (LPCVD): 100Pa左右;
- 根据**反应器是否加热**分为:
 - 热壁反应、冷壁反应



§6.2 CVD系统

CVD技术(系统)分类 2/2

- 根据使用的**能量源**分为：
 - **热辐射**CVD
 - **等离子体**CVD (**PECVD**): 既是低温($100\sim 400^{\circ}\text{C}$), 又是低压 (与LPCVD同)
- 按**反应器形状**分:
 - 立式 (又分为钟罩式和桶式)、卧式



§6.2 CVD系统

常用CVD技术(系统)

- 常压化学气相淀积 APCVD
- 低压化学气相淀积 LPCVD
- 等离子化学气相淀积 PECVD



§6.2 CVD系统

常压化学气相淀积

Atmospheric Pressure CVD(APCVD)

- **定义**：在1个大气压下进行化学气相淀积；
- **反应机制**（淀积机理）：**质量输运控制**(过程)；
反应器设计必须保证有适量的反应物到达系统中
每片硅片：**高温淀积，硅片需水平放置。**
- **优点**：淀积速率高(1000Å/min)，操作简便；
缺点：产率低，易污染，薄膜均匀性差；
- **主要应用**：早期主要用于**厚介质层和硅外延层淀积**，
如 SiO_2 、 Si_3N_4 ；O₃-TEOS APCVD广泛用于STI和
PMD(Pre-metal dielectric) 。



§6.2 CVD系统

Question

A semiconductor manufacturer has its R&D lab on the coast near sea level and one of its manufacturing fabs on a high altitude plateau. It was found that the APCVD processes developed in the R&D lab couldn't directly apply in that particular fab. Why?



§6.2 CVD系统

两种APCVD系统

- **水平式反应系统（水平管—热感应式APCVD）**

反应器使用水平的石英管，硅片放在一个固定的**楔形基座**上。

反应激活能可为电阻丝提供的辐射热能，或为射频线圈加热基座供给的热能。

主要应用：二极管器件中硅外延膜的淀积。

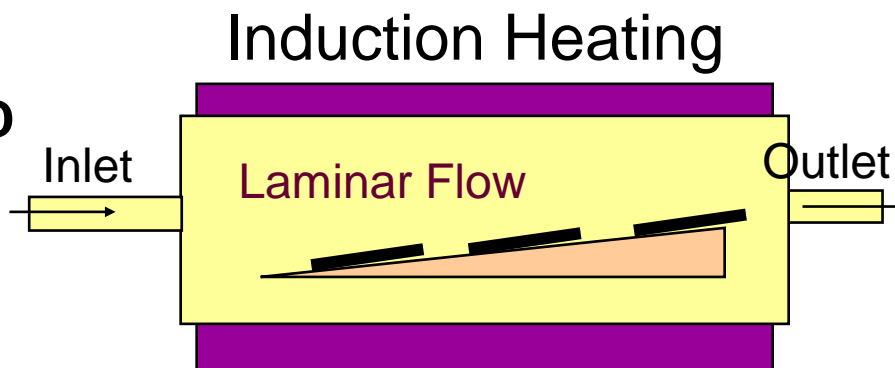
- **连续淀积APCVD系统（连续传导加热APCVD）**

设备采用一传输装置来传送硅片，使之通过流动在反应器中部的反应气体。

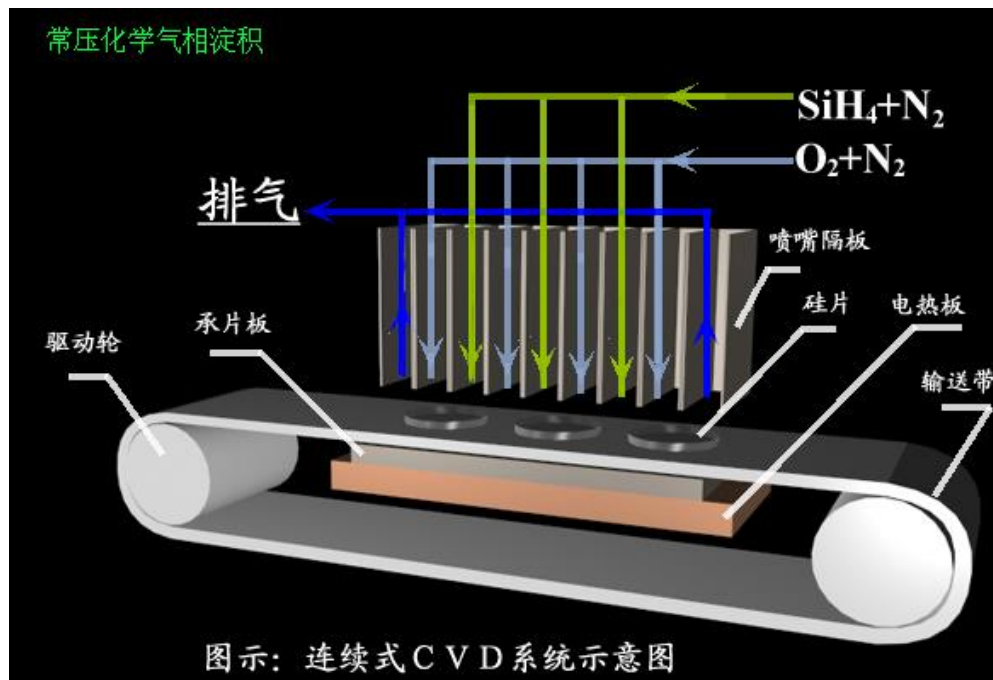
§6.2 CVD系统

APCVD系统

冷壁感应式楔形基座APCVD



连续式APCVD系统





§6.2 CVD系统

影响薄膜淀积的主要因素

常压CVD系统的均匀性和工艺控制依赖于系统中气流的动态特性和温度控制。

- 影响薄膜淀积的均匀性和阶梯覆盖性的因素之一：
反应室内分子的平均自由程，自由程越长，薄膜淀积的均匀性越好；
- 决定平均自由程大小的主要因素是**系统内的压力**，降低反应室内的压力可以增加平均自由程从而增加薄膜的均匀性，也就降低了淀积温度。



§6.2 CVD系统

低压化学气相淀积

Low Pressure CVD (LPCVD)

- **定义**：系统工作在较低的压强下(一般在100Pa以下)进行化学气相淀积的方法；
- **反应机制**：表面反应控制(过程)；

反应器内的气流条件并不重要，允许反应腔设计优化以得到更高的产量；只要严格控制温度，可得到淀积均匀的膜。
- **优点**：低成本，高产量，更好的膜特性；
- **缺点**：相对低的淀积速率，相对高的工作温度；
- **主要应用**：广泛用于无定形钝化膜及多晶硅薄膜的淀积，如Poly Si、 SiO_2 、 Si_3N_4 、PSG、BPSG及W等。



§6.2 CVD系统

LPCVD的反应机制

由于低压，LPCVD反应中的边界层距硅片表面更远

- 边界层分子密度低；
- 气体分子容易通过边界层扩散，且气体的扩散速率大大提高；
- 加快了反应剂输运到衬底表面的速度，即硅片表面有足够的反应气体分子；
- 在中等真空度（约0.1~ 5 Torr）下，LPCVD是由反应速率限制的。



§6.2 CVD系统

LPCVD好的薄膜均匀性

- LPCVD是**反应速度限制**，故只要**严格控制温度**，就可在大量硅片表面淀积均匀的膜；
- LPCVD中发生大量的碰撞，淀积的材料无序撞击硅片表面，从而有助于在高的深宽比台阶和沟槽上填充均匀的膜，故有优良的台阶覆盖能力。
- 故，允许反应腔的设计优化以保证得到更高的产量。



§6.2 CVD系统

LPCVD 的主要优点

- 较低的反应温度;
- 良好的阶梯覆盖和均匀性;
- 增加产率—晶圆可直插放置许多片(100-200), 降低了晶圆在微粒中的暴露及成本;
- 对气体流动的动态变化依赖性低;
- 气相反应中微粒的形成时间较少;
- 反应可在标准的反应炉中完成, 但必须用真空泵。

总的来说, 低压CVD系统具有更低的成本、更高的产量及更好的膜性能, 因此应用更为广泛。



§6.2 CVD系统

LPCVD反应器分类

根据反应器是否加热，LPCVD可分为两类：

■ 热壁系统

热壁系统不仅加热晶圆及晶圆托架，还加热反应器的侧壁，反应遍布整个反应器。

故热壁系统具有均匀的温度分布和降低对流效应的优点；但侧壁上会有淀积物。

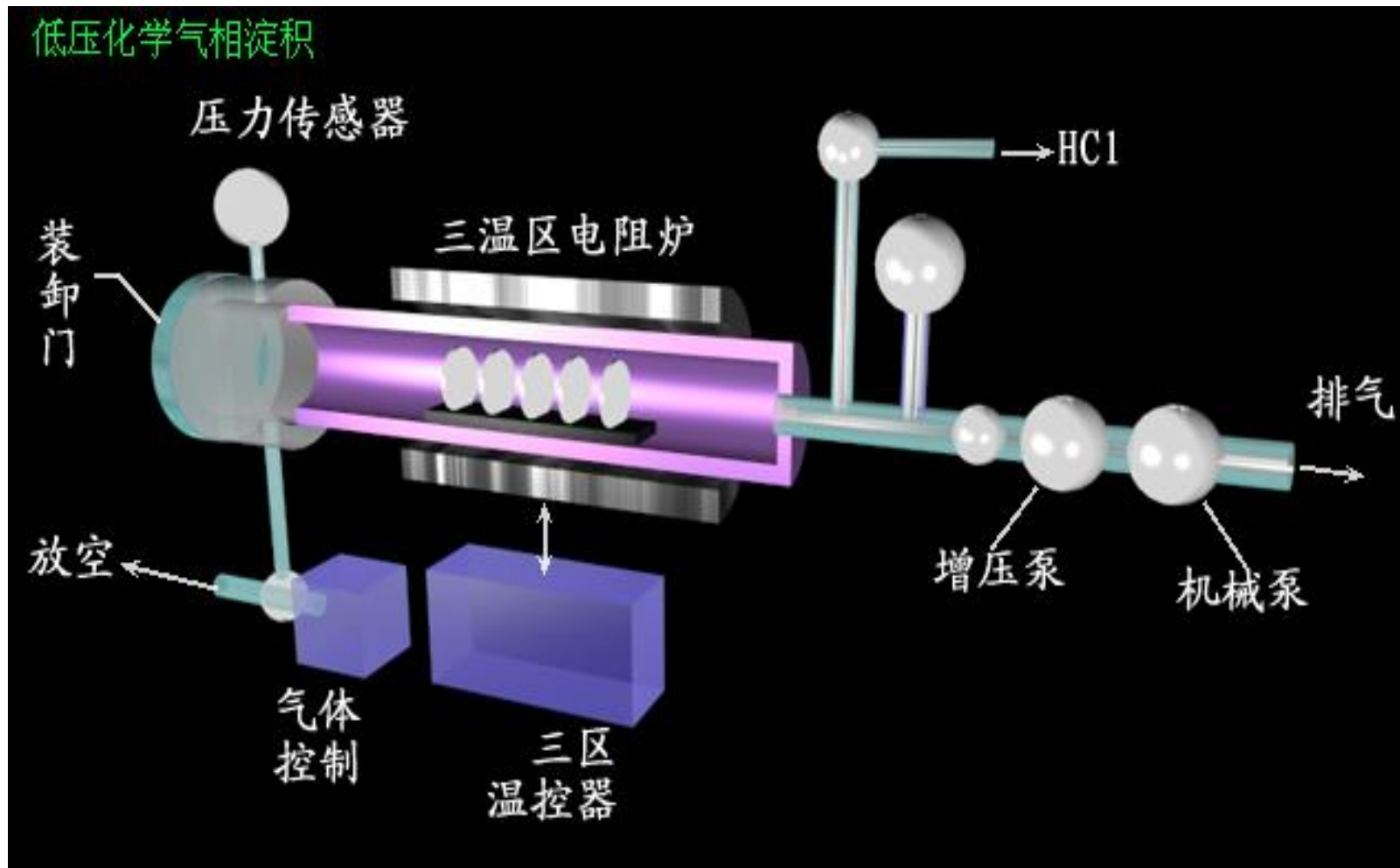
■ 冷壁系统

只加热晶圆及晶圆托架，而反应室侧壁温度较低没有足够能量发生淀积反应。

能降低反应物在壁上淀积。

§6.2 CVD系统

普通LPCVD系统方框图



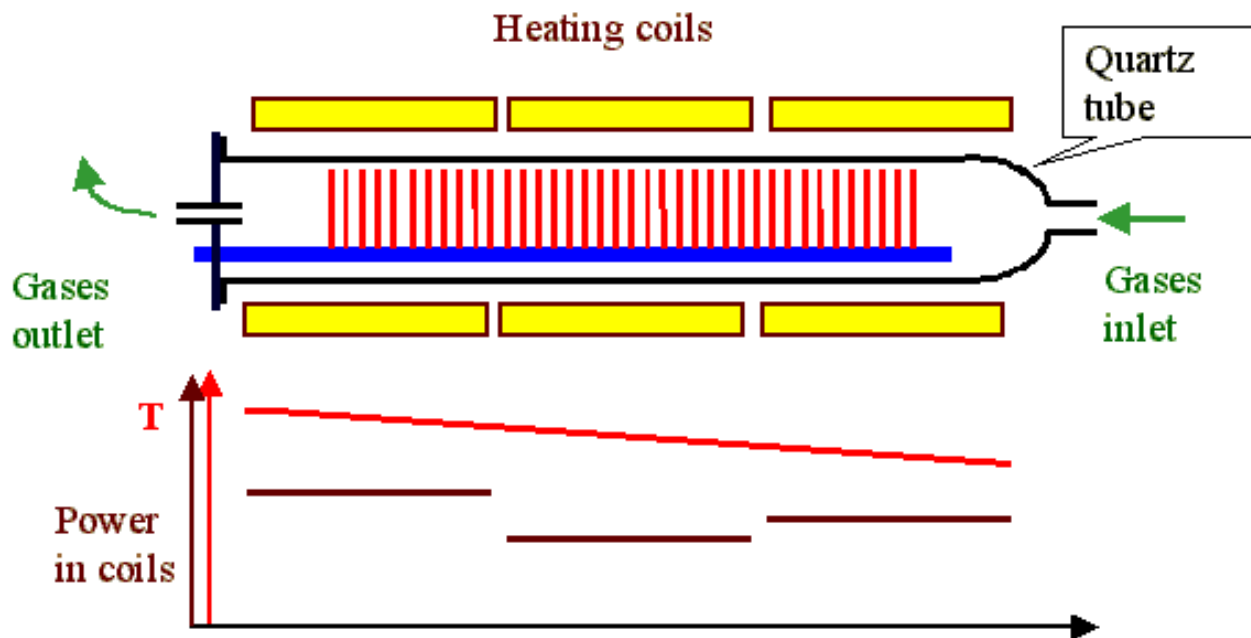
§6.2 CVD系统

标准LPCVD卧式系统



§6.2 CVD系统

Gas depletion in LPCVD reactor



气缺现象是指当气体反应剂被消耗而出现的由于反应剂浓度改变导致的不同位置的膜厚度不同的现象。尤其在只有一端输入的反应室中非常显著。

原因：在只有一端输入的反应室中，靠近入口处的硅片对应的是较高的反应剂浓度；而沿气流方向因副产物的产生也会降低了反应剂的浓度。



§6.2 CVD系统

减轻气缺现象的方法

- **调整反应器的温度：**

将反应腔中**沿水平方向的温度逐步提高**(5°C~25°C)，补偿浓度不均匀造成的速度差异。

- **采用分布式的气体入口—分段进气：**

反应剂气体通过一系列入口注入到反应腔中。

- **增加反应室中的气流速度：**

靠近入口处的淀积速率不变，但消耗比例降低了，更多的反应剂气体能输运到下游。



§6.2 CVD系统

等离子体化学气相淀积

PCVD: Plasma CVD

为了适应在非常低的衬底温度下的薄膜淀积，采用**非热能源**来驱动CVD反应，最主要的非热能源是**RF等离子体**。

在**真空腔**中施加射频功率，由射频引入的辉光放电或其他等离子体产生源，在淀积气体内产生等离子体；

PCVD工艺主要是**依赖于等离子体的能量来触发并维持CVD淀积所需的化学反应**。

与LPCVD工艺相比，其系统反应压强可相比拟，但反应温度远低于LPCVD。



§6.2 CVD系统

PCVD/PECVD

- **定义**： RF激活气体分子（等离子体），使其在低温（室温）下发生化学反应，淀积成膜进行化学气相淀积的方法；
- **反应机制**： 表面反应控制(过程)；
- **优点**： 温度低（200 - 350℃），膜特性好(附着性、台阶覆盖、高深宽比间隙填充能力、针孔和空洞密度、电学特性)，更高的淀积速率；
- **缺点**： 产量低，有颗粒污染；
- **主要应用**： 当前ULSI中最主要的CVD技术，在填充小几何尺寸的结构和高深宽比间隙方面有非常好的性能，主要用来淀积绝缘层。



§6.2 CVD系统

等离子体CVD的优点

- **更低的工艺温度**（250°C~450°C）；
 - 对高深宽比的间隙有**较好的填隙能力**；
 - 低温与低压的结合，提供了**良好的薄膜均匀性**和生产能力；
 - 淀积膜对硅有**优良的粘附力**；
 - 高的淀积速率；
 - 少的针孔和空洞，故有**高的膜密度**；
 - 工艺温度低，故应用范围较广。
- 故，是**目前最主要的化学气相淀积系统之一**。



§6.2 CVD系统

等离子体CVD的类型

- **等离子体增强CVD (PECVD: Plasma-enhanced CVD)**

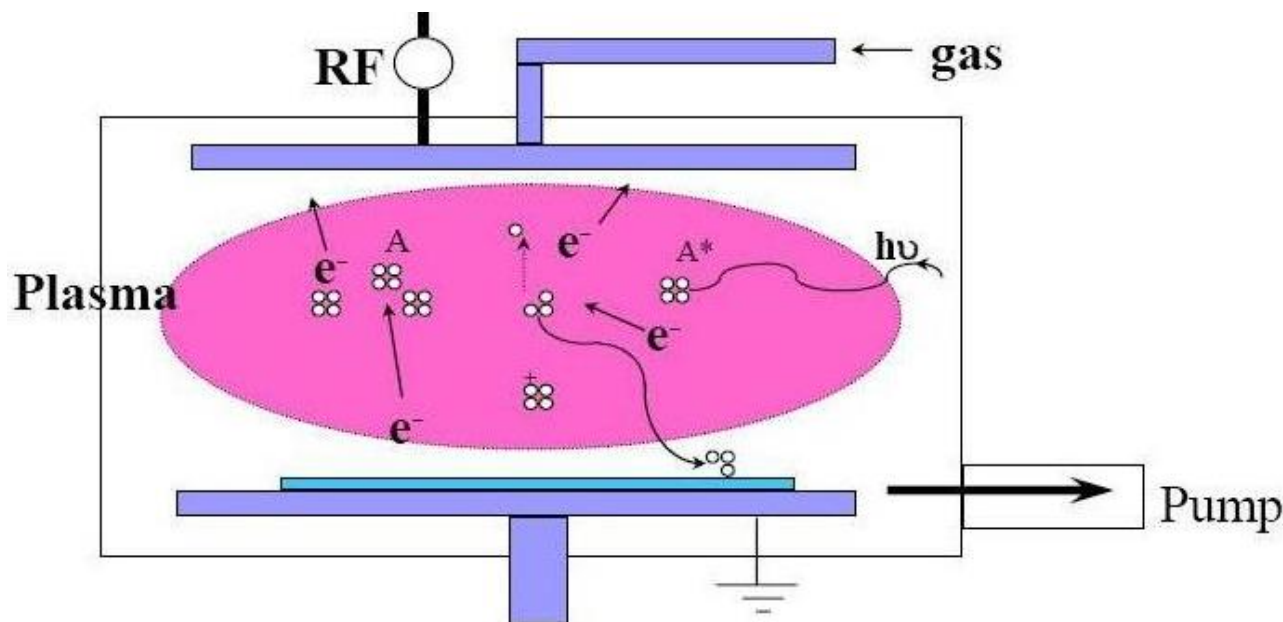
利用离子轰击表面，与反应气体分子碰撞，这些分子分解成次生物质，吸附在基片表面上，并发生化学反应生成薄膜。

- **高密度等离子体CVD (HDPCVD: High Density Plasma Deposition Chamber)**

等离子体在低压下以高密度混合气体的形式直接接触反应腔中硅片的表面。

§6.2 CVD系统

PECVD



PECVD是在**低压气体上施加一个高频电场**，使气体电离，**产生等离子体**。等离子体中的电子和离子，**在电场作用下**，不断旋转和运动，获得能量而被加速。**这些高能粒子与反应气体分子、原子不断发生碰撞**，使反应气体电离或被激活成性质活泼的活性基团，**高化学活性的反应物可使成膜反应在较低温度下进行**。



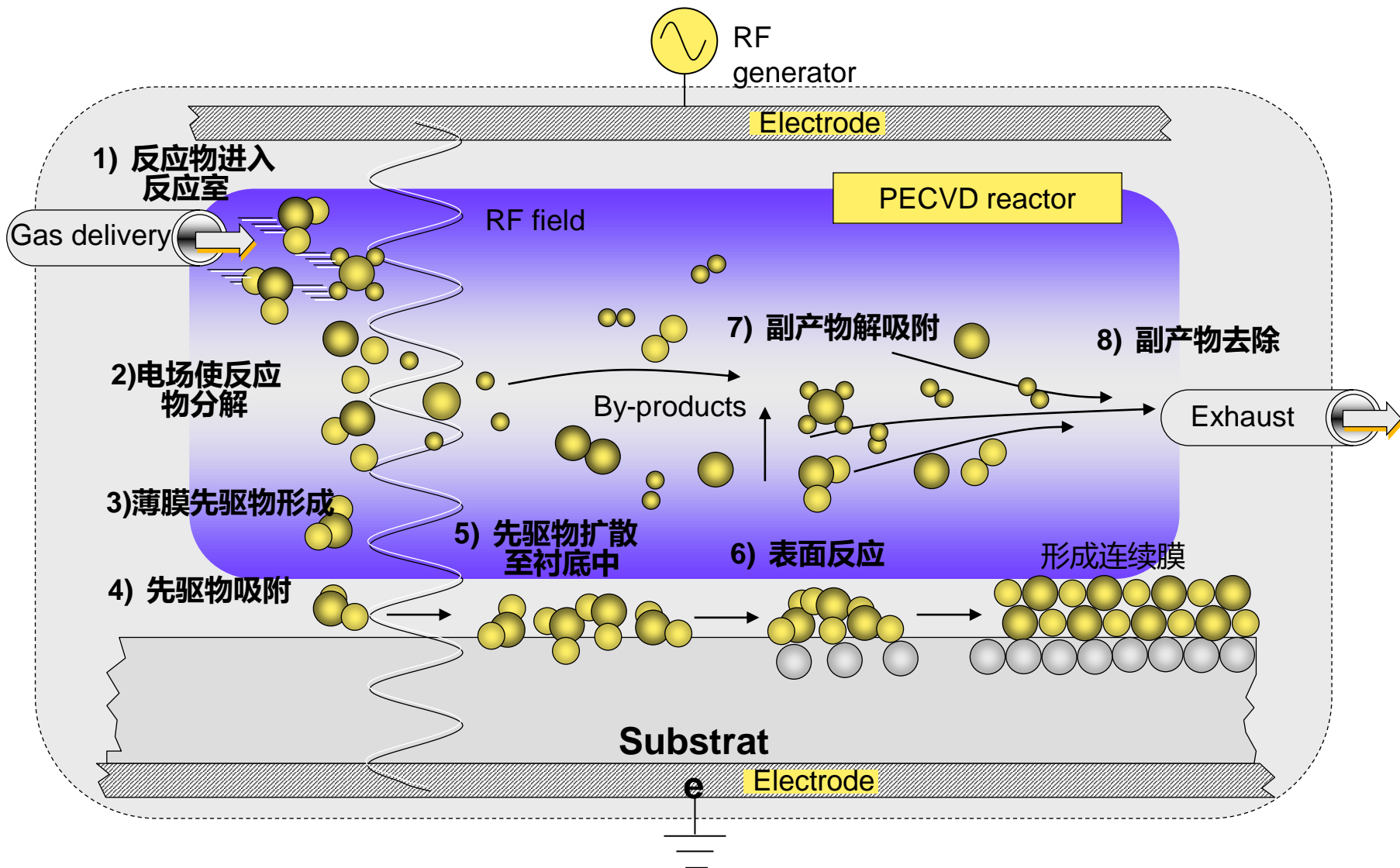
§6.2 CVD系统

PECVD原理

等离子体中的反应物是化学活性较高的离子或自由基，而且衬底表面受到离子的撞击也会使得化学活性提高。这两项因素都可促进基板表面的化学反应速率，因此PECVD在较低的温度即可沉积薄膜。

§6.2 CVD系统

PECVD中膜的形成示意图





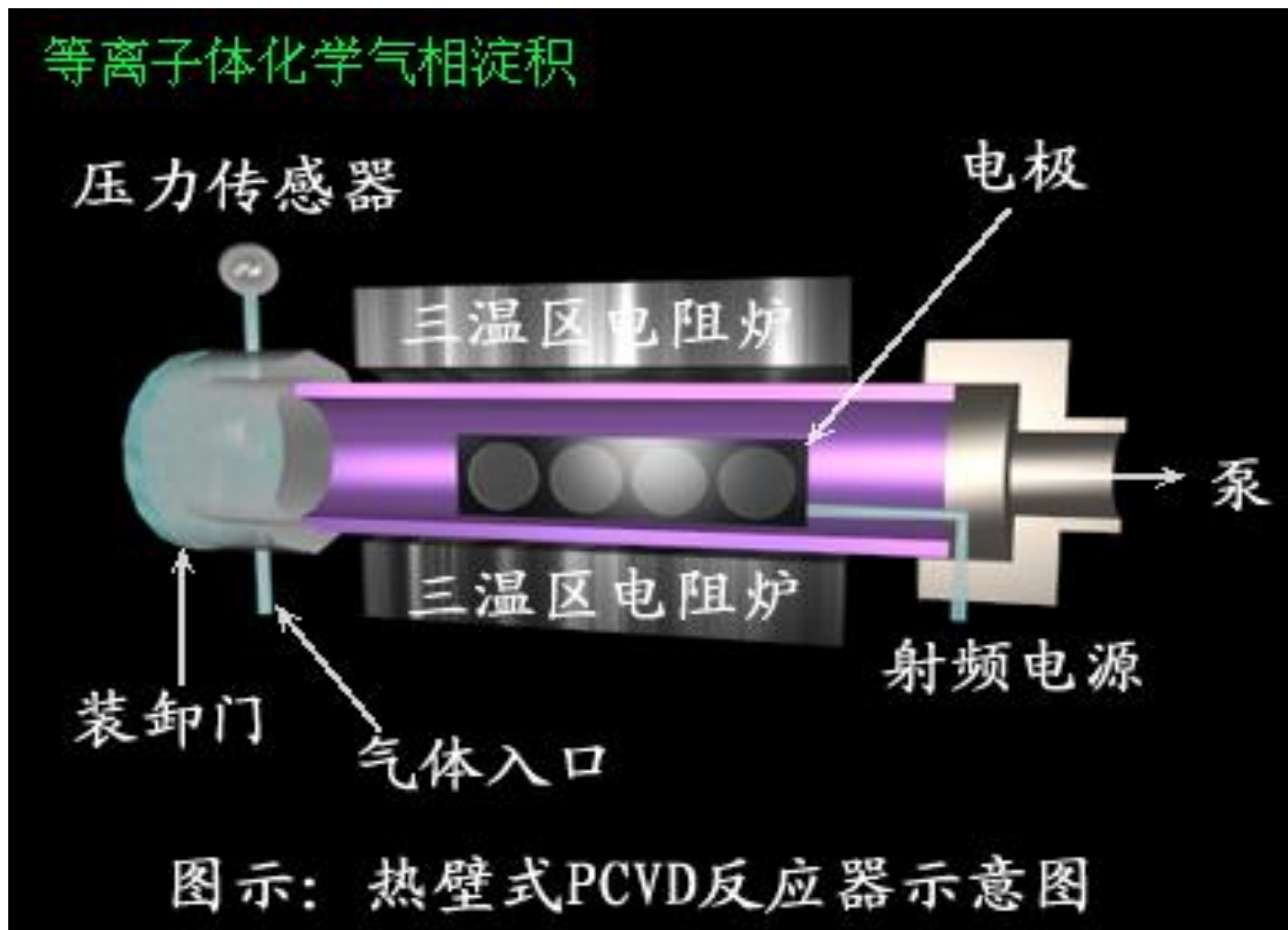
§6.2 CVD系统

PECVD中膜的形成过程

- 等离子体中的电子获得足够高的能量，与气体分子发生碰撞，使气体分子分解；
- 分解出的活性基团不断吸附在硅片表面；
- 吸附在表面的活性基团发生化学反应，在硅片表面形成薄膜；
- 在发生表面反应的同时，还会进一步沿表面扩散。

§6.2 CVD系统

热板式PECVD反应器的结构示意图



§6.2 CVD系统

CVD反应器及其主要特点

工艺	优点	缺点	应用
APCVD (常压 CVD)	反应简单 淀积速度快 低温	台阶覆盖能力差, 有颗粒沾污, 薄膜 均匀性差, 低产出 率	低温二氧化硅 (掺杂或不掺杂).
LPCVD (低压 CVD)	高纯度和均匀性, 一致的台阶覆盖能 力, 大的硅片容量	高温, 低的淀积速 率, 要求真空系统 支持	高温二氧化硅 (掺杂 或不掺杂), 氮化硅、 多晶硅等
等离子体辅助 CVD: ▪ 等离子体增强 CVD (PECVD) ▪ 高密度等离子体 CVD (HDPCVD)	低温, 快速淀积, 好的台阶覆盖能 力, 好的间隙填充 能力	要求 RF 系统, 高 成本, 有颗粒沾污	高的深宽比间隙的填 充, ILD, 钝化(Si_3N_4).



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

§ 6.5 CVD质量测量与检查



§6.3 淀积膜

典型薄膜的CVD

- 半导体薄膜：多晶硅、外延硅
- 绝缘体薄膜：氧化硅、氮化硅
- 导体薄膜：钨、铝

§6.3 淀积膜

多晶硅的作用

多晶硅是当前器件制造的重要材料，替代金属铝作为**MOS器件的栅极**，使MOS器件性能得到很大提高，且采用硅栅技术可以**实现源漏区自对准离子注入**，使MOS集成电路的集成度得到很大提高。

其他用途：

- SRAM器件中的负载电阻、沟槽填充；
- EEPROM中的多层聚合物、接触阻隔层；
- 双极型器件的发射极；
- 硅化物金属配置中的一部分等。

§6.3 淀积膜

多晶硅的淀积

多晶硅常用LPCVD方法淀积，通过热分解硅烷利在硅片上生长多晶硅薄膜。

- 工艺(方法): LPCVD热分解; (常用)
- 反应气体: 低压反应用纯硅烷, 或含量为20%的硅烷和氮气或氢气的混合气体。
- 工艺条件: 热壁式LPCVD反应室,
淀积温度580~650 °C
淀积压强0.2~1.0TPa
- 反应方程:
$$SiH_4 \rightarrow Si + 2H_2$$

§6.3 淀积膜

Different thin film textures

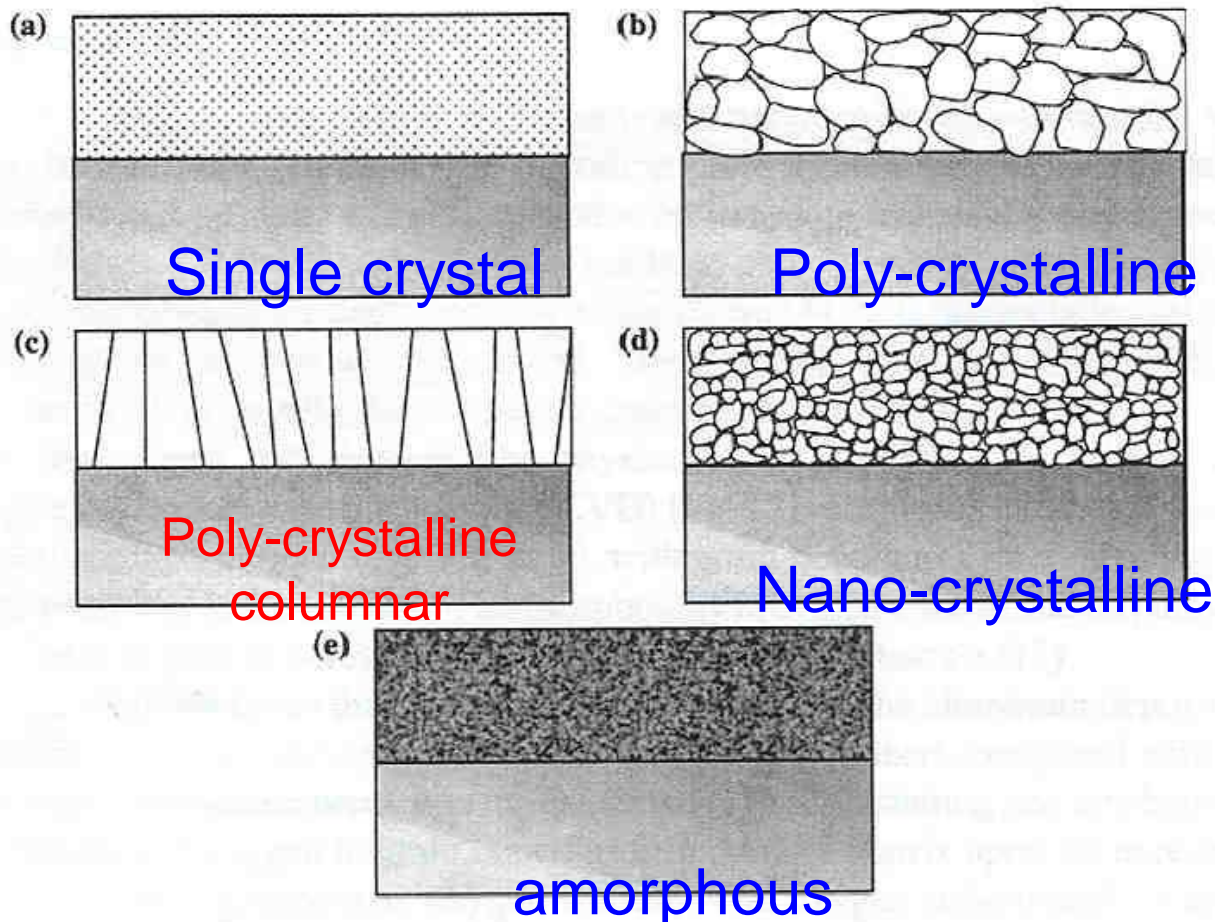


Figure 1 Liner microstructure can be categorized as (a) single crystal, (b) polycrystalline, (c) polycrystalline columnar, (d) nano-crystalline, and (e) amorphous.



§6.3 淀积膜

外延硅薄膜

通过有效控制化学反应剂，正确设置系统参数，

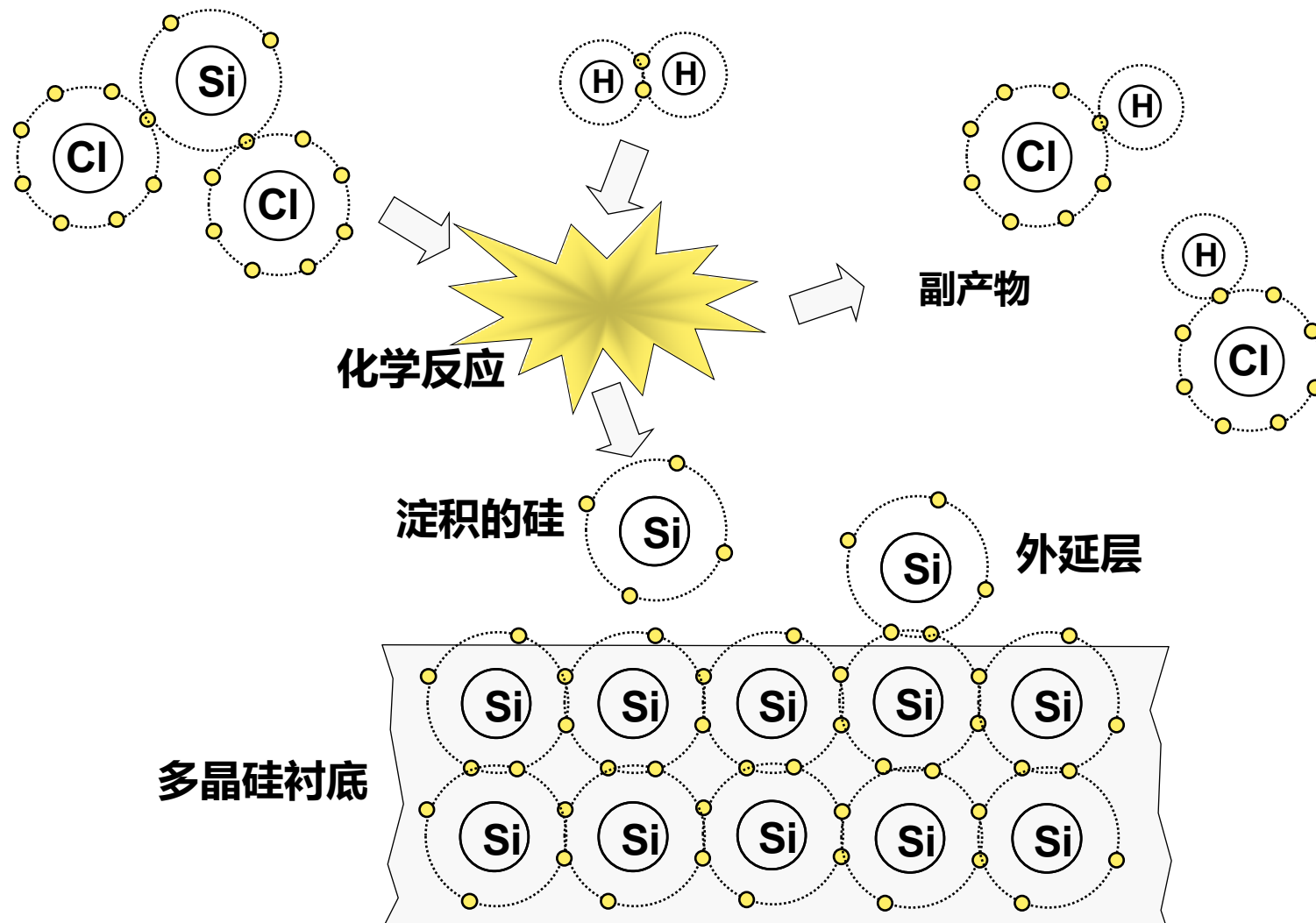
- 淀积原子具有足够能量到达晶圆表面，并在其表面游动；
- 将其自身的排列方向调整到与晶圆的晶向相一致；
- 形成与晶圆晶向和结构相同的外延层。

其在当前的IC制造中的主要应用为：

- 用于CMOS电路的晶圆；
- 作为双极型晶体管的集电极。

§6.3 淀积膜

外延生长硅





§6.3 淀积膜

外延硅的淀积方法

- **气相外延 (VPE)**: 最常用的硅外延方法, 高温CVD;
- **分子束外延 (MBE)**: 淀积GaAs异质外延层的主要方法, 也可淀积外延硅; 高真空条件, 中温;
- **金属有机CVD (MOCVD)**: 淀积化合物半导体外延层, 如低温下用有机金属源淀积GaAs; 通常不用作硅外延; VPE的一种。



§6.3 淀积膜

气相外延 (VPE)

硅片制造中最常用的外延方法。

- 外延气源:

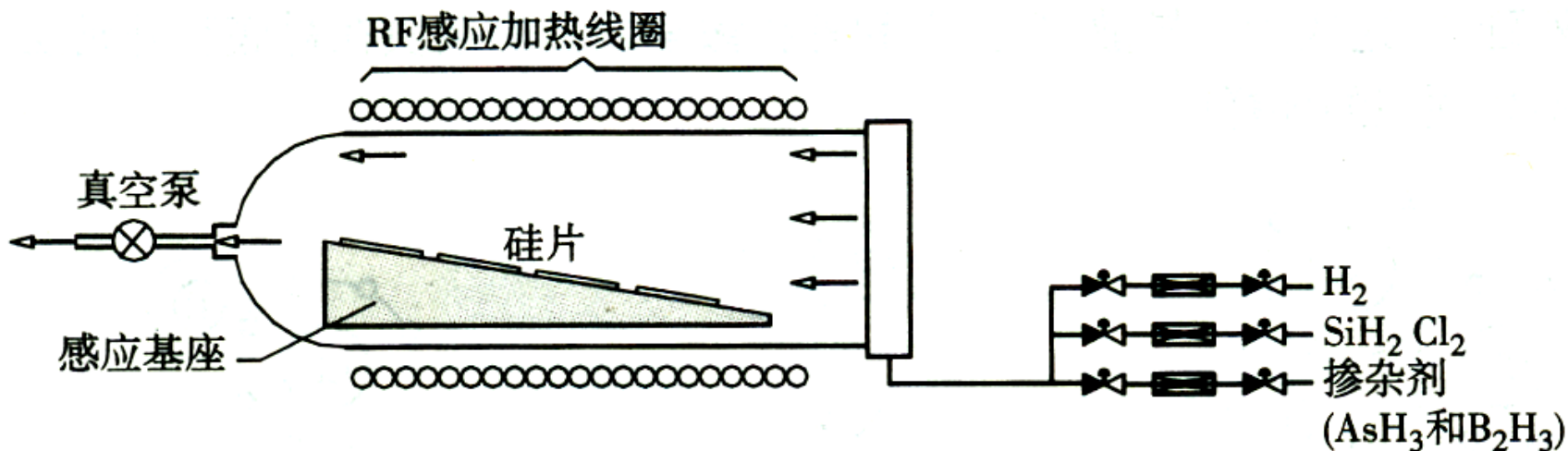
SiCl_4 , SiH_2Cl_2 (DCS), SiHCl_3 (TCS) 及辅助气体 H_2

- 淀积温度: $1050^\circ\text{C} \sim 1250^\circ\text{C}$

高温环境提供了驱动硅片表面发生化学反应所需的热能。

§6.3 淀积膜

气相外延过程及示意图



- (1) 硅片进入反应腔之前，通入氮气或氢气净化
- (2) 然后通入HCl;
- (3) 反应气体 SiH_xCl_{4-x} 及掺杂气体引入反应腔中;

此时硅片已加热到反应所需温度，一旦反应物和掺杂气体进入反应腔，就会产生化学和物理反应并淀积掺杂的外延层。



§6.3 淀积膜

淀积绝缘层膜

用CVD法淀积的薄膜，最常用作器件或电路中的**绝缘体或绝缘介质层**。

最常见的两种：**二氧化硅**和**氮化硅**



§6.3 淀积膜

CVD淀积的氧化硅膜用途

- 用作覆盖整个晶圆的最终一层钝化膜；
- 作为多层金属结构的中间绝缘层以及多晶硅和金属间的绝缘层；
- 掺杂阻挡层；
- 扩散的有源区隔离区；
- 硅栅结构中的主要组成部分。



§6.3 淀积膜

氧化硅的淀积方法

由于氧化硅用途的多样性，因而**不同作用的氧化膜的工艺和质量也不同**，主要是根据不同的淀积系统、反应气体及淀积温度来区分的。

- 按淀积系统：

APCVD、**LPCVD**和**PECVD**

- 按淀积的温度范围：

低温CVD淀积(**300°~450°C**)和**中温CVD淀积**(**650°~750°C**)



§6.3 淀积膜

氮化硅的作用

氮化硅也是一种无定形的绝缘材料，其在IC中的主要用途为：

- 最终的钝化层和保护层；
- 选择性氧化的掩蔽层；
- DRAM电容中O-N-O叠层介质中的绝缘层；
- MOSFET中的侧墙；
- 浅槽隔离CMP的停止层；

注意：氮化硅不用作导体间的绝缘层。



§6.3 淀积膜

氮化硅的淀积

根据不同的需要选择不同的方法淀积氮化硅，常用的淀积方法为：

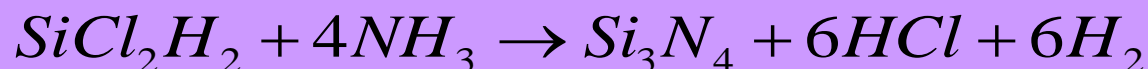
- **LPCVD**淀积 Si_3N_4
- **PECVD**淀积 Si_3N_4



§6.3 淀积膜

LPCVD淀积Si₃N₄

- 反应气体: 二氯二氢硅($SiCl_2H_2$)和氨气(NH_3);
- 反应条件: 低压, 淀积温度700°C~800°C ;
- 反应系统: LPCVD系统;
- 反应方程:





§6.3 淀积膜

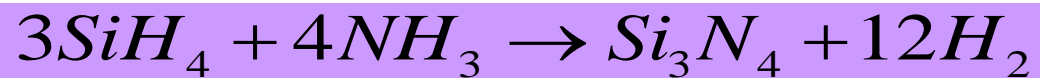
淀积膜的主要特点

- **用途：** 选择氧化的掩蔽层和DRAM电容的介质层；
- **特点：**
 - **具有良好的台阶覆盖能力和高的均匀性，且有较高产量；**
 - **常含有大量的氢，可使膜的特性蜕化；**
 - **工艺中总反应压力、反应剂浓度、淀积温度和温度梯度等，都是影响膜质量的重要因素；**
 - **淀积速率随总压力的增加或 $SiCl_2H_2$ 与氨气的分压的增加而增加。**

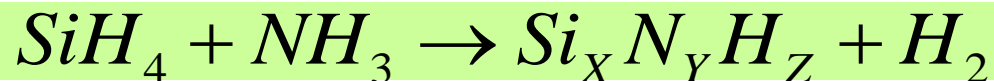
§6.3 淀积膜

PECVD淀积Si₃N₄

- 反应气体：硅烷(SiH_4)，氨气(NH_3)或氮气(N_2)；
- 反应条件：
氩气等离子体状态下，低温200°C~400°C；
- 反应系统：PECVD系统；
- 反应方程：



或：



或：



§6.3 淀积膜

淀积膜的主要特点和用途

■ 特点:

- **淀积温度低**, 可与低熔点金属兼容;
- 膜的应力较大, 会导致膜下面的金属产生空洞和开裂;
- **膜的组成为非化学计量比**, 其中**含有大量的氢**。氢一方面可使膜应力减小, 另一方面又可**使膜的特性蜕化**。

- #### ■ 用途:
- 最终的表面钝化层; 浅槽隔离和硅栅自对准接触中的掩膜层。

§6.3 淀积膜

各种类型的CVD系统及主要特点

工艺	优点	缺点	应用
APCVD (常压 CVD)	反应简单, 淀积速度快, 低温	台阶覆盖能力差, 有颗粒沾污, 低产出率	低温 SiO_2 (掺杂或不掺杂)
LPCVD (低压 CVD)	高纯度和均匀性, 一致的台阶覆盖能力, 大的硅片容量	高温, 低的淀积速率, 需要更多的维护, 要求真空系统支持	高温 SiO_2 (掺杂或不掺杂)、 Si_3N_4 、多晶硅、W、 WSi_2
等离子体辅助 CVD ● 等离子体增强 CVD (PECVD) ● 高密度等离子体 CVD (HDPCVD)	低温, 快速淀积, 好的台阶覆盖能力, 好的间隙填充能力	要求 RF 系统, 高成本, 压力远大于张力, 化学物质 (如 H_2) 和颗粒沾污	高的深宽比间隙的填充, 金属上的低温 SiO_2 , ILD-1, ILD, 为了双镶嵌结构的铜籽晶层, 钝化 (Si_3N_4)



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

§ 6.5 CVD质量测量与检查



§6.4 CVD中的掺杂

举例两类：

多晶硅掺杂

二氧化硅掺杂

**多晶硅掺杂主要是改变材料的电学性能，
而二氧化硅掺杂主要是改变或调整其物理特性：**

- **改善SiO₂钝化膜的保护特性**
- **可以得到高度平坦化的工艺**



§6.4 CVD中的掺杂

CVD淀积的氧化硅

CVD淀积的氧化膜**结构和化学计量上**热生长的氧化膜：
淀积的氧化物具有较低的密度和不同的机械性能。

改进方法：

- **高温热处理**：回流技术
→ 淀积的氧化硅膜在结构和性能上接近热氧化膜
- **薄膜掺杂**：在淀积的膜中加入特定的杂质
→ 对参数有较大的影响

作用：改善相应的保护特性和流动性，或作掺杂源。



§6.4 CVD中的掺杂

硅玻璃

掺杂的氧化硅称为**硅玻璃**，二氧化硅原有的有序网络结构，由于硼磷杂质的加入而变得疏松，在高温条件下某种程度上具有像液体一样的流动能力。

因此BPSG薄膜具有卓越的填孔能力，并且能够提高整个硅片表面的平坦化，从而为光刻及后道工艺提供更大的工艺范围。



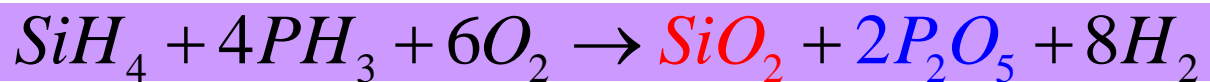
§6.4 CVD中的掺杂

氧化硅掺杂

■ 氧化硅中掺磷——磷硅玻璃(PSG)

淀积氧化硅的过程中，反应气体中加入磷烷 PH_3 ，合成磷硅玻璃。

该工艺是在淀积的工艺中同时完成的，故其工艺方法和工艺条件与淀积氧化硅的工艺相同。



APCVD或LPCVD，低温：250°C-450°C

再在700°C-1000°C内进行热处理；

HDPCVD，以 Ar_2 ， O_2 ， SiH_4 和 PH_3 混合气体
工艺温度：600°C-650°C。

§6.4 CVD中的掺杂

氧化硅中掺磷的主要作用

- 减小了膜应力，提高了流动性和致密性，有助于玻璃表面的平坦化。
- PSG膜具有吸收和阻挡钠离子向硅衬底扩散的能力，大大改善了器件的稳定性，因此在集成电路中用作钝化膜。
- 不足之处是磷浓度较高时有吸潮特性，对于要永久黏附在硅片表面的磷硅玻璃来说， P_2O_5 含量（重量比）不超过4%，浓度太低则不易达到流动和平缓台阶的作用。

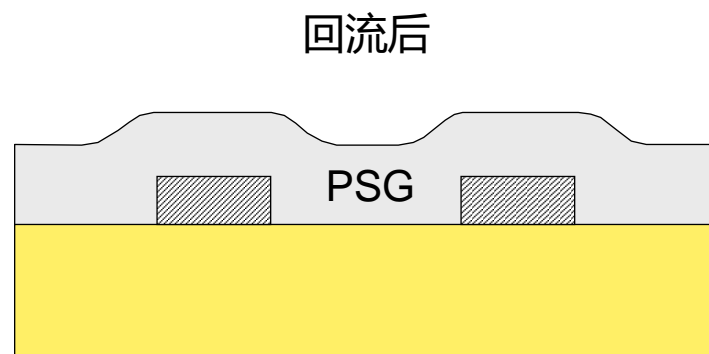
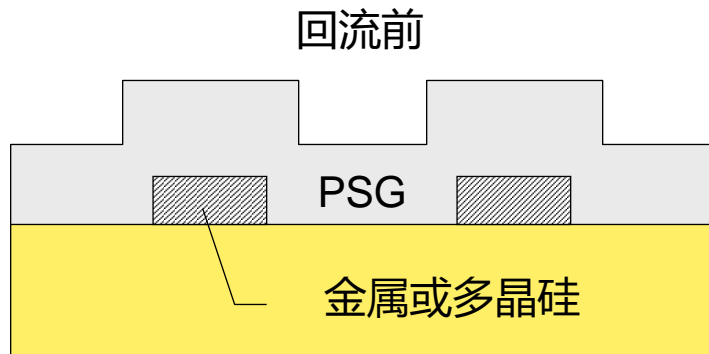
§6.4 CVD中的掺杂

磷硅玻璃(PSG)

氧化膜中磷以 P_2O_5 的形式存在，使氧化膜为氧化硅与氧化磷的双重化合物，合成的玻璃称为**磷硅玻璃**，为二元玻璃。

■ 用途

由于其适宜的淀积温度、相对平坦的表面，及好的间隙填充能力，常用作**第一层层间介质ILD-1**。



PSG 回流后平坦化的表面



§6.4 CVD中的掺杂

多晶硅掺杂

在淀积过程中，向反应混合气体中引入硼烷 B_2H_6 、或砷烷 AsH_3 、或磷烷 PH_3 等，可对淀积的多晶硅进行掺杂。

在淀积多晶硅的同时进行掺杂，称为**原位掺杂**，即一步完成薄膜淀积和对薄膜的掺杂。

在大多数情况下，多晶硅采用**非掺杂淀积**。即在淀积后采用扩散或离子注入的方式进行掺杂。

应用：在许多电路或器件中，起着**导体**作用的带状多晶硅，需要采用掺杂的方式**减小其电阻率**；轻掺杂的多晶硅常用在存储单元、电容、薄膜晶体管中作为**电阻**。



第六章 化学气相沉积

§ 6.0 引言

§ 6.1 CVD 模型

§ 6.2 CVD 系统

§ 6.3 淀积膜

§ 6.4 CVD 中的掺杂

§ 6.5 CVD质量测量与检查



§6.5 CVD质量测量与检查

CVD质量测量

主要质量参数:

- **PECVD淀积**氧化硅时，淀积高深宽比($> 3:1$)间隙时的**空洞**;
- **膜应力**:
可导致膜开裂和分层; 可在衬底传递硅缺陷; 可导致漏电流。
- **膜厚度**:
厚度超出需要值。因素: 时间和气流速率
- **折射率**:
评价膜质量的好指标, 其很大程度上依赖于膜的组成 (化学计量分析) 。



§6.5 CVD质量测量与检查

CVD检查与排除

- **与膜相关的颗粒污染:**

分析**颗粒的位置**可判断出颗粒的来源。

- **膜厚度:**

与设备和工艺有关，包括：温控、压力、系统功率或气体流动；

- **顶部静电卡绝缘介质的开裂(ESC):**

ESC的热承载导致绝缘材料的腐蚀或开裂，会导致等离子体电火花或硅片被卡。