

数字逻辑电路经典问题汇编

一、填空题

1. 十进制数 79 对应的二进制数是_____，十六进制数是_____。
2. 十进制数 254.25 对应的 8421BCD 码为_____。
3. 二进制数 101101 对应的格雷码为_____。
4. 格雷码 110111 对应的二进制码为_____。
5. 已知 $Y = AB + (C + D)'$ ，则 $Y^D =$ _____。
6. 已知逻辑函数的最小项之和表达式为 $L(A, B, C, D) = \sum m(1, 2, 5, 6)$ ，则最大项之积表达式为_____。
7. 无关项包括_____和_____，其中_____是否加入逻辑函数式中对逻辑函数式的取值有影响。
8. 正逻辑下的与门对应负逻辑下的_____。
9. CMOS 门电路的扇出系数表示_____的数目。
10. 传输门能够输出_____种状态，分别是_____。
11. 二-十进制译码器具有拒绝伪码的功能，指的是_____。
12. 组合逻辑电路中的竞争-冒险现象指的是_____。
消除方法包括：_____、_____、_____。
13. 某个存储器有 32 位地址线，16 位数据线，则最大存储容量为_____字节。
14. 时序逻辑电路根据输出信号的特点分为米利型和穆尔型电路，其中_____型电路的输出不仅取决于存储电路的状态，还取决于输入变量。
15. 描述矩形脉冲特性的重要参数中，占空比指的是_____。
16. 施密特触发电路的主要用途是：_____、_____、_____。
17. 集成单稳态电路有可重复触发和不可重复触发两种，不可重复触发指的是_____。
18. 石英晶体多谐振荡器的输出脉冲频率取决于_____。
19. 衡量 D/A 转换器电路的最重要的两个性能指标是_____和_____。

20. 造成 D/A 转换器转换误差的原因主要有_____、_____、
 _____、_____等。其中由于_____引
 起的误差与输入数字量大小成正比，由于_____引起的误差在不同输
 入数字量下为定值，而由于_____和_____引起的误差与输
 入数字量呈非线性关系。

二、简答题

1. 将逻辑函数式

$$L(A, B, C, D) = \sum m(0, 4, 6, 13, 14, 15) + \sum d(1, 2, 3, 5, 7, 9, 10, 11)$$

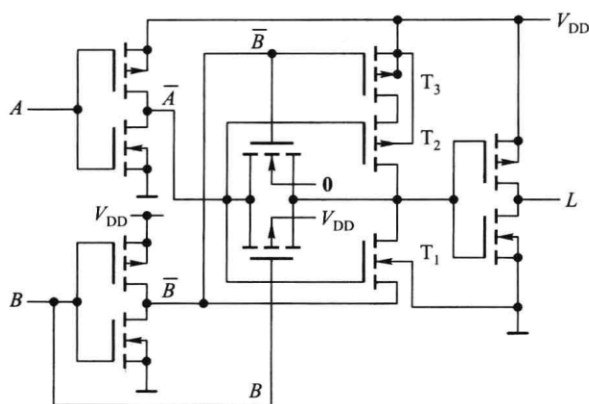
化简为最简与或式。

2. 将逻辑函数式

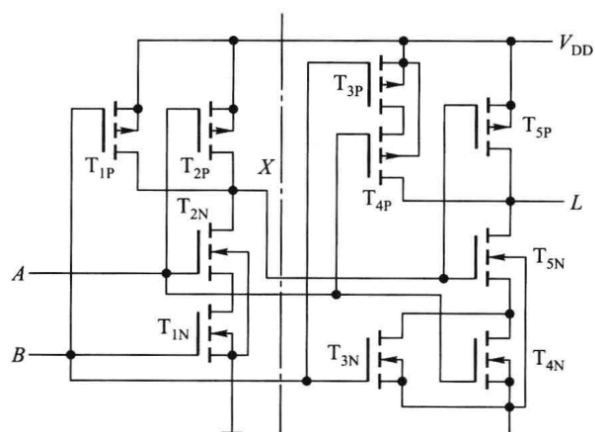
$$L(A, B, C, D) = (A' + D)(B + D')(A + B)$$

化简为最简或与式。

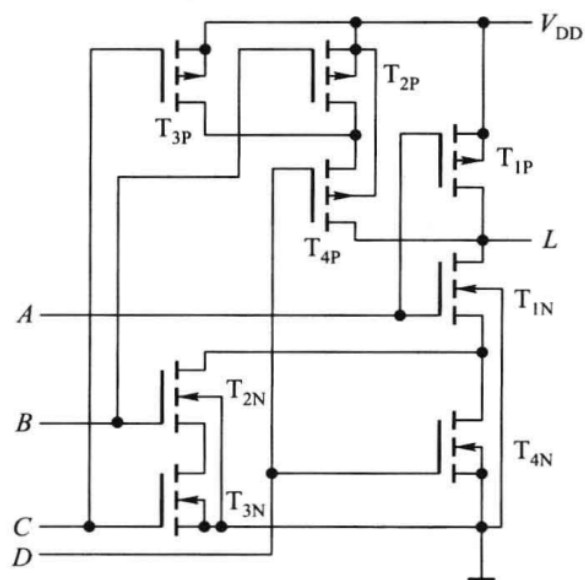
3. CMOS 电路如图所示，试写出其输出逻辑函数式。



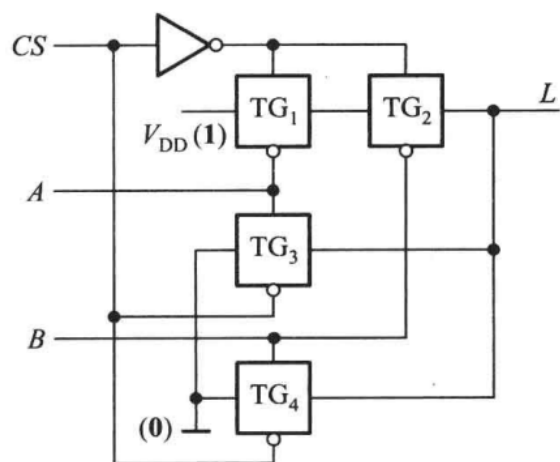
4. CMOS 电路如图所示，试写出其输出逻辑函数式。



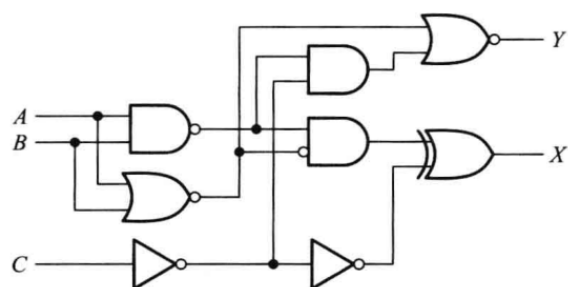
5. CMOS 电路如图所示，试写出其输出逻辑函数式。



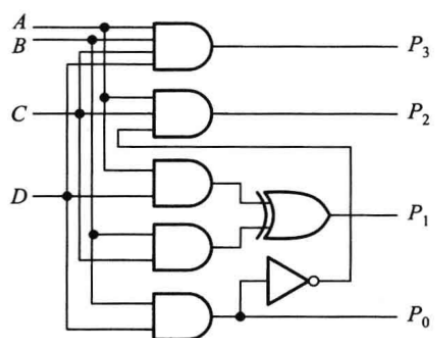
6. 由 CMOS 传输门构成的电路如图所示。CS 为控制端，A、B 为输入，L 为输出，试列出其真值表，说明该电路的逻辑功能。



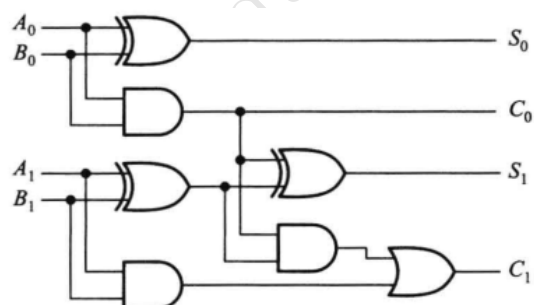
7. 组合逻辑电路如图所示。请写出逻辑函数式，分析其实现的功能。



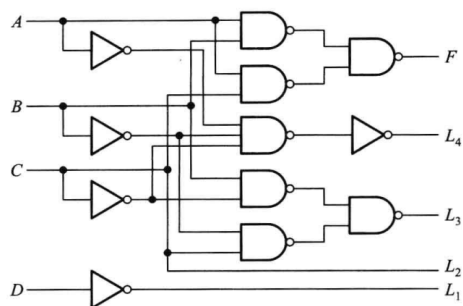
8. 组合逻辑电路如图所示。请写出逻辑函数式，分析其实现的功能。



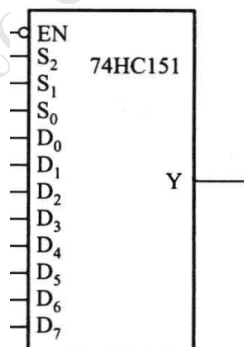
9. 组合逻辑电路如图所示。请写出逻辑函数式，分析其实现的功能。



10. 组合逻辑电路如图所示。请写出逻辑函数式，分析其实现的功能。



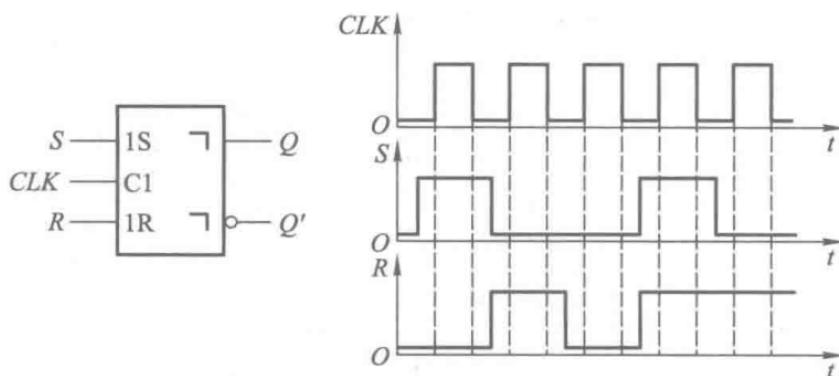
11. 试用 8 选 1 数据选择器 74HC151，实现 1 位二进制全加器。（考试如果出现会给功能表，这里简述如下：EN 为使能端、低电平有效； $S_2 \sim S_0$ 为 3 位地址输入； $D_7 \sim D_0$ 为 8 位数据输入；记 $S_2S_1S_0$ 等价十进制数为 a ，输出 $Y = D_a$ ）



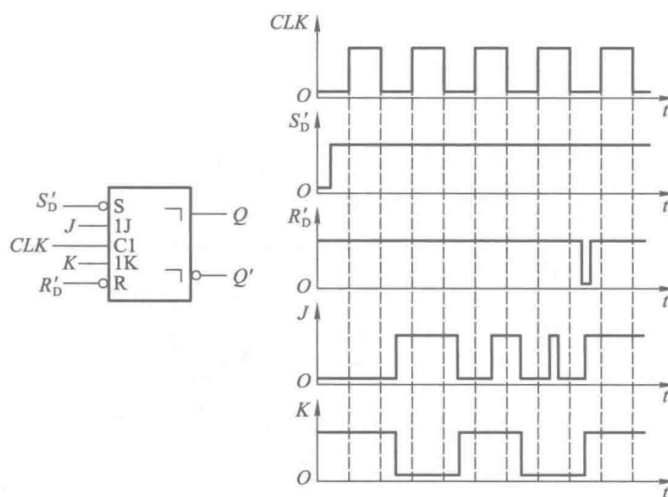
12. 试用译码器 74HC138 和必要的与非门，设计一个乘法器电路，实现两位二进制数相乘，并输出结果。其功能表如下。

E_3	$E'_1 + E'_2$	A_2	A_1	A_0	Y'_0	Y'_1	Y'_2	Y'_3	Y'_4	Y'_5	Y'_6	Y'_7
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

13. 若脉冲触发 SR 触发器各输入端的电压波形如图中所给出，试画出 Q 、 Q' 端对应的电压波形。设触发器的初始状态为 $Q = 0$ 。



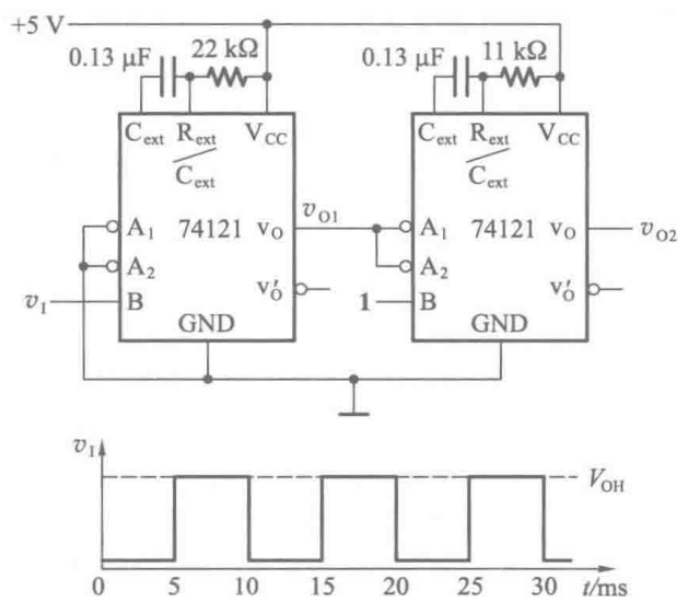
14. 若脉冲触发 JK 触发器 CLK 、 R'_D 、 S'_D 、 J 、 K 端的电压波形如图所示，试画出 Q 、 Q' 端对应的电压波形。



15. 试用上升沿触发的 D 触发器设计一个 1101 序列检测器, 输入为串行编码序列, 输出为检测结果。

home.ustc.edu.cn/~wazs98

16. 如图所示是用两个集成单稳态电路 74121 所组成的脉冲变换电路，外接电阻和电容的参数如图中所示。试计算在输入触发信号 v_I 作用下 v_{O1} 、 v_{O2} 输出脉冲的宽度，并画出与 v_I 波形相对应的 v_{O1} 、 v_{O2} 的电压波形。 v_I 的波形如图中所示。



17. 如图所示的倒 T 形电阻网络 D/A 转换器中，设 $R_f = R$ ，外接参考电压 $V_{REF} = -10 \text{ V}$ ，为保证 V_{REF} 偏离标准值所引起的误差小于 $\text{LSB}/2$ ，试计算 V_{REF} 的相对稳定度应取多少？

