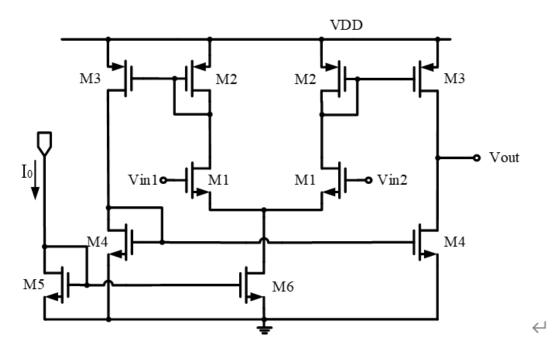
## 2-6章习题课

### 第5、6章小测

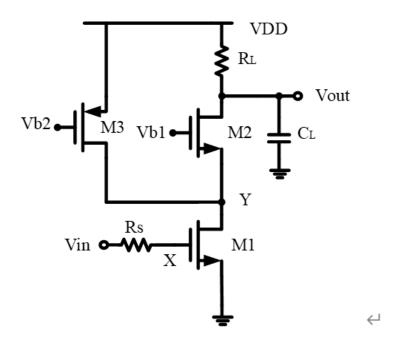
- 1、下图所示电路各管工作在饱和区,有尺寸关系  $(\frac{w}{L})_3 = 2(\frac{w}{L})_2$ ,  $(\frac{w}{L})_6 = 4(\frac{w}{L})_5$ 
  - a) 输入电流 $I_0$ ,写出流过 $M_1$ 、 $M_3$ 、 $M_6$ 的电流。 $\leftarrow$
  - b) 只考虑输出级( $M_3$ 、 $M_4$ )的沟道长度调制效应下,计算下图电路的增益表达式。 $\leftarrow$



 $\triangleleft$ 

#### 2、假设 $\gamma = 0$ , $\lambda = 0$ , $\leftarrow$

- a) 列出 X、Y、Vout 节点的对地电容。←
- b) 列出在该三个节点处的极点表达式。 ←
- c) 列出该电路在密勒近似下的传输函数 $\frac{v_{out}}{v_{in}}(s)$ (利用低频增益和极点估算)。 $\lhd$

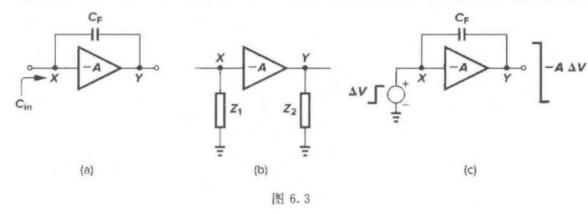


#### 例 6.1

考虑图 6.3(a)所示的电路,其中的电压放大器的增益为一A,该放大器的其它参数是理想 174 的。请计算这个电路的输入电容。

解:运用密勒定理,把该电路转换成图 6.3(b)的电路。由于  $Z=1/(C_F s)$ ,则  $Z_1=[1/(C_F s)]/(1+A)$ 。因此,输入电容等于  $C_F(1+A)$ 。

为什么 C<sub>F</sub> 乘以(1+A)? 如图 6.3(c)所示,我们测量输入电容的方法是:假定在输入端加



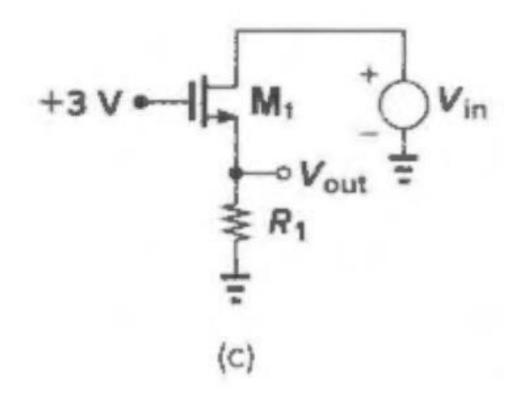
一个阶跃电压并计算由此电压源供给的电荷。在X点的阶跃电压  $\Delta V$  将在Y点产生的电压变化是 $-A\Delta V$ ,在电容  $C_F$  两极板的总的变化是 $(1+A)\Delta V$ 。因此, $C_F$  从 $V_{in}$ 抽取的电荷等于  $(1+A)C_F\Delta V$ ,即等效的输入电容等于 $(1+A)C_F$ 。

# 第2章作业

2.2 W/L=50/0.5,  $|I_{\rm D}|=0.5$  mA, 计算 NMOS 和 PMOS 的跨导和输出阻抗,以及本征增益  $g_{\rm m}r_{\rm O}$ 。

课本第11页中, $tox \approx 20 \text{ Å H}$ , $G_{x} \approx 17.25 \text{ ffl} \mu \text{m}^{2}$   $= \frac{20}{90} \times 17.25 \approx 3.83 \text{ ffl} \mu \text{m}^{2}$ 

2.7 对于图 2.49 的每个电路, 画出 Vom 关于 Vin 的函数曲线草图。 Vin 从 0 变化到 Vin 。



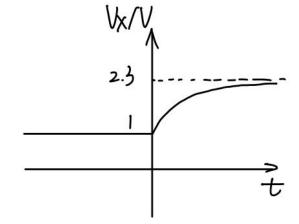
对于图 2.53 的每个电路, 画出  $V_x$  关于时间的函数曲线草图。每个电容器的初始电压 如图所示。

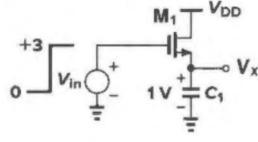
$$I_{\chi} = \frac{1}{2} \text{Mn Cox } \frac{W}{L} \left( \text{Vin} - \text{Vx} - \text{Vt4} \right)^2$$

$$= C_1 \frac{dV_{\chi}}{dt}$$

$$\Rightarrow \frac{dV_x}{dt} = \frac{1}{2C_1} \mu_x C_{0x} + (2.3 - V_x)^2$$
  
初始条件:  $V_x(t=0) = IV$  电容电压不能交换

$$\Rightarrow 1/x = 2.3 - \frac{1}{\frac{1}{2C_{1}} \text{Mn Cox } \frac{1}{2} t + \frac{1}{1.3}}$$





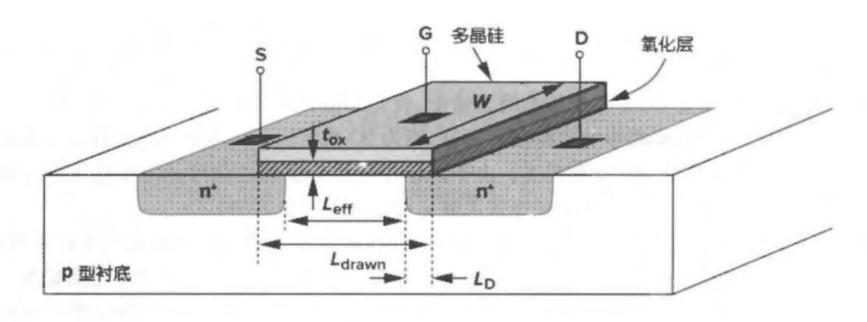


图 2.2 MOS 器件的结构

棚沿源漏通道的横向尺寸叫栅长 L,与之垂直方向的栅的尺寸叫做栅宽 W。由于在制造过程中,源/漏结的横向扩散,源漏之间实际的距离略小于 L。为了避免混淆,我们定义  $L_{\rm eff}=L_{\rm drawn}-2L_{\rm D}$ ,式中  $L_{\rm eff}$ 称为有效栅长, $L_{\rm drawn}$ 是总长度<sup>©</sup>,而  $L_{\rm D}$ 是横向扩散的长度。正如在以后我们将会看到的那样, $L_{\rm eff}$ 和氧化层厚度  $t_{\rm ox}$ 对 MOS 电路的性能起着非常重要的作用。因此,MOS 技术发展中的主要推动力就是不使器件的其它参数退化而一代一代地减小这两个尺寸。本书写作时这两个尺寸的典型值为  $L_{\rm eff}\approx 10~{\rm nm}$ , $t_{\rm ox}\approx 15$ Å。本书以后将用 L来表示有效长度,除非另有说明。

#### 沟道长度调制

在 2.2 节分析沟道夹断中,我们注意到,当栅和漏之间的电压差增大时,实际的反型沟道长度逐渐减小。也就是说,在式(2.13)中,L'实际上是 V<sub>DS</sub>的函数。这一效应称为"沟道长度

调制"。定义  $L'=L-\Delta L$ ,即  $1/L'\approx (1+\Delta L/L)/L$ ,并且 假设  $\Delta L/L$  和  $V_{DS}$ 之间的关系是线性的,如  $\Delta L/L=\lambda V_{DS}$ ,在饱和区,我们得到

$$I_{\rm D} \approx \frac{1}{2} \mu_{\rm n} C_{\rm ox} \frac{W}{L} (V_{\rm GS} - V_{\rm TH})^2 (1 + \lambda V_{\rm DS})$$
 (2.27)

式中 $\lambda$  是沟道长度调制系数。如图 2.26 所示,这种现象使  $I_D/V_D$  特性曲线在饱和区出现非零斜率,因而使 D 和 S 之间电流源非理想。参数  $\lambda$  表示给定的  $V_D$  增量所引起的沟道长度的相对变化量。因此,沟道越长, $\lambda$  值越小。

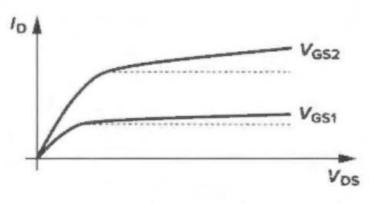
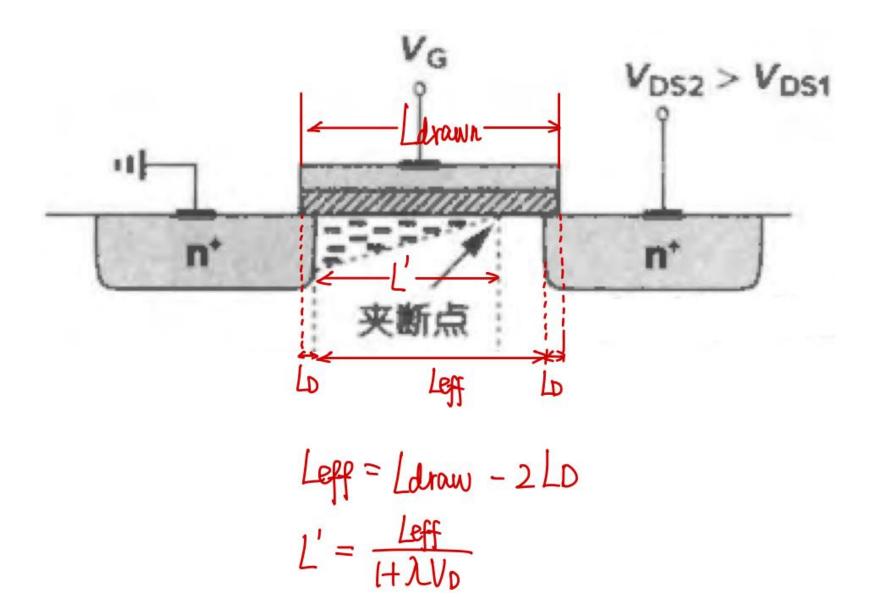
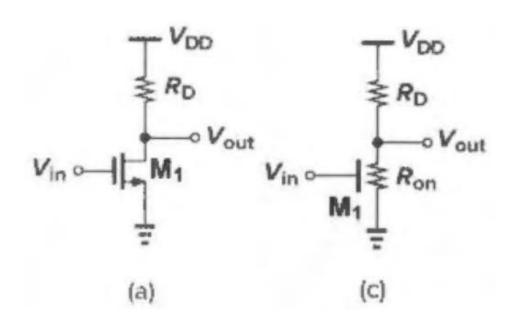


图 2.26 沟道长度调制效应所引起 的饱和区有限斜率



# 第3章作业

- 3.3 在图 3.4(a)所示电路中,假定(W/L),=50/0.5, $R_D$ =2 kΩ, $\lambda$ =0。
  - (a)如果  $M_1$  工作在饱和区,而且  $I_{D1}=1$  mA,求电路的小信号增益。
  - (b)使 M<sub>1</sub>工作在线性区的边缘的输入电压为多少?此时的小信号电压增益是多少?
  - (c)使 M<sub>1</sub> 进入线性区 50 mV 的输入电压为多少? 此时的小信号电压增益是多少?

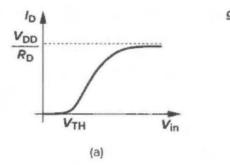


画出图 3.4(a)中 M<sub>1</sub> 的漏电流和跨导随输入电压变化的草图。

解:当 $V_{\text{in}}$ > $V_{\text{TH}}$ 时,漏电流显著增大,如果 $R_{\text{onl}}$ 《 $R_{\text{D}}$ ,它将最终接近 $V_{\text{DD}}/R_{\text{D}}$ (图 3.5(a))。在饱和区, $g_{\text{m}} = \mu_{\text{n}} C_{\text{ox}} \frac{W}{L}$ ( $V_{\text{in}} - V_{\text{TH}}$ ),当 $V_{\text{in}} > V_{\text{TH}}$ 时,跨导将开始增大。在线性区, $g_{\text{m}} = \mu_{\text{n}} C_{\text{ox}} \frac{W}{L}$ ( $V_{\text{DS}}$ ,当 $V_{\text{in}}$ 超出 $V_{\text{inl}}$ 之后, $g_{\text{m}}$ 将会下降(图 3.5(b))。根据式(3.5),读者可以证明

$$A_{v} = \frac{\partial V_{\text{out}}}{\partial V_{\text{in}}} = -\frac{\mu_{\text{n}} C_{\text{ox}}(W/L) R_{\text{D}} V_{\text{out}}}{1 + \mu_{\text{n}} C_{\text{ox}}(W/L) R_{\text{D}} (V_{\text{in}} - V_{\text{TH}} - V_{\text{out}})}$$
(3.11)

当 $V_{\text{out}} = V_{\text{in}} - V_{\text{TR}}(A点)$ , A、达到最大值。



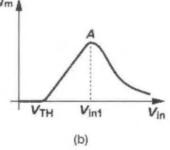
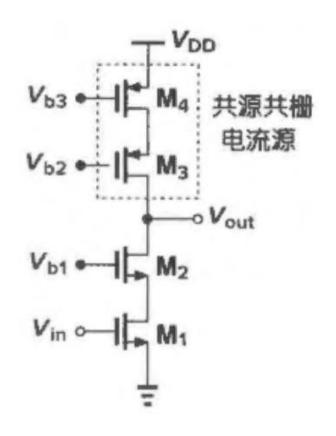


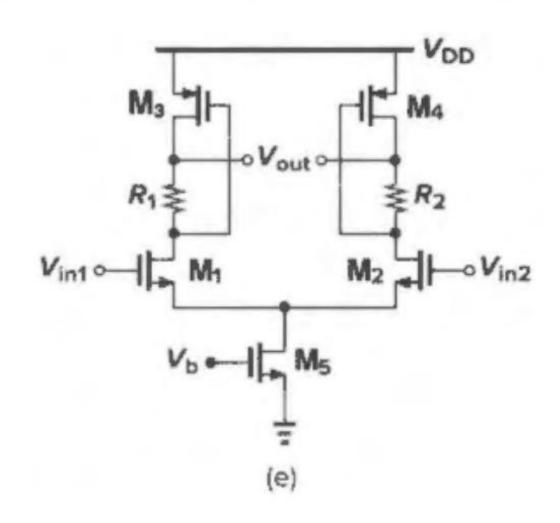
图 3.5

3.29 在图 3.70 所示共源共栅结构中,偏置电流为 0.5 mA,输出电压摆幅为 1.9 V。如果  $(W/L)_{1-4} = W/L$  且  $\gamma = 0$ , 计算  $V_{b1}$ ,  $V_{b2}$ 与 W/L。如果 L = 0.  $5\mu m$ ,求此时的电压增益。



# 第4章作业

4.18 设图 4.44 和图 4.45 电路中·所有晶体管都处于饱和态,λ≠0,计算每个电路的小信号 差动电压增益。

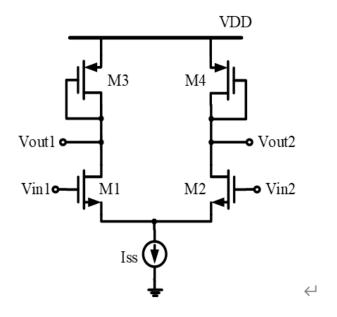


## 第4章小测

1、设  $\mu_{\rm n} C_{\rm ox} = 2 \times 10^{-4} \; {\rm F/V \cdot S}$ ,  $\mu_{\rm p} C_{\rm ox} = 4 \times 10^{-4} \; {\rm F/V \cdot S}$  ,  $V_{\rm DD} = 3 \; {\rm V}$ ,  $V_{\rm th} = 0.7 \; {\rm V}$ ,

$$I_{\rm SS} = 0.5 \text{ mA}, \quad \left(\frac{W}{L}\right)_{1.2} = \frac{2.5}{0.5} \quad . \quad \leftarrow$$

- a) 求最大差模输入电压范围。(2分) ←
- b) 求当 $V_{\text{th1}}$ 比 $V_{\text{th2}}$ 大 50 mV 时的最大差模输入电压范围。(3 分)  $\leftarrow$



但是,当 $|V_{in1}-V_{in2}|$ 很大时,情况如何呢?可以看出,当  $\Delta V_{in}=\sqrt{4I_{SS}/(\mu_n C_{ox}W/L)}$ 时,平 方根项的值下降为零, $\Delta I_D$  会在  $\Delta V_{in}$ 的两个不同的值处穿过零点。这一点在图 4.8 的定性分析中并没有预示。然而,这一结论是不正确的。要了解原因,让我们回顾,式 (4.9)是在  $M_L$  管和  $M_2$  管都导通的假设下得到的。实际中,当  $\Delta V_{in}$  超过某一限定值时,所有的  $I_{SS}$  电流就流经一个晶体管,而另一晶体管截止①。用  $\Delta V_{in1}$  表示这一限定值,由于  $M_2$  管几乎截止,我们得到  $I_{D1}=I_{SS}$  以及  $\Delta V_{in1}=V_{GS1}-V_{TH}$ 。从而可得

$$\Delta V_{\rm inl} = \sqrt{\frac{2I_{\rm SS}}{\mu_{\rm B}C_{\rm ox}(W/L)}} \tag{4.14}$$

对于  $\Delta V_{in} > \Delta V_{inl}$ ,  $M_2$  管截止,式(4.9)不再成立。如前所述,当  $\Delta V_{in} = \Delta V_{inl}$  时,  $G_m$  降为零。图 4.13 画出了该特性。

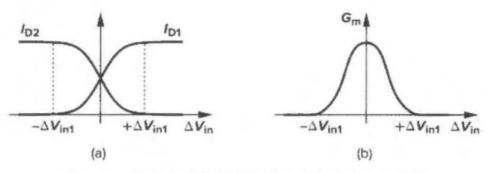
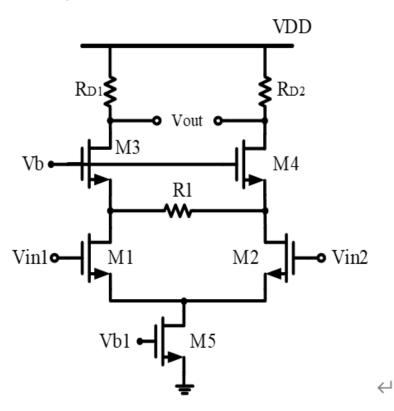


图 4.13 漏极电流和总跨导随输入电压变化的曲线

- 2、下图所示电路,不考虑体效应↩
  - a) 忽略沟道长度调制效应, $R_{\rm D1}=R_{\rm D2}$ ,求差动电压增益。(2分) ←
  - b) 只考虑 M5 沟道长度调制效应, $R_{\rm D1}-R_{\rm D2}=\Delta R$ ,求 $A_{\rm CM-DM}$ 。(3 分)



现在我们研究当电路不对称且尾电流源的输出阻抗

有限时,输入共模电压变化对电路的影响。如图 4.31 所示,假设  $R_{D1}=R_D$ ,  $R_{D2}=R_D+\Delta R_D$ ,其中  $\Delta R_D$  表示电路的一个小的失配,而电路其余部分是对称的。假设  $M_1$  和  $M_2$  的  $\lambda=\gamma=0$ ,当  $V_{an,CM}$  增大时,  $V_X$  和  $V_Y$  是如何变化呢?我们知道  $M_1$  和  $M_2$  以源跟随器方式工作,  $V_P$  的增量为

$$\Delta V_P = \frac{R_{SS}}{R_{SS} + \frac{1}{2g_m}} \Delta V_{in,CM} \tag{4.43}$$

因为  $M_1$  管和  $M_2$  管是相同的, $I_{D1}$  和  $I_{D2}$  都增加  $[g_m/(1+2g_mR_{SS})]\Delta V_{in,CM}$ ,但是  $V_X$  和  $V_Y$  的变化却不相等,分别为

$$\Delta V_X = -\Delta V_{\text{in,CM}} \frac{g_{\text{in}}}{1 + 2g_{\text{m}}R_{\text{SS}}} R_{\text{D}}$$

$$(4.44)$$

$$\Delta V_{Y} = -\Delta V_{\text{in.CM}} \frac{g_{\text{m}}}{1 + 2g_{\text{m}}R_{\text{SS}}} (R_{\text{D}} + \Delta R_{\text{D}})$$
 (4.45)

因此,输入端共模的变化在输出端产生了一个**差动**成分。我们说,电路表现出共模到差模的转换。这是问题的关键之所在,因为如果差动对的输入既有差动信号又有共模噪声,输入共模的变化会损坏放大的差动信号。这个影响如图 4.32 所示。

