

《模拟集成电路设计实验》指导

中科大微电子学院 黄 鲁 编写

实验 3、 模拟 IC 设计的小信号仿真方法

● 实验目的

- * 学习使用 Cadence Spectre 进行交流小信号 AC 仿真；
- * 掌握 Calculator 工具进行电路的频率特性分析、相位裕度计算、噪声特性分析等与频率有关性能的 EDA 软件使用方法，
- * 对实验电路进行理论计算，比对仿真结果，给出传递函数表达式，增强理论知识的理解。

● 实验说明

实验 3 重点是学习频域 ac 交流小信号仿真。先前实验 1 通过 dc 直流仿真，学习了如何获得 MOS 管的工艺物理参数；实验 2 学习了时间域的大信号（总）瞬态 tran 仿真方法。模拟电路设计，一般皆需要进行 dc、ac、tran 仿真。

模拟集成电路 EDA 仿真步骤：

- 进入 ADE L () 仿真设置窗口界面，
- 设置器件仿真工艺库以及工艺角（缺省为 tt），
- 设置扫描变量（如有需要的话），
- 设置仿真分析，
- 设置波形显示输出，
- 运行仿真、查看或计算仿真结果。

电路幅频特性分析需要进行交流小信号分析即 ac 仿真。EDA 工具进行 ac 分析前首先自动计算直流工作点，ac 小信号分析是基于该工作点的理想化线性模型进行的计算，这是假设了工作点不受信号幅度影响，ac 仿真结果仅代表电路在此工作状态下的信号频率响应。因而 ac 仿真不能正确地反映大幅度变化（工作点发生了改变）信号的情况。对于变化幅度大的信号，需要通过瞬态仿真波形判断电路是否正确工作。

顺便指出，对于周期性或准周期性电路（多个激励，其中因有大幅度激励例如时钟，使得输入与输出成非线性关系），需要采用 pss 和 pac 等分析周期稳定状态与小信号特性，或用 qpss 和 qpac 等分析准周期稳定状态与小信号特性。

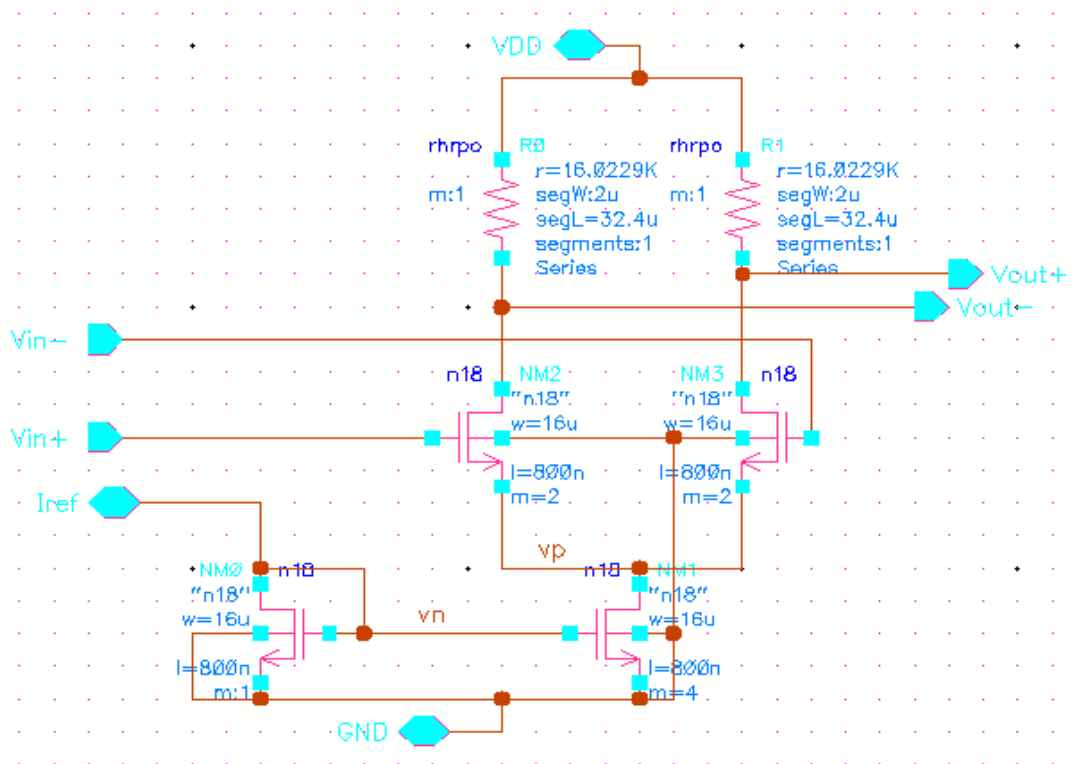
AC 仿真时，既可以在电路中设置正弦激励信号源 vsin 中 AC magnitude 幅度，也可以在 ADE L () 仿真设置窗口中设置激励源。

AC 仿真可对频率、设计变量、温度、元件参数、模型参数进行扫描。

使用 Cadence 工具仿真电路某个性能或功能，通常都有多种方法。本实验指导只是介绍其中一、两种方法，并不一定是所有方法中的最佳步骤。本实验以使用窗口菜单为主，业内设计更多的是使用快捷键，或直接使用命令行。

● 实验内容及步骤

1. 登录实验服务器；
2. 启动 Cadence: **virtuoso &**
3. 在设计库 icbaslab 中新建一个电路单元 (Cell)，命名为 amp；
4. 编辑 amp 电路图



电阻负载差动（同相）放大器 amp

若你的电路图器件序号与上图不一致，则“Edit”→“Renumber Instances”→“Sequence Instances by”，选“X+Y+”。

NMOS 管 n18 和电阻 rhrpo 选于 smic 0.18 混合工艺库 smic18mmrf；
NM0 与 NM1 形成电流镜，作为尾电流源；
NM2 和 NM3 是差动输入管。

本实验目的是学习仿真方法，不是电路设计，后续计算工作点是为了深入理解课本理论知识。

MOS 单元按表 3.1 设置，所有 NMOS 的 Length = 800n (M)。

表 3.1

MOS 属性	NM0	NM1	NM2	NM3
Total Width (uM)	16	16	16	16
Fingers	2	2	2	2
Multiplier	1	4	2	2

尾电流源 NM1 是输入电流镜 NM0 的 4 个拷贝，尾电流源 $I_{SS}=4 \cdot I_{REF}$ 。

注意！

表 3.1 中 Total Width 并不是计算公式中的 MOS 宽度，而是一个子 MOS 管版图的总宽度，版图中子 MOS 并联连接，**MOS 实际总宽度 = Total Width * Multiplier**，

因此电路中 NM1 的实际宽度=16u*4=64u (M)；

R0 和 R1 是上拉电阻，皆约为 16K 欧。

输入 PIN 为 Vin-和 Vin+，输出 PIN 为 Vout+和 Vout-；

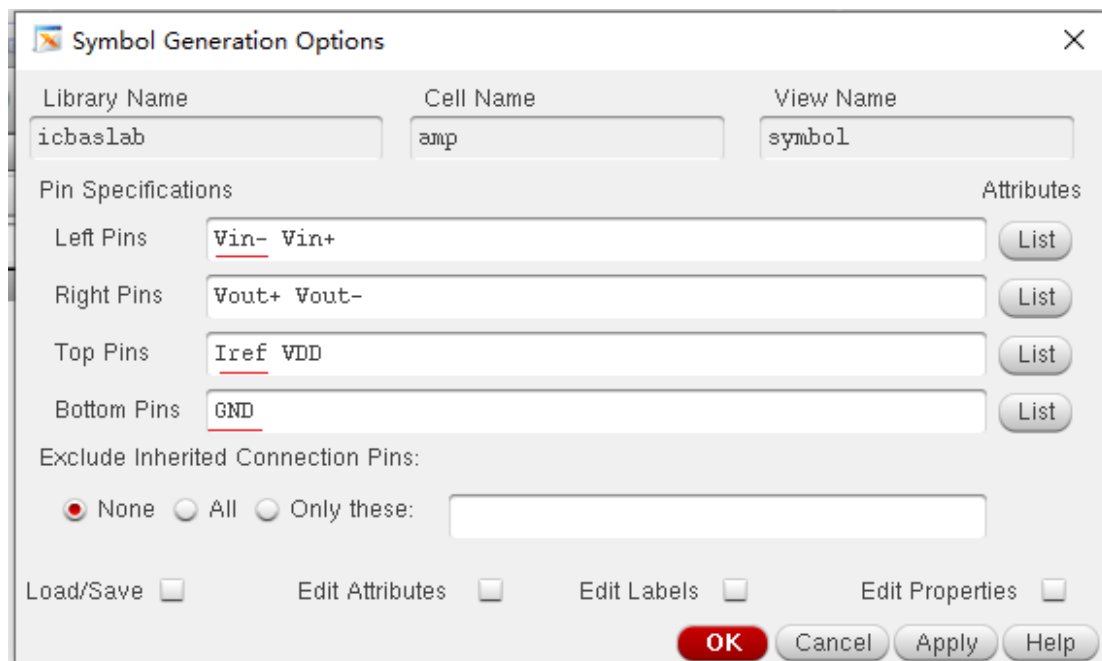
电源 VDD 和地 GND 为 inputOutput 双向 PIN。

电流镜 NM0 栅极线网名 vn，

尾电流源 NM1 漏极即差动输入管（NM2 和 NM3）源极的线网名 vp。

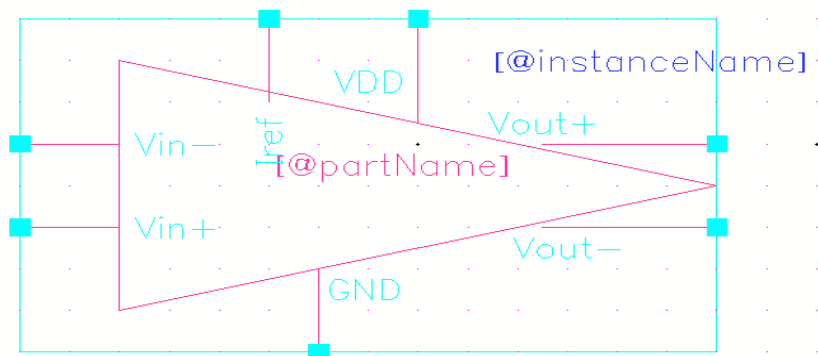
创建 amp 的 symbol：

为了与后文的测试电路图看上去比较一致，参考下图符号生成选项窗口设置，Left Pins 栏中将 Vin-置于 Vin+之前，Top Pins 栏中 Iref 置于 VDD 之前，Bottom Pins 栏中放置 GND。



自动生成的长方型符号，用 M 键可移动 symbol 中任何线段和字符，改成如下图所示的差动放大器符号 Symbol。

为了便于画出符号图形，可先移走生成符号的外框（即选择框，参见下图中的长方形外围框），注意：若移动上下边线段，则暂放别处的外围选择框的上下 2 条线段不能紧邻，否则后续可能难以分别选中暂放的上下边线段拖回。

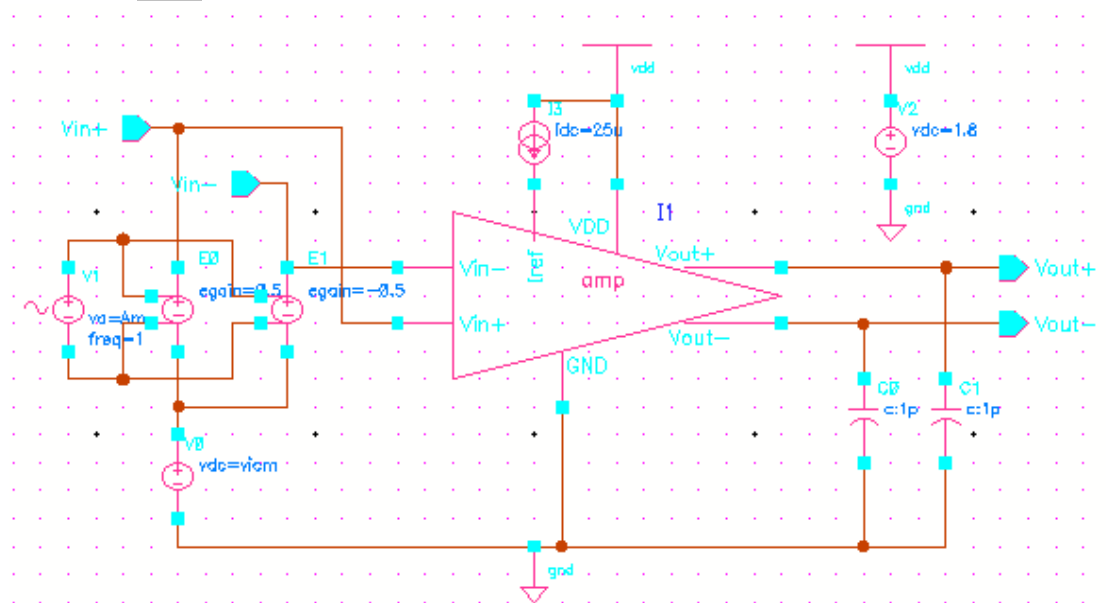


提示：下文指导的各个步骤中，凡有“可”字，表示可做可不做，相当于选做。

新建测试单元 amptest

为便于以下关于器件的说明，在电路图窗口中（Schematic L Editing: icbaslib amptest schematic）进行统一的器件标号：

“Edit” -> “Renum Instances...” -> 在“Sequences oinstances by”栏区域选“X+Y+”，如下图：



含测试激励与电源的 amptest 电路图

直流电压源 **vdc**、直流电流源 **idc**、正弦信号源 **vsin**、电压控制电压源 **vcvs**、电容 **cap**、电源 **vdd** 和地 **gnd**，都是与具体电路工艺器件无关的测试单元，皆选于 **analogLib** 理想器件库。其中：

左下 **V0** 是 **vdc** 直流电压源，设置 DC voltage 为变量 **vicm**，作为输入信号的共模电平，用于 dc 分析时扫描；

EDA 软件自动对电压参数加 V(伏)，对电流参数加 A(安)，对频率参数加 Hz(赫兹)。

最左边 **V1** 信号源是 **vsin** 正弦波电压源，其属性 AC magnitude 缺省设置为 1 (V)，仅用于小信号 ac 分析；Amplitude 设置为 **Am**，Frequency 为 1 (Hz)；

E0 和 E1 是 vcvs 电压控制电压源, voltage gain 分别是 **0.5** 和 **-0.5**, 其作用是将正弦电压输入小信号转换成差动形式, 作为 amp 的差动输入 V_{in+} 和 V_{in-} 信号。差动输入幅度是 A_m , 单边 (端) 输入幅度是 $A_m/2$ 。

右上 V2 是 vdc 直流电压源, 给电路加载 **1.8V** 电源电压;

直流电流源 idc 的 DC current = **25u** (A), 尾电流源电流 I_{ss} 为 **100uA**;

C0 和 C1 是理想电容 $cap = 1pf$, 模拟每个单端输出的负载电容。

以下步骤是通过仿真获得 amp 放大器的如下主要性能指标:

电流功耗,
低频增益 A_0 ,
单边和差动输入电压范围,
共模输出电压 V_{outCM} ,
差动输出电压范围,
3dB 带宽和单位增益带宽,
相位裕度,
零极点,
等效输入噪声。

5、进行与普通放大电路性能相关的主要仿真

这里所谓普通放大电路是指有确定 (不会周期性改变) 直流工作点的 A 类放大器。

首先进行直流 DC 仿真分析。dc 分析可进行多种扫描, 对于工作点设计、对输入和输出大致范围进行验证;

然后进行 tran 瞬态仿真。tran 瞬态仿真相当于示波器, 根据节点波形便于分析电路问题; 瞬态仿真能获得瞬态工作点, 通常 A 类放大时瞬态工作点与直流工作点没有区别。

再进行交流 AC 仿真分析, 获得小信号频率 (幅频和相频) 特性, 包括获得低频增益、3dB 带宽和单位增益带宽、相位裕度等;

最后进行其它特定目的仿真, 如噪声分析、零极点等电路性能。

A、DC 仿真分析, 验证工作点、获得输入和输出动态范围。

进入 ADE L () 仿真设置窗口: “Launch” → “ADE L”。

仿真前必须将电路图中参数设置成具体数值:

点击 ADE L () 仿真设置窗口右侧的 “Edit Variables” 图标,

在 Editing Design Variables 窗口, “Copy From”, 选 A_m (标号为 V1 单元的正弦波信号源 vsin 的电压振幅), Value (Expr) 栏键入 **50m** (实际上 DC 仿真与正弦信号无关), “Apply”;

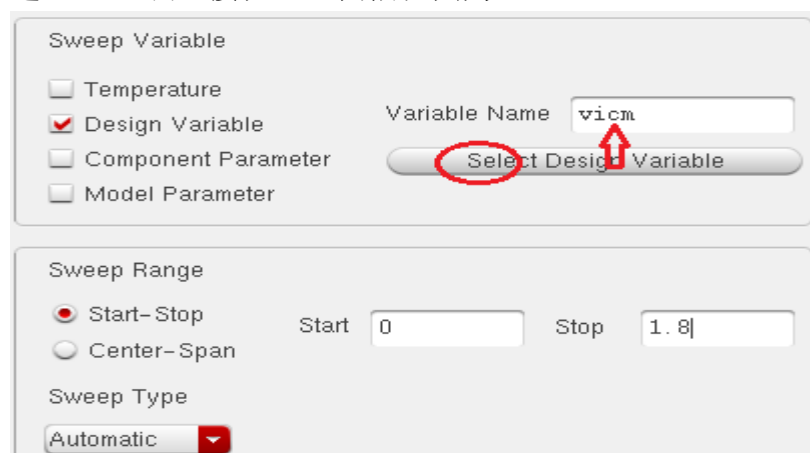
选 vicm 变量 (标号为 V0 单元的放大器输入端直流电压源), Value (Expr) 为 **0.9**, “OK”;

变量设置的先后顺序无所谓。

也可直接在 Editing Design Variables 窗口的 Name 栏键入变量名, 设置变量值, “Add” → “Next”, 增加下一变量的设置。

进行 dc 分析:

ADE L ()仿真设置窗口右侧的“Choose Analyses”工具中, 选 dc 仿真,
“Save DC Operating Point”设置为选中(勾号), 扫描变量选“Design Variable”,
选 vicm (或直接键入) 扫描范围为 0 ->1.8。



所谓 MOS 直流工作点, 主要是指栅源直流电压 V_{GS} 或漏极直流电流 I_D ; 由 MOS 管的 I_D 和过驱动电压 $V_{OD} (=V_{GS}-V_{TH})$ 公式, I_D 与 V_{GS} 二者知其一即可。

根据 v_{ds} 和阈值 V_{th} , 可大致判断 MOS 工作点与范围是否合适;

若仅凭 MOS 的 $region=2$ (饱和区) 并不能判断, 因为有可能工作在饱和区边缘上。

若不知道阈值, 可在 DC 或 AC 仿真后, 从 ADE L ()仿真设置窗口:

“Results” -> “Print” -> “DC Operating Points”,

在关联电路图窗口中点选 MOS, 于是 Results display Window 窗口中显示当电路中变量值为设置 Value 时的 MOS 各种参数, 饱和区 $region=2$ 。

跨导 g_m 与工作点 (V_{GS} 或 I_D)、工艺跨导以及 MOS 尺寸有关:

$$g_m \approx \sqrt{2\mu C_{ox} \left(\frac{W}{L}\right) I_D} \quad \text{这里忽略了平方根号中的}(1 + \lambda V_{DS})$$

工艺“跨导” $\mu_n C_{ox}$ 由输入管的 betaeff 得到:

$$\text{betaeff} = \mu_n * C_{ox} * W / L_{eff} \quad (A/V^2)$$

L 较大时, $L_{eff} \approx L$ 设计值 L_{drawn} 。

手算模拟电路中 MOS 漏极电流 I_D 时, 一般都可忽略 $(1 + \lambda V_{DS})$ 。

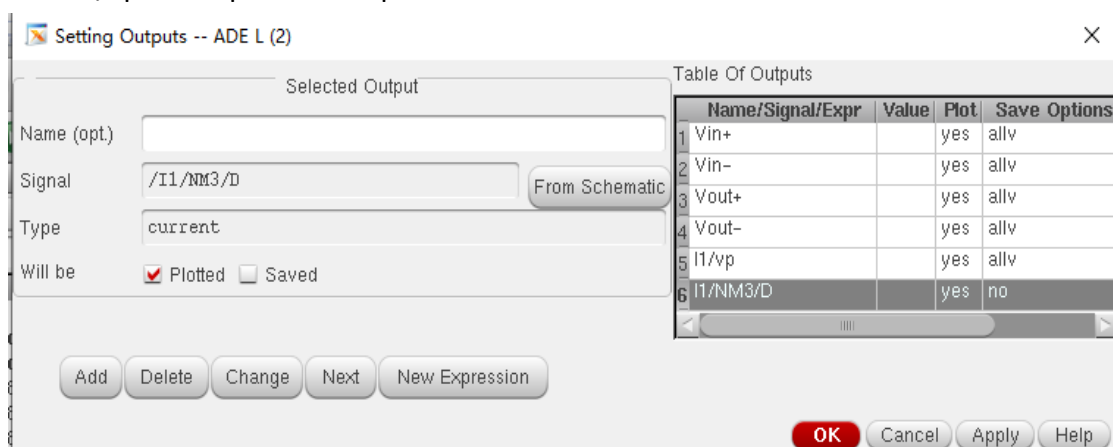
选择显示线网电压和端口电流:

在 ADE L ()仿真设置窗口, 点 “Setup Outputs” 图标工具->“From Schematic”;
在 ADE L 电路图窗口, 点选 Vin+, Vin-, Vout+, Vout- (线网为电压); 然后鼠标放置在 amp 模块上, 用 E 进入 (Descend) amp 子模块 (标号为 I1) 单元的内部

电路，点选 vp 线网和输入管 NM3 的 D 端口（端口为电流，选择有个圆圈）；

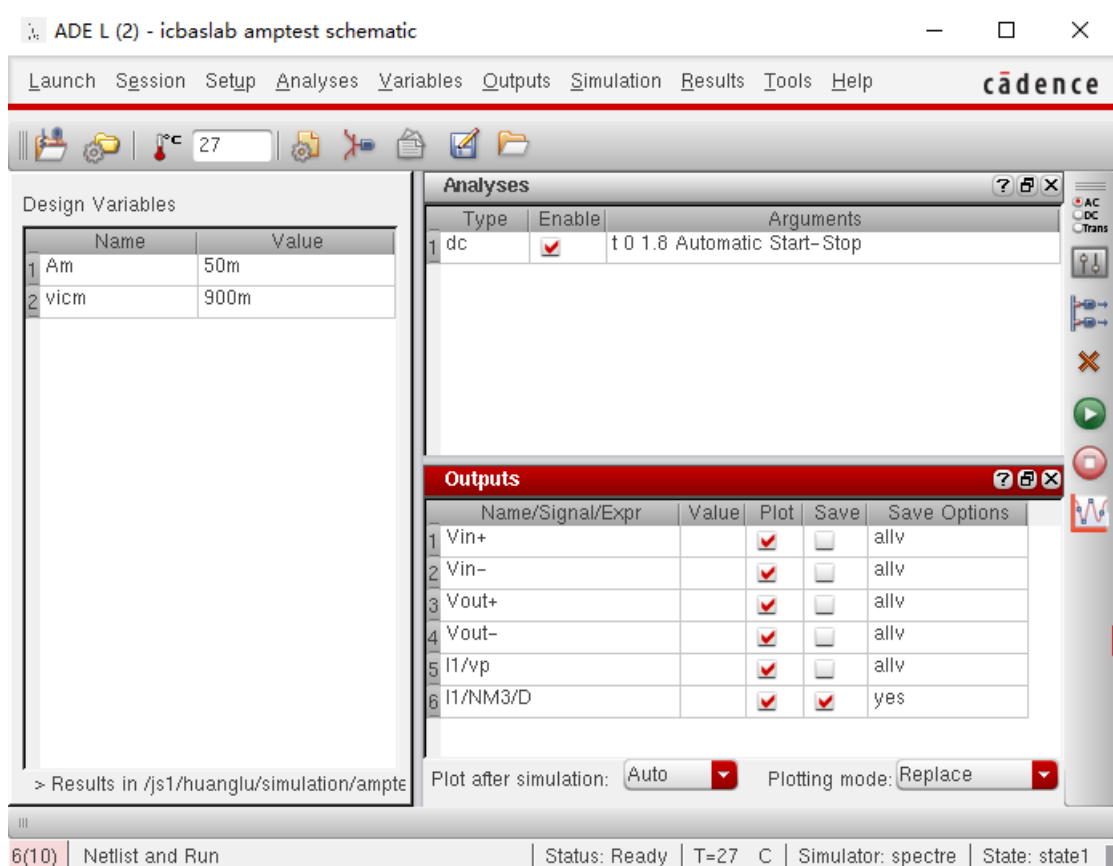
Setting Outputs 窗口如下图。

I1/vp 是 amp 单元的 vp（尾电流源 NM1 的漏极）线网电压。



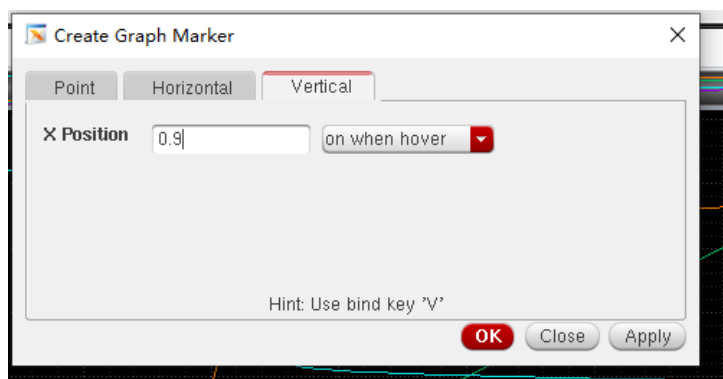
若有误选的子模块端口电流，可点 **Delete** 删除；实际上保留误选信号也无妨，波形合并时可以闭眼不显示，但分开波形时会占用显示窗口的空间。

ADE L ()仿真设置窗口如下图（ampctest 单元）：

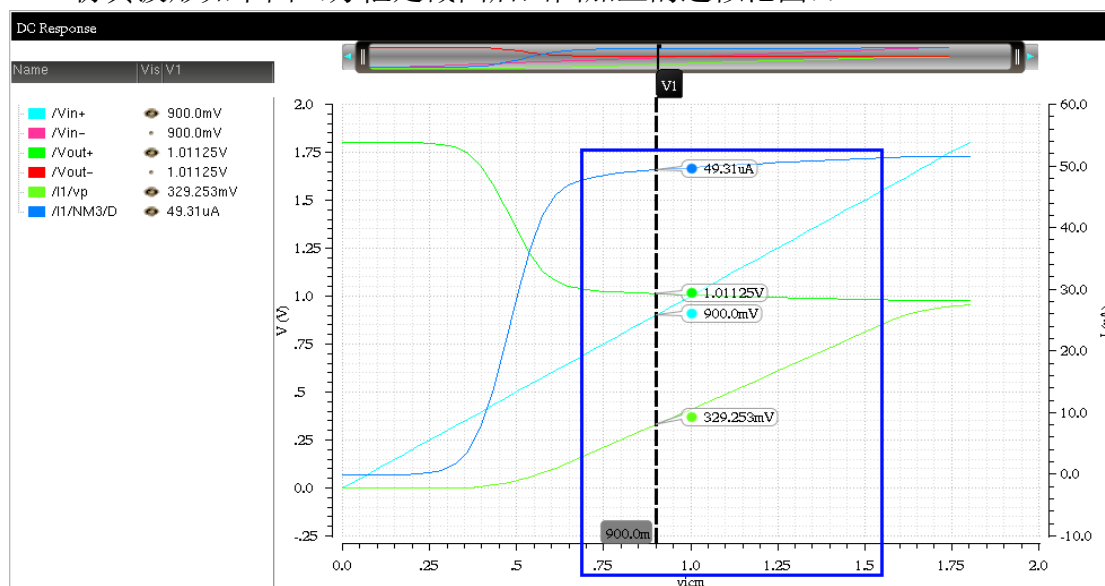


DC 仿真：

在波形窗口中，横坐标（即 vicm）= 0.9 (V)处标注垂直 Marker，显示所选择节点电压和端口电流的共模工作点：



仿真波形如下图（方框是截图后画图加上的近似范围）：



由于是共模扫描输入，上图显示的 NM3 漏极电流是尾电流源 NM1 的 1/2。
 $V_{in+} = V_{in-}$, $V_{out+} = V_{out-}$ 。上图为便于波形颜色与窗口左边信号名颜色相对应，闭眼了 V_{in-} 和 V_{out-} 波形。

正常工作时，所有 MOS 都应在饱和区，尾电流源 NM1 的 D 极应输出几乎不变的正常电流。在此状态下，尾电流源 MOS 漏极电压 v_p 随输入共模 V_{inCM} ($=V_{in+}=V_{in-}$) 线性（直线）增长、共模输出 V_{outCM} ($=V_{out+} = V_{out-}$) 改变量很小。

由于沟道长度调制的影响，共模输入增大时尾电流源的电流稍微增大，导致 V_{outCM} 稍微减小。

由上图可见，全部 MOS 工作在饱和区的共模输入 v_{icm} 范围约为 0.7~1.5V；

输出共模电压 V_{outCM} 约为 1V，与理论计算结果

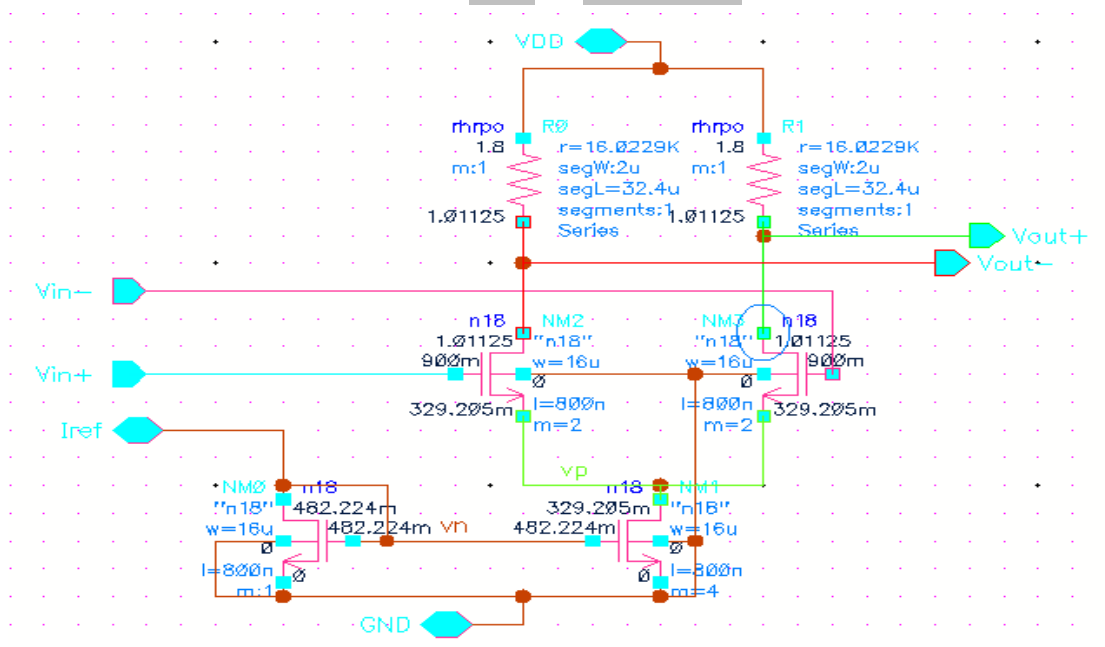
$$V_{outCM} = V_{DD} - R_D * I_{SS} / 2 = 1.8V - 16K * 50uA = 1 (V) \text{ 相符；}$$

尾电流源漏极 v_p 约为 0.33V（波形窗口左侧的信号数值是垂直线标注值，这

里即是显示节点或端口的共模工作点)。

正弦信号源的振幅 A_m 不影响 DC 仿真，其作用是仅用于 AC 仿真。

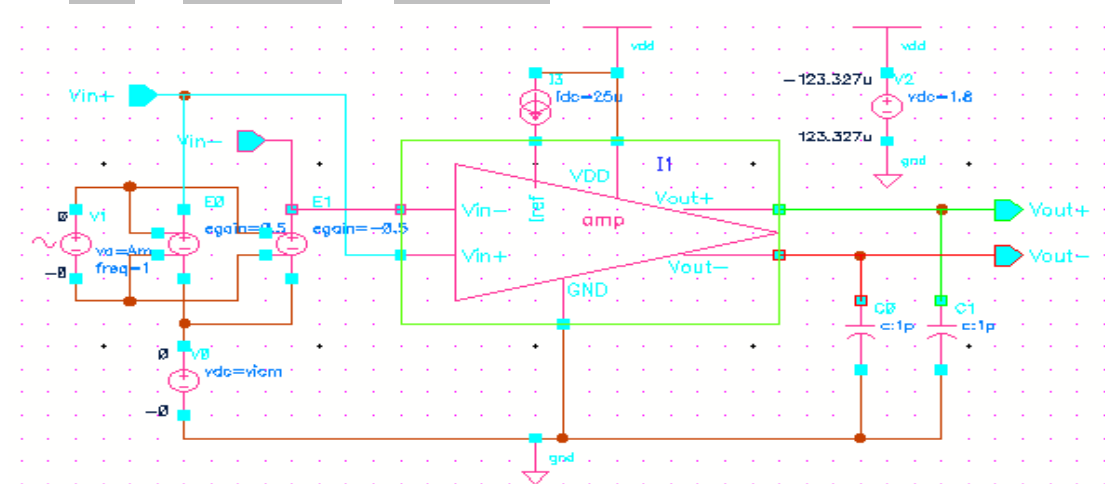
DC 仿真后， E 进入 amp 子模块的关联电路，查看显示了哪些参数（你的电路中显示可能与下图不同，可用“View”->“Annotations”改变显示参数）：



可见尾电流源 2 个镜像 NMOS（NM0 和 NM1）的 v_{ds} 不同，这是为何尾电流源比预期设计的输入电流镜 4 倍电流要稍微小一些的原因。由于尾电流源 NM1 的 v_{ds} 比镜像输入管 NM0 的 v_{ds} 小一些，导致其 NM1 漏极电流比预想的稍小，体现了沟道长度调制效应对 I_D 直流的影响效果。

查看电路的电源电流：

关联电路图窗口中现在显示的是子模块 amp 单元，用 **Ctrl+E** 返回上层模块电路 amptest 单元。应有 $V_2 = 1.8V$ 器件上的电流值显示，否则点击“View”->“Annotations”->“DC Currents”。



amptest 单元 DC 电流

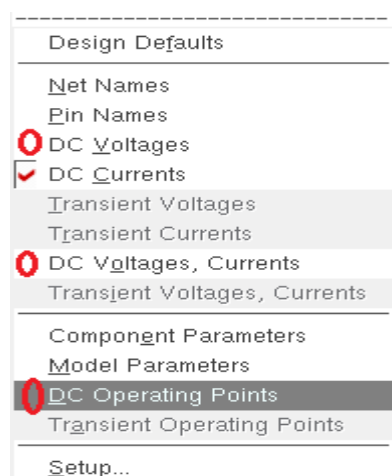
V2 电源（vdc=1.8）上显示的电源电流，是电路工作在变量设置数值状态下的电流，不受变量扫描影响。

模块电路功耗 = 模块电路电流*模块电路电源电压，亦即：

模块电路瞬时功耗 = 模块电路瞬时电流*模块电路电源电压

模块电路平均功耗 = 模块电路平均电流*模块电路电源电压

可在关联电路图窗口，用“View”->“Annotations”，同时显示（有勾号）不同的参数或者不显示（无勾号），如下图标注圆圈项所示：



也可在 AED L()仿真设置窗口，“Results”->“Annotate”->“DC Operating Points”，MOS 管上标注了工作点参数 id、vgs、vds、gm。

由于电路图中差动输入管 MOS 位置较近，导致一些参数显示的数字被覆盖，难以看清。

通过 Results Display Window 窗口查看 MOS 各极之间的直流电压与电流、器件跨导、以及器件寄生电容等参数：

AED L()仿真设置窗口，“Results”->“Print”->“DC Operating Points”，点选输入管 NM2 和 NM1，弹出 Results Display Window 窗口（可“Window”->“Clear”先前所点选 MOS 参数）。

填表 3.2：表中的工艺“跨导” $\mu_n C_{ox}$ 按先前给出的公式计算（较大长度时，

$L_{eff} \approx L_{drawn}$ ）

	betaeff	gm	id	vgs	vth	$\mu_n C_{ox}$	实际 W
NM2	13.6671m	840.848u	49.3602u	570.795m	511.605m	0.3416775m	32u
NM	27.2813	1.66m	98.6194	482.224	418.628	0.34101625	64

1	m		u	m	m	m	u
---	---	--	---	---	---	---	---

理论上两管 $\mu_n C_{ox}$ 应一致，但是表 3.2 中的计算值两者不相同，这是由于忽略了 G 栅与 D 极和 S 极的沟道交叠区、并忽略沟道长度调制效应后的近似计算。

注意，只有在 DC 或 TRAN 仿真之后，才能在关联电路图上标注工作点参数和节点电压，未仿真的电路图上不能标注工作点参数和节点电压，只能用 "View"-> "Annotations" 标注器件尺寸（仅 "Component Parameters" 项被选中）。

实际电路设计中，电流或功耗是一个必不可少的性能比较参数，发表任何论文都需要有这个性能参数，设计之初就应考虑到功耗指标。

从降低功耗考虑，差动电路中电流镜引入电流应尽量小。

从保证尾电流源设计精确性考虑，尾电流源电路以及版图应是引入电流镜的数个并联与拷贝，能较准确的使得引入电流镜的电流是尾电流源电流 I_{SS} 的几分之一。

以下根据 DC 实验结果的验证，通过计算加强对理论知识的理解。

已知：电源电压 $V_{DD}=1.8V$ ， $R_D=16K\Omega$ ，

输入管 $(W/L)_2=32/0.8$ ， $V_{TH2}=511.6mV$ ；

尾电流源 MOS 管 $(W/L)_1=64/0.8$ ； $V_{TH1}=V_{TH0}=419mV$ ；

设尾电流源 $I_{SS}=100\mu A=2*I_{D2}$ ， I_{D2} 是单边输入管 NM2 的漏极电流；

$\mu_n C_{ox} \approx 3.141 \times 10^{-4}$ （沟道实际长度按设计长度近似计算，不太准确）。

第一种情况：共模输入 $V_{inCM}=0.9V$ 。求：

(a) 共模输出电压：

$$V_{outCM} = V_{DD} - R_D * I_{SS} / 2 = 1(V);$$

(b) 输入管栅源电压：

$$V_{GS2CM} = \sqrt{\frac{2I_{D2}}{\mu_n C_{ox} (W/L)_2}} + V_{TH2} = 0.089 + 0.511 = 0.6(V)$$

为何与表 3.2 得到的 NM2 的 v_{gs} 数值稍有不同？

原因：1. $(W/L)_2$ 不是有效长度，

2. 没有计算沟道长度调制效应，

3. 由于原因 1 和 2，近似计算得到的 $\mu_n C_{ox}$ 也有误差，

4. I_{D2} 与实际电路中不同。

(c) 按表 3.2 中 NM2 的 β_{eff} 和 I_{D2} 计算：

$$V_{GS2CM} = \sqrt{\frac{2I_{D2}}{\beta_{eff}}} + V_{TH2} \approx 0.056 + 0.512 = 0.568(V)$$

与表 3.2 中 NM2 的 v_{gs} 数值几乎一致。

(d) NM1 漏极电压:

精确值 $v_p = V_{inCM} - \text{按表 3.2 计算的 } V_{GS2CM} = 0.9 - 0.568 = 0.332 \text{ (V)}$

近似计算值 $v_p = V_{inCM} - V_{GS2CM} = 0.9 - 0.6 = 0.3 \text{ (V)}$

可以看出: 手工近似计算的工作点误差不大 ($<10\%$)。

(e) 差模电路的单边输出范围:

若低频增益 A_v 较大, 可用共模输入近似作为输入信号, 估算输出范围。

本电路增益 $A_v = 12$, 符合增益较大 (一般是 >10) 的条件。

输入信号 $\approx V_{inCM} = 0.9V$, 即输入可看作交流 “地”;

差动电路单边输出最小值 $V_{outmin} = V_{inmax} - V_{THN2} \approx V_{inCM} - V_{THN2} \approx 0.4 V$;

差动电路单边输出最大值 $V_{outmax} = \min\{V_{DD}, V_{outCM} + A_v * \text{单边输入幅度}\}$

差动输出范围 $= \pm$ (单边输出最大值 - 单边输出最小值)

或 $= 2 *$ (单边输出最大值 - 单边输出最小值)

这里的 A_v 有点问题, 将通过后续实验进行问题的说明。

(d) 计算输入管跨导 g_{m2} :

$$g_{m2} = \mu_n C_{ox} \left(\frac{W}{L} \right)_2 (V_{GS2} - V_{TH2}) = \sqrt{2\mu_n C_{ox} \left(\frac{W}{L} \right)_2 I_{D2}}$$

$$= \frac{2I_{D2}}{V_{GS2} - V_{TH2}} = \frac{100 \times 10^{-6}}{0.6 - 0.511} \approx 11.2 \times 10^{-4}$$

与表 3.2 相比, 手工近似计算得到的跨导误差约 25%。表明采用 MOS 的 LEVEL1 模型公式对于现代工艺 CMOS 电路的理论计算会有一些误差。

第二种情况。假设 amp 差动放大器的共模输入信号可任意设置, 亦即先前 DC 仿真 v_{icm} 扫描情况。

(a) amp 正常工作时输出共模电压:

差动放大器正常工作时, 所有 MOS 工作在饱和区, 尾电流源 NM1 正常电流为 $I_{SS} = 100\mu A$, R_D 上电流 $= I_{SS}/2$ 。

共模输出 $V_{outCM} = V_{DD} - R_D * I_{SS} / 2 \approx 1 \text{ (V)}$

(b) 共模输入范围:

尾电流源工作在饱和区时, 允许的 v_p 最小值:

$$v_{pmin} = V_{OD1} = \sqrt{\frac{2I_{D1}}{\mu_n C_{ox} \left(\frac{W}{L} \right)_1}} = \sqrt{\frac{2I_{SS}}{\mu_n C_{ox} \left(\frac{W}{L} \right)_1}} = \sqrt{\frac{8I_{REF}}{\mu_n C_{ox} \left(\frac{W}{L} \right)_1}} \approx 0.089 \text{ (V)}$$

输入管 V_{GS} 共模电压:

$$V_{GS2CM} = \sqrt{\frac{2I_{D2}}{\mu_n C_{ox} \left(\frac{W}{L} \right)_2}} + V_{TH2} = 0.089 + 0.511 = 0.6 \text{ (V)}$$

最小共模输入 $V_{inmin} = V_{GS2CM} + v_{pmin} \approx 0.69 \text{ (V)}$

最大共模输入 $V_{inmax} = \text{共模输出 } V_{outCM} + V_{TH2} \approx 1.51 \text{ (V)}$

对比 DC 仿真波形，可见共模输入范围计算值与仿真数值基本相同。

(c) 差模 $|V_{in+} - V_{in-}|$ 输入范围（即正弦激励信号的最大允许差动输入幅值 A_m ）：

$$\text{电路可处理的最大差模输入值 } \Delta V_{inMAX} = \sqrt{\frac{2I_{SS}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_2}} = 0.089 \text{ (V)}$$

引用公式的前提是输出摆幅（即放大倍数）对输入幅度没有产生限制，此处符合前提。

以下采用 tran 瞬态仿真，查看放大器工作波形是否正常。

在 ADE L () 仿真设置窗口，“Choose Analyses” 选 tran 仿真，设置：

Stop Time 为 4 (s)，仿真精度为 moderate；

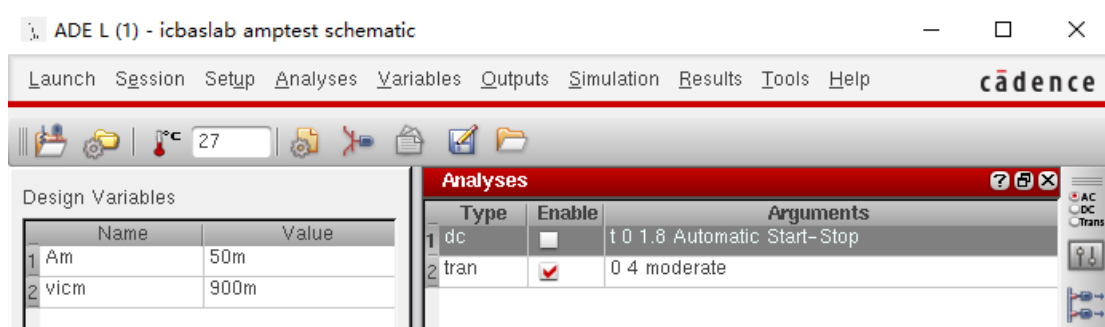
因先前将输入信号（V1 正弦信号源）Frequency 设置为 1 Hz，故 Stop Time = 4 即是仿真 4 个正弦周期。

模拟电路瞬态仿真 Accuracy 精度为 moderate；

若是高频（射频或陡峭边沿）信号，瞬态仿真精度选 conservative；

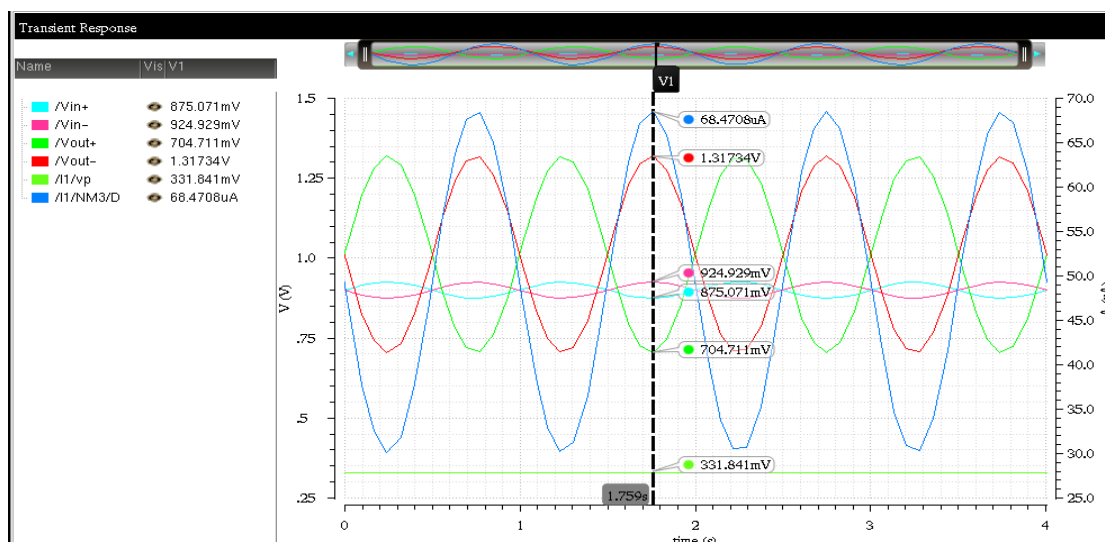
底部 Enabled 有效。

仅 tran 仿真分析被设置有效：



测试电路 amptest 单元的瞬态仿真结果如下：

闭眼 NM1/D 端口电流；V 键后移动垂直标注线到电压某个波峰处。由于是低频信号，输入和输出电压、以及漏极电流，几乎都是相同相位。



从波形图看出：

单端输入 (V_{in+} 或 V_{in-}) 均值 (即直流或共模) 为 0.9V, 就是所设置 V0 的 DC Voltage = vicm = 900mV;

单端输出波形均值为 1 V, 与计算值 $V_{DD} - R_D \cdot I_{SS}/2 = 1V$ 一致。

根据波形窗口左侧数值, 信号频率=1 Hz, $C_L=1pF$ 条件下, 差动输入 ($V_{in+} - V_{in-}$) 为 50mV 时, 差动输出 ($V_{out+} - V_{out-}$) 约为 0.6V;

差动增益 A_v = 半边电路增益 $\approx 12 @ 1Hz \& C_L=1pF$ 。

忽略沟道长度调制效应即输入管的 r_o 时, 增益的理论计算近似值:

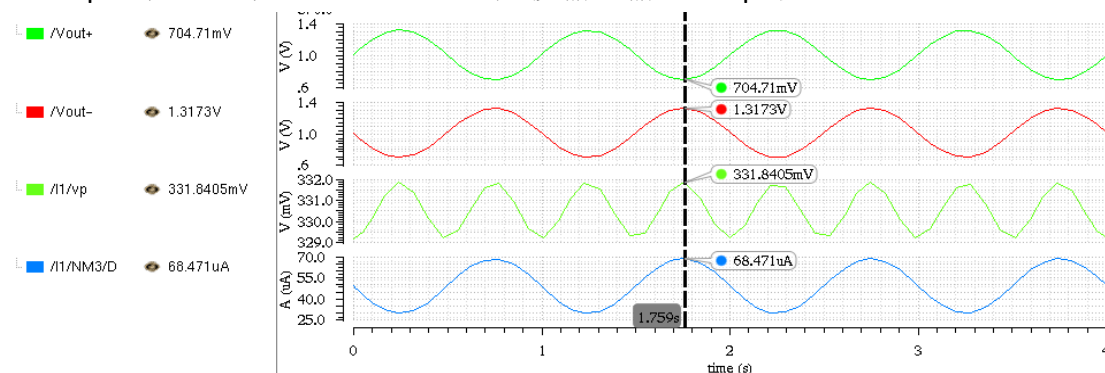
$A_v \approx g_m R_D = 1120u \cdot 16 K = 18$ 这里是指 0Hz 频率。

计算数值与波形估值 (与频率有关) 相差 1/3, 其主要原因是实际跨导 (或增益) 与信号幅度成反比, 参见拉扎维 V2 教材的式 (4.11)。

因此, 对于与变化信号相关的参数, 需依据仿真, 而手工计算值仅能确定参数的大致数量级; 或者说, 与频率相关的参数, 一般不采用手工计算。

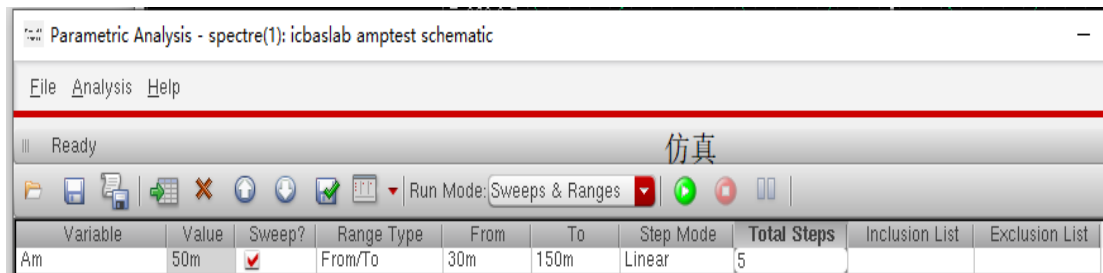
分开波形查看, 可知尾电流源漏极电压 v_p 变化仅几 mV; 相对于差动或单边 V_{out} 输出, 该变化值很小, 因此 v_p 可视为交流虚地。

v_p 为信号频率 2 倍的正弦波, 共模输入输出时 v_p 最小。



瞬态仿真时，能对正弦信号幅度 A_m 参数进行扫描分析。

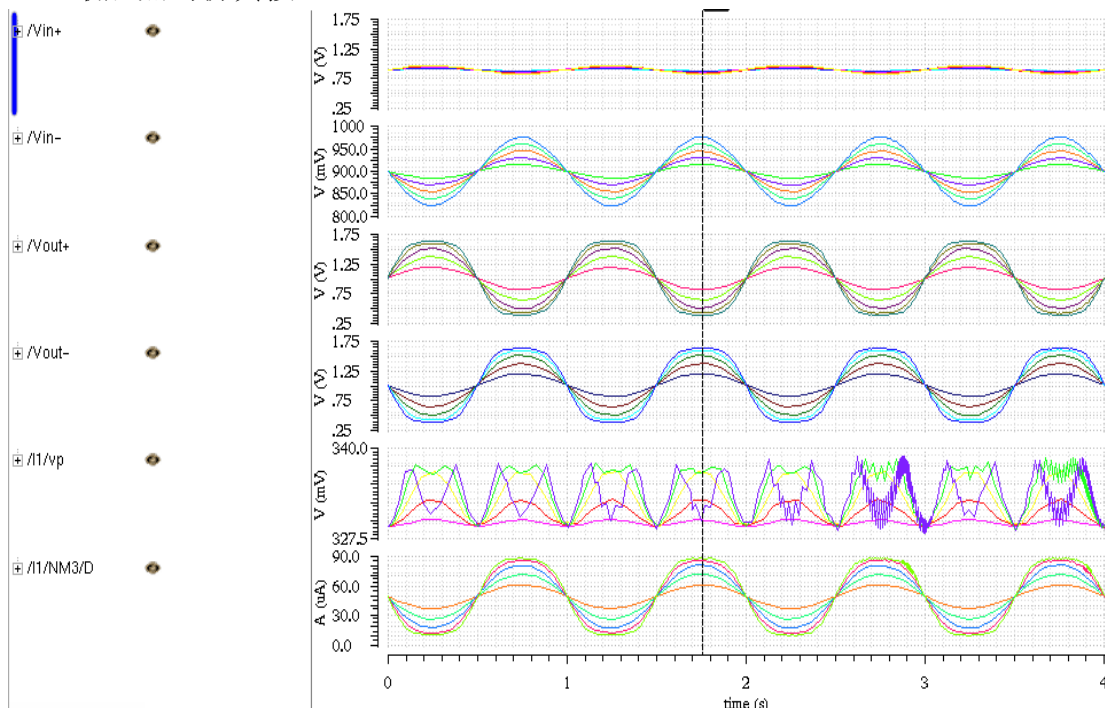
在 ADE L () 仿真设置窗口，“Tools”->“Parametric Analysis...”，
按下图在参数分析（Parametric Analysis – spectre）窗口中设置数值：



Variable 项隐藏有下拉选项（如上图），点选其中的 A_m 即正弦信号 $A_m \sin \omega t$ 幅度，先前设置为 50m (V)； A_m 间隔 From 项为 30m (V)，To 项为 150m (V)，Step Mode 项也有隐藏的下拉选项，选 Linear 扫描；Total Steps 项为 5 即 A_m 按间隔分为 5 条。

Parametric Analysis-spectre 参数分析窗口的“File”->“Save”，用于保存设置仿真参数的文件，命名该文件为 amptest.il。如果需要再次进行这个仿真，在参数分析窗口中“File”->“Load”该文件恢复设置即可。

最后点击仿真按钮：



上图 V_{in+} 信号显示的纵轴范围大，并非波形显示不正确。

考察 v_p 波形，对应于 $A_m=30mV$ 、 $60mV$ 、 $90mV$ 的正弦波输入， v_p 波形是正确的正弦波；但对于 $A_m=120mV$ 、 $150mV$ 的正弦波输入， v_p 波形明显失真，已不是正常的正弦波形，尤其是对应于 $A_m=150mV$ 输入正弦波，甚至在 v_p 上出现小振荡。

考察上图中 NM3/D 漏极电流，对应于 $A_m=30\text{mV}$ 、 60mV 、 90mV 的正弦波输入，NM3/D 电流是正确的正弦波；但对于 $A_m=120\text{mV}$ 、 150mV 的正弦波输入，NM3/D 电流波形有非正弦失真，尤其是对应于输入正弦波 $A_m=150\text{mV}$ 时，有明显的削顶或削底（即此段波形 NM3/D 电流几乎不变），图中最低电流约 $11\mu\text{A}$ 。

The screenshot displays the LTspice simulation environment. At the top, there are tabs for 'Name', '|Vs| V1', and '|Am'. Below these, a legend lists several variables: /Vin+, /Vin-, /Vout+, /Vout-, /I1/vp, and /I1/NM3/D. The main plot area shows a graph of voltage (V) versus time (s). The x-axis ranges from 0 to 4 seconds, and the y-axis ranges from -2.5 to 1.75 V. A vertical dashed line at t = 1.8 s marks the point where the input signal changes from a sine wave to a square wave. The plot shows multiple overlapping sinusoidal waveforms in various colors (blue, green, yellow, red, purple, cyan), representing different circuit nodes or components. The amplitude of the signals varies between approximately 0.5 V and 1.6 V.

$$\text{电路跨导: } G_m = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} \frac{\frac{4I_{SS}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_{2,3}} - 2\Delta V_{in}^2}{\sqrt{\frac{4I_{SS}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_{2,3}} - \Delta V_{in}^2}}$$

先前实验在第一种情况（共模输入 $V_{inCM} = 0.9V$ ），有个关于增益的问题：设最大的单端输入幅度 $= A_m/2 = 75mV$ ，若增益不变，

则单边输出 $= V_{outCM} + \text{低频增益} \times \text{单端输入幅度} = 1V + 12 \times 75mV > 1.8V$

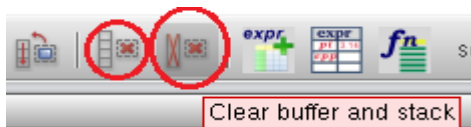
为何 R_D 负载差动对的单边输出电压 V_{out+} 实际波形并没有达到 $V_{DD} = 1.8V$ ？

这是由于差动电路的低频增益，随幅度增大而减小；从仿真波形上看，单端输入幅度 $= A_m/2 = 75mV$ 时输入管 NM3/D 最低电流约为 $11 \mu A \neq 0$ ， R_1 上有压降，因而 $V_{out+} < V_{DD}$ 。

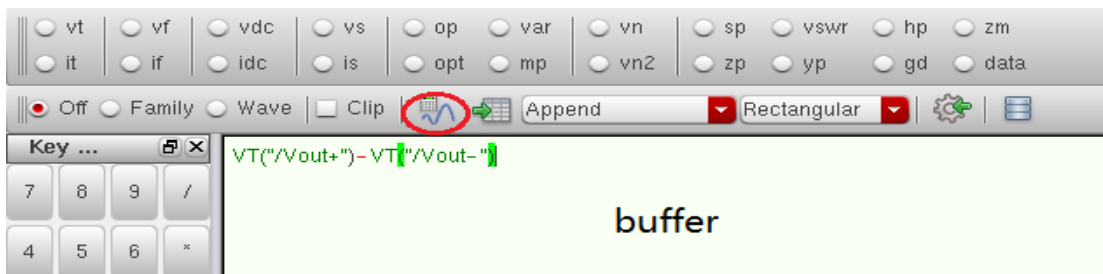
考察差动输出性能:

在波形窗口，"Tools"-">"Calculator"，

在 Virtuoso(R) Visualization & Analysis XL calculator 计算器窗口，清除掉 buffer 区域内的表达式（下图 2 圆圈均可）：



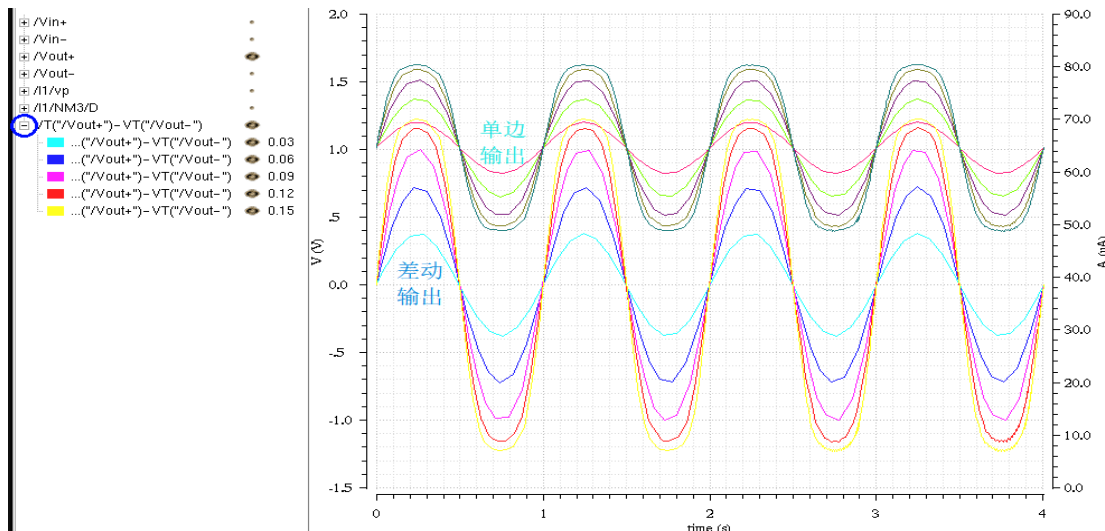
在子窗口 Buffer 区中，键入差动输出： $VT("/Vout+") - VT("/Vout-")$ ，如下图。



注意：建议用手工键入上图 buffer 区域中的差动输出公式（注意字符的大小写）；若采用从指导中拷贝字符进行粘贴，可能会出现问題。

点击波形计算图标（上图中用圆圈标出），仿真波形增加了差动输出；

除 Vout+和差动输出外，闭眼其它信号，如下图。



比较单边输出与差动输出波形，正弦特性有所改善。

结论：全差动电路的主要目的是为了抑制共模噪声，另一个优点是改善了差动输出信号的线性。

可关闭 Parametric Analysis 窗口和 calculator 计算器窗口。

交流 ac 分析：

AC 分析计算电路的小信号频率响应，获得与频率相关的增益、带宽等电路与频率有关的性能参数。

ac 分析是在直流状态（即跨导）不变前提下的仿真结果，与信号幅度无关，因此幅频特性不能很正确地反映实际信号的增益；大幅度信号需用 tran 仿真。

EDA 软件采用快速随机初始值算法，可能导致每次仿真结果稍有不同。

A. 在 amptest 单元的 Schematic 电路图中，**Q** 键查看 vsin 属性，vsin 信号源中专用于 AC 仿真的 AC magnitude 项缺省值为 1 V。

由于差动输入正弦波 V1 经增益= ± 0.5 的 2 个 vcvs 电压控制电压源加载到 amp 输入，设置差动输入 V1 的 AC magnitude=2 (V)，即单边电路的正弦输入幅度=1V，使 ac 仿真结果的波形数值能直观反映单边传递函数幅值。

传递函数幅值= 输出幅值 / 输入幅值，是与频率相关的增益。一般在低频下称为增益，高频时应标明@频率。

进行 ac 分析时，与 tran 分析所设置的 Amplitude (即 Am) 和 Frequency (1Hz) 无关，故保留先前 tran 仿真设置，无需改变。

电路单元参数或连线修改后，需 “Check and Save” 才能仿真。

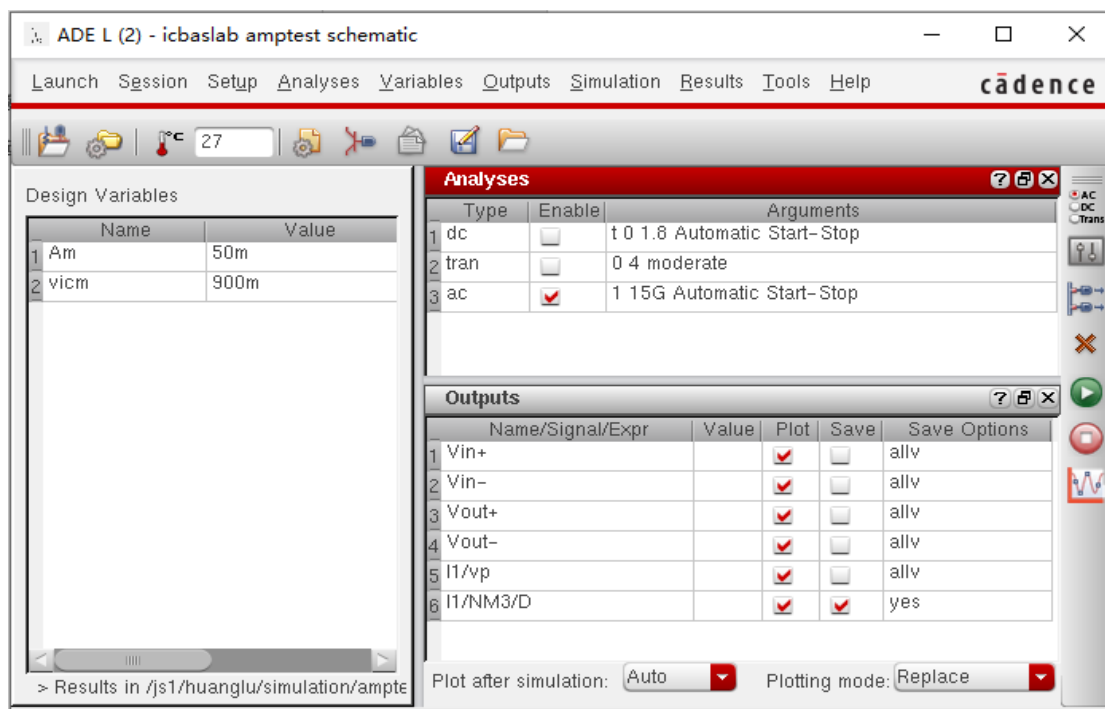
B. 设置 ac 交流分析

在 ADE L () 仿真设置窗口，“Choose analyses” 选 “ac”；

Sweep Variable 窗口选 “Frequency” 有效，扫描范围是 1 (Hz) 至 15G (Hz)；

注意：若扫描范围中的 Start = 0，则仿真后幅频特性横轴将不能以 log 按数量级显示。

ADE L () 仿真设置窗口如下图（仅 ac 有效，勾号）：



C. AC 仿真

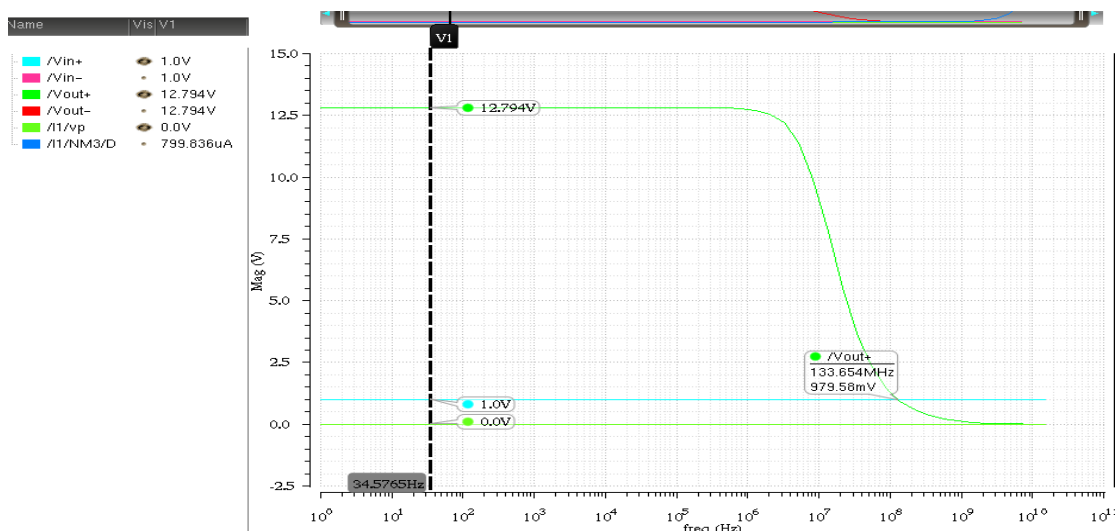
得到幅频特性波形图。为使波形曲线颜色与信号名左侧颜色一致，闭眼 V_{in-} 和 V_{out-} 电压波形，并且闭眼没有实际意义的 NM3/D 电流波形。

V 在任意低频位置放置一个垂直 Marker。

为何 AC 仿真波形图中低频 V_{out} 大于电源电压 1.8 (V) ?

这是因为 ac 仿真时假设工作点不变，按 MOS 线性模型计算， V_{out} 值与电源电压无关，且电流也是没有实际意义的。

由此可知在 AC 仿真时，测量电压或电流皆无实际意义，tran 分析才是发现电路设计是否存在问题的可靠仿真方法。



在低频段的某个位置（比上图中频率低一些更好），**V** 键放置一个垂直标注线，与波形曲线较点处有标注数据，并显示在左侧信号名的右边；

AC 是小信号仿真，因此 v_p 电压 = 0；

低频增益为 12.79；这是由于差动 AC magnitude=2V 即单边小信号输入幅度

为 1.0V 时，单边输出为 12.79V；上图中 Vout+ 电压就是增益。

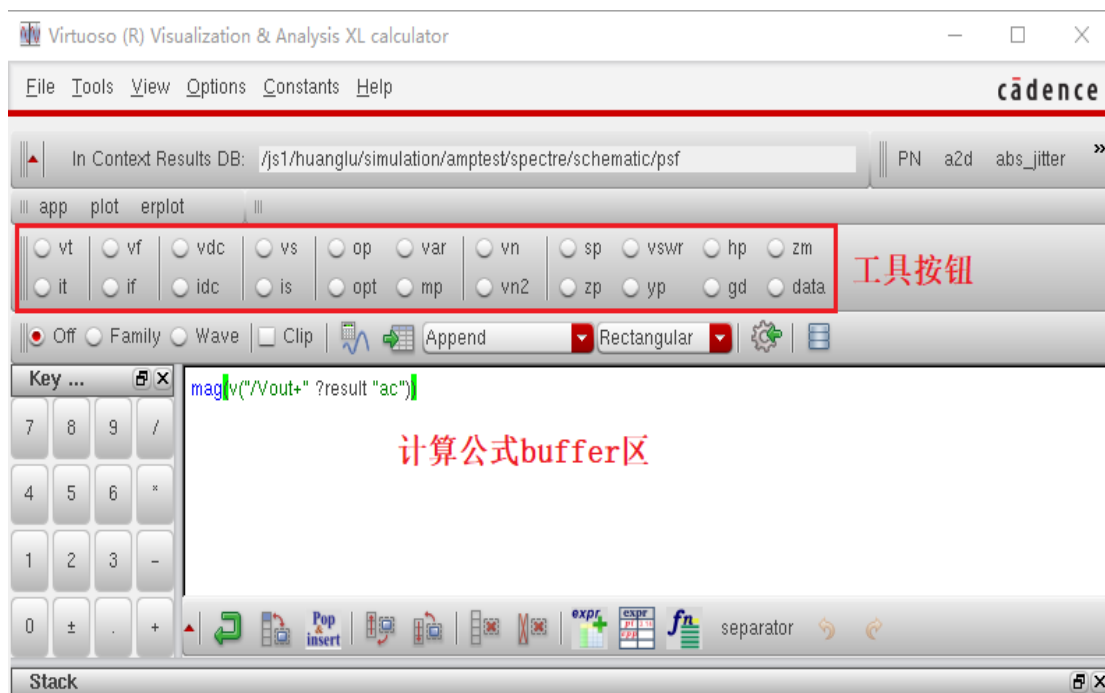
将鼠标放在 Vout+ 约为 1 的位置，得到单位增益频率，上图约为 133M Hz；

输出 Vout+ 或 Vout- 波形曲线上有一个凸形和一个凹形，表明有一个极点和一个零点。

D. 在波形窗口，利用计算器工具 Calculator 获得电路带宽参数：

在波形显示 Virtuoso(R) Visualization & Analysis XL 窗口中，

“Tools” → “Calculator”，弹出 calculator 计算器窗口如下图：



标注为工具按钮的长方框内是各种与仿真分析类型对应的选择电路对象 (Select schematic signal 电压、terminal 电流、object 表达式)。

若有时间，可选择电路对象工具按钮逐个查看一下功能：

将鼠标放在选择电路对象工具按钮名称上，不要点击，随即出现 “Select schematic ...” 选择电路对象以及功能提示。

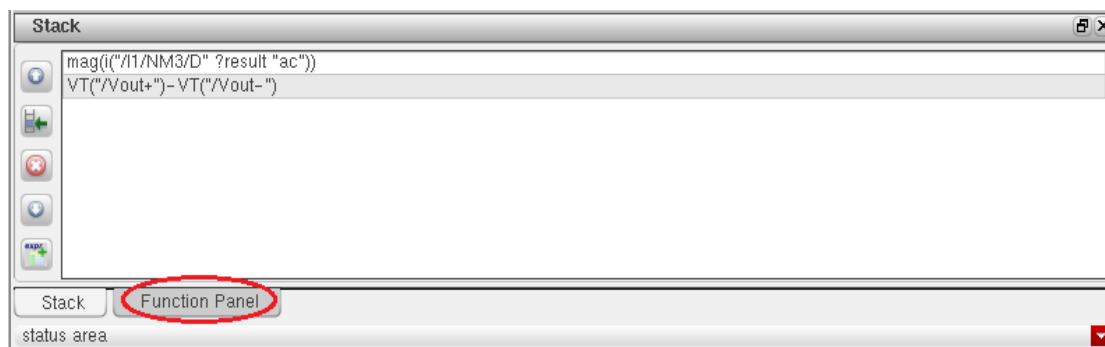
各个选择电路对象按钮的名称字符有如下规则：

首字母表示选电压或电流：v 线网信号电压，i 端口电流；或其它某种对象；

尾字母表示仿真类型：t 瞬态，f 交流 ac；dc 直流，s 直流扫描，n 噪声。

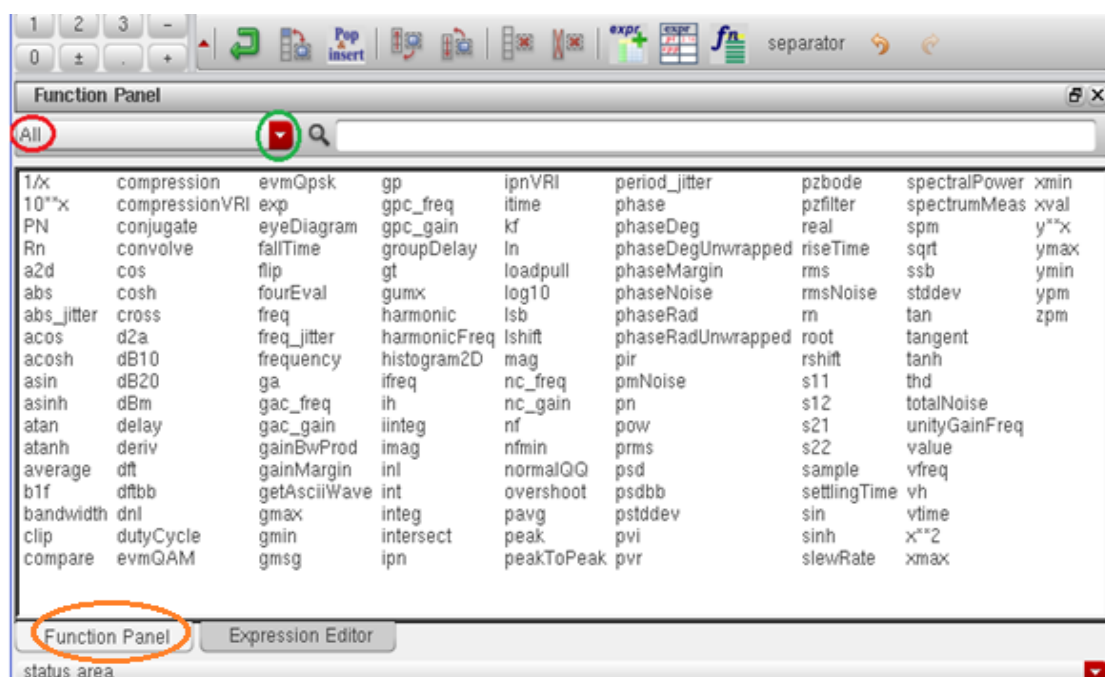
例如选 vf，表示 ac 后的电压，若要获得带宽则与之有关。

Calculator 窗口底部 Function Panel 面板提供了常用计算函数，需要依据先前相应仿真得到的结果数据，才能在 buffer 区中列出表达式进行计算。

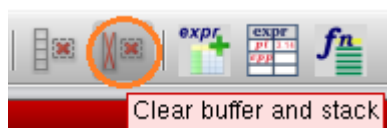


上图中“Function Panel”标签的灰底表示不是当前显示的区域。

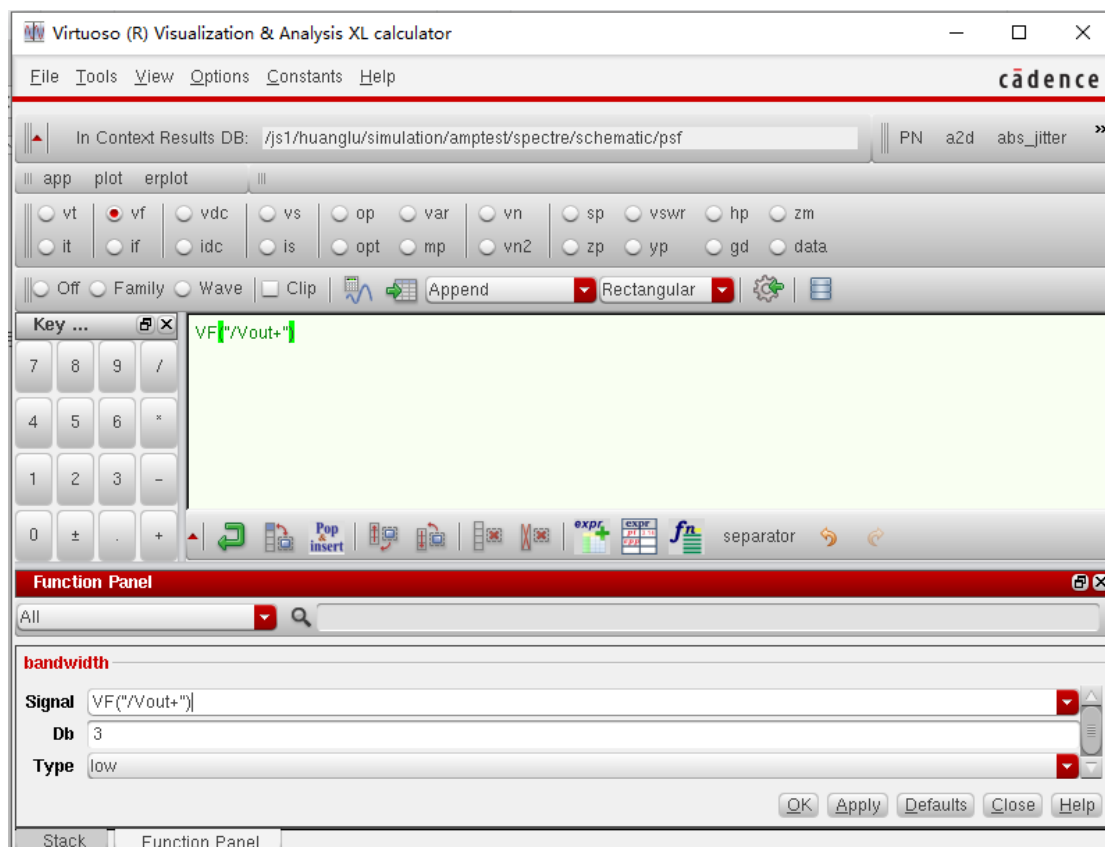
选中 Function Panel 时，“All”函数项目如下图：



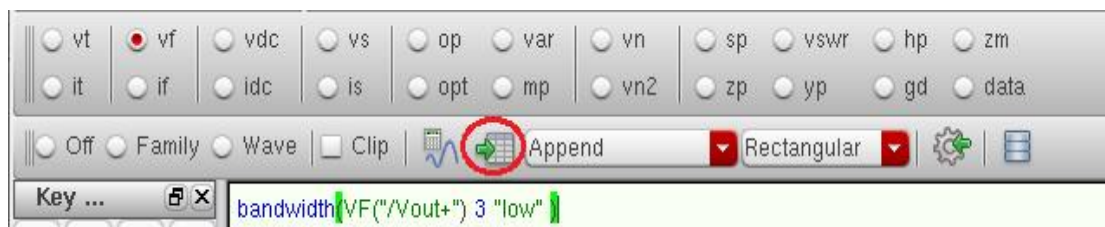
获得-3dB 带宽：



在 Calculator 窗口，清除 buffer 区原先内容；
 点选电路对象工具 vf 按钮，在弹出的关联电路图中，选择 Vout+ 线网电压；

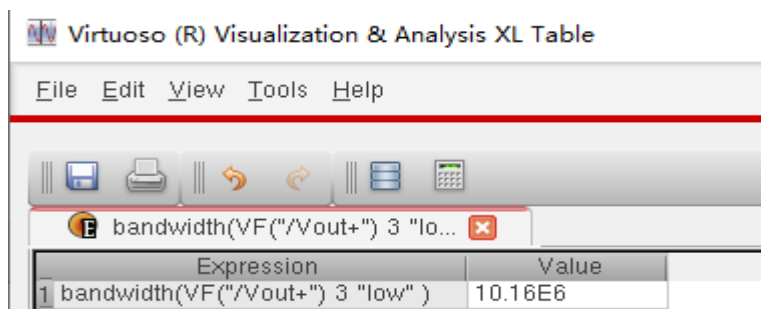


点窗口下方的 Function Panel 标签，出现函数列表，点选“**bandwidth**”函数，“OK”，在 buffer 区显示计算公式，如下图所示：



bandwidth 计算带宽，VF 计算“/Vout+”电压，3（dB），“low”表示低通。

对 buffer 区表达式进行求值，即点击上图圆圈“**Evaluate the buffer and display the results in a table**”工具，得到 3 dB 小信号带宽(Hz)的计算结果：



上图表明 3dB 带宽频率为 10.16M （Hz）。

若你的设计与实验指导有差别，结果肯定与此值有所不同；即使你的设计与

实验指导完全一致，也可能因随机数起点的快速算法而稍有不同。

清除 buffer 区中的计算公式，calculator 计算器窗口恢复 Off（选中）。

获得单位增益带宽：

在 Calculator 窗口，仿照先前-3dB 步骤，在 Function Panel 选 unityGain Freq 函数：



点计算工具后在 Virtuoso(R) Visualization&Analysis XL Table 得到单位增益带宽的计算结果，下图为约 133M (Hz)：

bandwidth(VF("/Vout+") 3 "lo...			
Expression	Value	Expression	Value
1 bandwidth(VF("/Vout+") 3 "low")	10.16E6	unityGainFreq(VF("/Vout+"))	133.2E6

若在计算前已清除 Virtuoso(R) Visualization&Analysis XL Table 内容，则仅显示

unityGainFreq(VF("/Vout+"))	
Expression	Value
1 unityGainFreq(...	133.2E6

与先前在波形图上用鼠标查到的显示数值一致。实验报告中给出单位增益带宽计算结果 Virtuoso(R) Visualization&Analysis XL Table 的拷屏截图。

以下选做：

(1) 获得相位裕度：

根据 ac 仿真的 Vout+ 或 Vout- 输出电压信号计算得到相位裕度；

相位裕度对于判断反馈电路稳定性很重要，是针对负反馈环路的性能参数。

相位裕度定义为 $PM=180^\circ + \angle \beta H(\omega_{GX})$ ，此定义的前提是开环传递函数 H 的低频增益为正，即高频时 H 才有负相移。

电路稳定性是指电路发生振荡的可能性，不是指增益幅值的下降（即增益稳定），注意二者不要弄混。闭环电路在高频时由于负相移可能使得负反馈在某个频率处成为正反馈。因此无反馈的电路（由于寄生电容的作用，任何实际电路都有反馈）稳定性最好。

清除 calculator 计算器窗口 buffer 缓冲区中原先的计算公式，以及 Virtuoso(R) Visualization&Analysis XL Table 内容。

在 Buffer 区域键入 **VF(“/Vout+”)**，（也可点 **vf** 后在电路中选 **Vout+** 得到）
Function Panel 中点击 **phaseMargin** 函数，点 “Evaluate the buffer and display the results in a table” 计算工具图标得到：

phaseMargin(VF("/Vout+"))	
Expression	Value
1 phaseMargin(...	93.97

考察：点 **vf** 后在电路中选 **Vout-** 线网，再次获得相位裕度：

Expression	Value	Expression	Value
1 phaseMargin(VF("/Vout+"))	93.97	phaseMargin(VF("/Vout-"))	-86.03

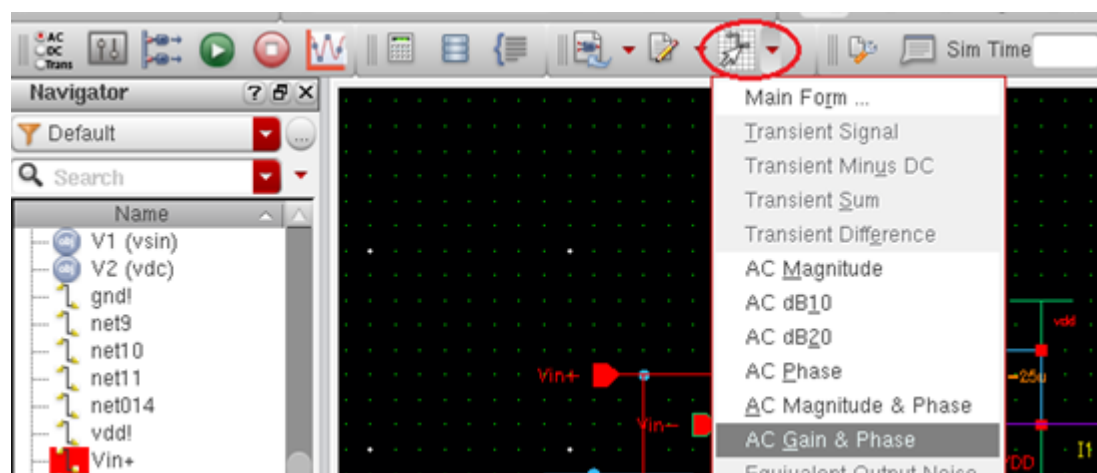
哪个相位裕度是正确的？

按照定义，由同相放大输出 **Vout+** 的相位裕度是正确的；若由反相输出 **Vout-** 获得相位裕度，则需要 $+180^\circ$ 。

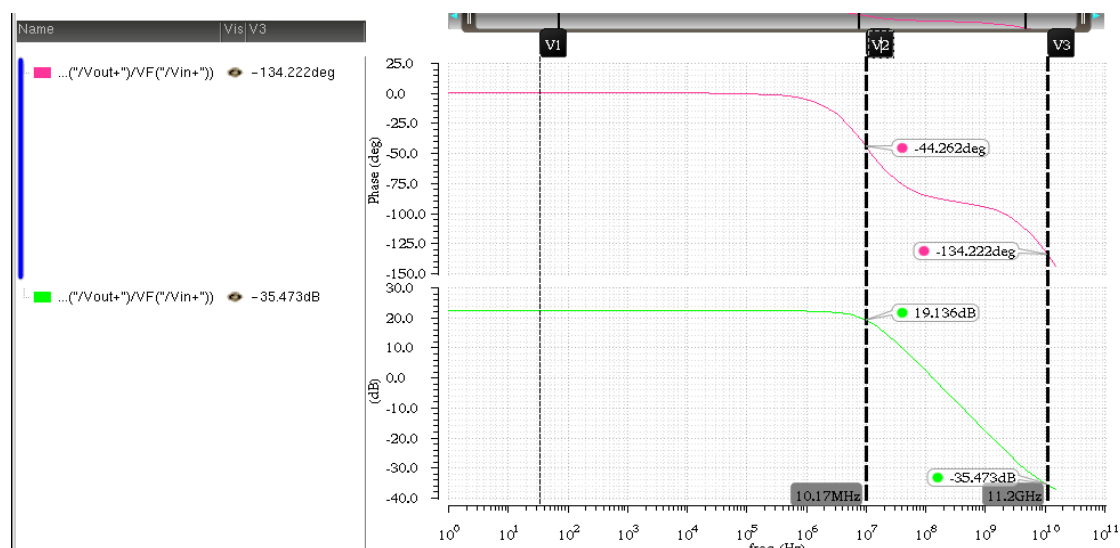
（2）同时显示幅频和相频曲线：

AC 仿真后，不仅得到增益随频率变化的幅频曲线，而且得到相位随频率变化的相频曲线：

在 **amptest** 仿真**关联**电路图 schematic 窗口（仿真后才有 **ADE L Editing**），点下图所示 “**Direct Plot**” 图标工具下拉箭头，在下拉菜单中选 “**AC Gain & Phase**”：



在电路图上先后点选输出 **Vout+** 和输入 **Vin+** 线网，波形窗口中显示幅频和相频曲线。



波形窗口中“Marker”，创建 2 个新的垂直标注线，X Position 分别是 11.7M 和 11.2G。上图左侧显示的是 V3 标注线（11.2G Hz）数据，将鼠标放在 V2 标注线（10.17M Hz）上时显示相应波形点的数值。

由上图可知，10.7MHz 处相位约 -44° ，11.2GHz 处相位约 -134° ；

自行对照 V1 标注线上的幅频（随频率变化的增益）数值，可以看到 V1 与 V2 标注的幅频数值约相差 -3dB。

注意上图幅频是按 dB 显示，20dB 即为 10 倍。

0dB 代表 1，20dB 代表 10，40 dB 代表 100；

-20 dB 代表 0.1，-40dB 代表 0.01。

（3）零极点 pz 分析：

零极点分析需在 pz 分析后，通过选择信号线网计算。

复频域的零极点是与小信号相关的概念，可与相位裕度相似用于负反馈电路的稳定性分析，也能用于构造放大电路的传递函数。

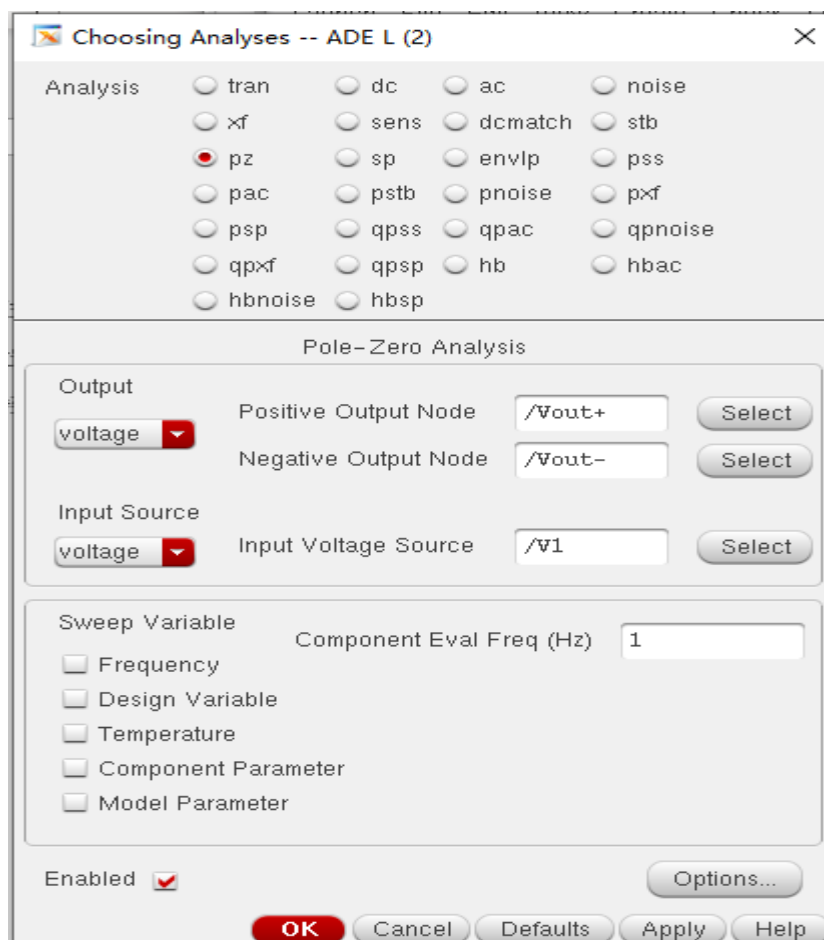
零极点与电路节点上的电容、电感、小信号电阻有关。两条阻容性的信号路径导致零点，节点电容与小信号电阻对高频信号的衰减产生了极点。

早先年代由分立器件构成的应用电路频率较低，分立的电容数值较大，且电路结构简单，零极点分析能直接有助于电路设计（选取无源器件）。但是，现在大多数应用电路结构复杂，工作频率很高，多为芯片电路，已经很少使用零极点方法直接进行放大电路的芯片设计。原因是芯片电路内部晶体管的寄生电容个数很多，复杂电路结构的零极点众多，且可能是复数频率；除非是像本实验电路这样的简单全差动电路，否则难以进行手工精确分析，仿真得到的幅频特性曲线不像波特图那样有直观明显的物理意义；小信号零极点数值除了解主极点（3dB 带宽）和稳定性有帮助外，很难用于指导电路的参数设计。

在 ADE L（）仿真设置窗口中 choosing Analyses 选 pz，

Output 和 Input source 均为电压，select 后在电路图窗口中分别选择差动

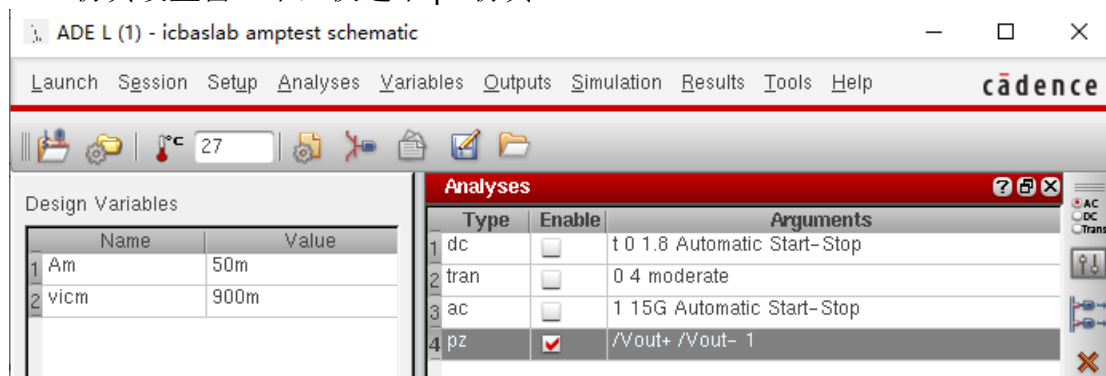
输出、以及正弦信号源 V1，如下图：



Output 和 Input 为电压，选择 voltage；

Pole 极点 ω_p 和 Zero 零点 ω_z 为复数 $Real + j \text{ Imaginary}$ 形式。

仿真设置窗口中，仅选中 pz 仿真。



pz 仿真结果显示在。。。/amptest/spectre/schematic/psf/spetre.out 文件中，

```

Poles (Hz)
      Real      Imaginary      Qfactor
1  -1.01775e+07      0.00000e+00      5.00000e-01

Zeros (Hz)
at V(Vout+,Vout-)/V1
      Real      Imaginary      Qfactor
1   1.12068e+10      0.00000e+00     -5.00000e-01

Constant factor = 1.16108e-02
DC gain = 1.27851e+01

```

1 个极点和 1 个零点，皆为实数：

极点频率 $f_p = -10.1775 \text{ M (Hz)}$ = 先前得到的 3dB 带宽，

极点为负实数，则极点因子项为 $(1 + \frac{s}{2\pi f_p})$ ；

零点 $f_z = 11.2068 \text{ G (Hz)}$ 为正频率，零点因子项为 $(1 - \frac{s}{2\pi f_z})$ ，负相移；

极点 $Q_{\text{factor}} = 0.5$ ，表示极点是半功率点，即电压幅度减小-3dB；

零点 $Q_{\text{factor}} = -0.5$ ，表示零点是半功率点，即电压幅度增大 3dB。

低频（直流）增益 DC gain: $A_0 = 12.78$ ，与先前 ac 仿真得到的数值一致。

传递函数中的分子和分母有以下因子项表达式规则：

若极点 ω_p 或零点 ω_z 为负实数，传递函数中有 分母 $1 + \frac{s}{\omega_p}$ 或分子 $1 + \frac{s}{\omega_z}$ ；

若零点 ω_z 为正实数，传递函数中有因子项为 $1 - \frac{s}{\omega_z}$ 。

多零极点的传递函数（m 个零点，n 个极点）一般形式为：

$$H(s) = A_0 \frac{(1 \pm \frac{s}{\omega_{z1}}) \dots (1 \pm \frac{s}{\omega_{zm}})}{(1 + \frac{s}{\omega_{p1}}) \dots (1 + \frac{s}{\omega_{pn}})}$$

amp 电路的输入输出电压传递函数为：

$$A_v(s) = A_0 \frac{1 - \frac{s}{\omega_z}}{1 + \frac{s}{\omega_{p1}}} = 12.785 \frac{1 - \frac{s}{2\pi \times 1.12068 \times 10^{10}}}{1 + \frac{s}{2\pi \times 1.01775 \times 10^7}}$$

零点因子项的相移为负；

现在明白为何在零点频率处，AC 仿真得到的相位约为 -135° 了吧。

低频增益小于 13，本实验电路的零点频率比极点频率高 3 个数量级，零点频率处增益 $\ll 1$ （单位增益）；因此若忽略零点，不会对 amp 构成负反馈电路的稳定性产生影响。

相位为负的零点因子项是“坏”零点，恶化（负角度增大）传递函数总的高频相位延迟；

相位为正的零点因子项是“好”零点，可以某种程度地抵消传递函数中的次极点在高频时的相位延迟，对于电路稳定性有好处。

$$1 \pm \frac{s}{\omega_{pz}} = 1 \pm j = \sqrt{2} \angle (\pm 45^\circ)$$

正弦稳态时， $s = j\omega$ ，零极点因子项

$\sqrt{2}$ 分贝数为 3dB，零点频率处幅度增大 3dB，极点频率处幅度减小-3dB。

amp 电路虽然有个“坏”零点，但由于其频率远远高于单位增益频率，故可忽略不计，电路近似为一阶电路；用频率 f 表示的传递函数为：

$$H(jf) = A_0 \frac{1 - j \frac{f}{f_z}}{1 + j \frac{f}{f_p}} \approx \frac{12.785}{1 + j \frac{f}{1.01775 \times 10^7}}$$

对于时间常数为 τ 、低频增益为 A_0 的一阶电路，阶跃输入 ΔV_{in} 的时域响应表达式为：

$$f(t) = f(0) + A_0 \Delta V_{in} [1 - \exp(-t/\tau)]$$

这里 $\tau = RC_L = 1 / (2 \pi f_p)$ ，本实验电路中 $R = R_D || r_o$ 是输出阻抗。

理论验算 3dB 带宽：

$R_D = 16K \Omega$ ， $C_L = 1pF$ ， $I_{Dn2} = 50uA$ ，设 NMOS 寄生电容可忽略，求 3dB 带宽？

$$\lambda_n = 0.038,$$

$$r_o = \frac{1}{\lambda_n I_{Dn2}} \approx 525 K\Omega$$

$$R = R_D || r_o \approx 15.3 K\Omega$$

$$\omega_p = 2\pi f_p = \frac{1}{\tau} = \frac{1}{RC_L} = 64.2 MHz$$

3dB 带宽 $f_p = 10.17 MHz$ ，与仿真结果一致。

(4) 噪声 noise 分析

在 Noise 分析后进行 Calculator 计算。

如同 AC 分析，噪声分析也是基于电路的线性小信号模型。将电路内部各个互不相关的噪声源输出进行功率叠加，得到输出端的总噪声功率谱；可折合为等效输入噪声电压功率谱，计算总的等效输入噪声电压有效值，教材上称为输入参考噪声。

噪声谱积分频段范围从 0 到无穷大，与信号带宽无关。

若是射频电路，当计算直接与外部信号相连电路的**噪声系数**或噪声因子时（例如 LNA 一般接天线），input Noise 需要选用 50 欧姆 port(analogLib 库)作为激励源，这与模拟电路的设置激励不同。

ADE L()仿真设置窗口选择 Choose Analyses 为“**noise**”。

Sweep Variable 为 Frequency 有效，

Sweep range 为 start = **1** (Hz)，Stop = **15G** (Hz)，

电路内部噪声频率范围与信号带宽无关，设置 stop=15GHz，更大频率区间已无噪声能谱。

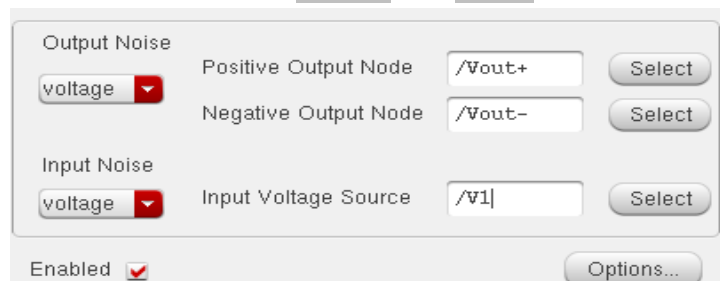
输出总噪声电压和等效输入噪声电压是噪声的积分（积累求和）作用。

由于一些噪声没有计入，仿真得到的噪声小于实际芯片测试得到的噪声数值。

在 Choosing analyses – ADE L()窗口底部，

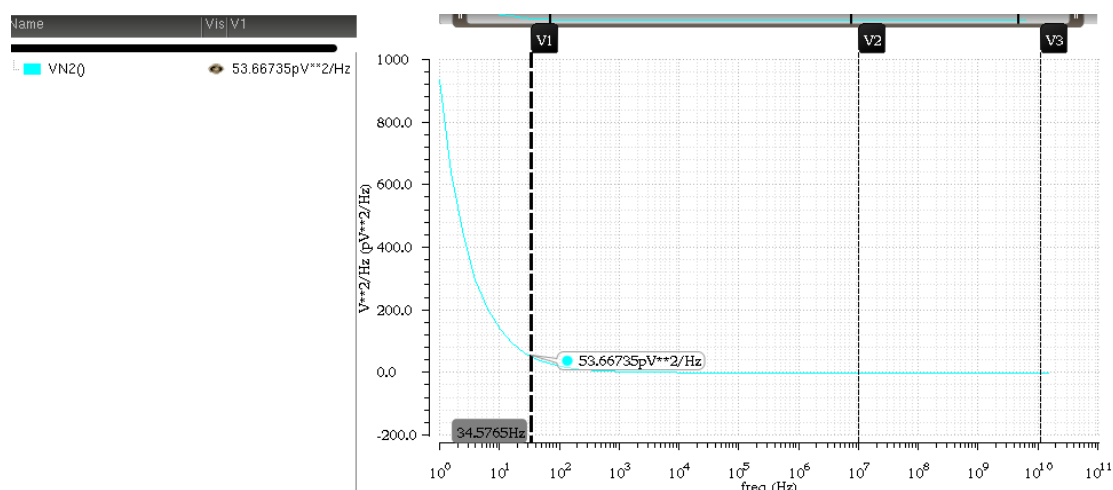
Output Noise 设置为“**voltage**”，“**Select**”电路图上的 V_{out+} 和 V_{out-} 线网；

Input Noise 设置为“**voltage**”，“**Select**”电路图上的 V1 输入信号源。



ADE L () 仿真设置窗口，仅使 noise 分析有效（勾号）。

差动输出的噪声电压“功率”谱如下图：

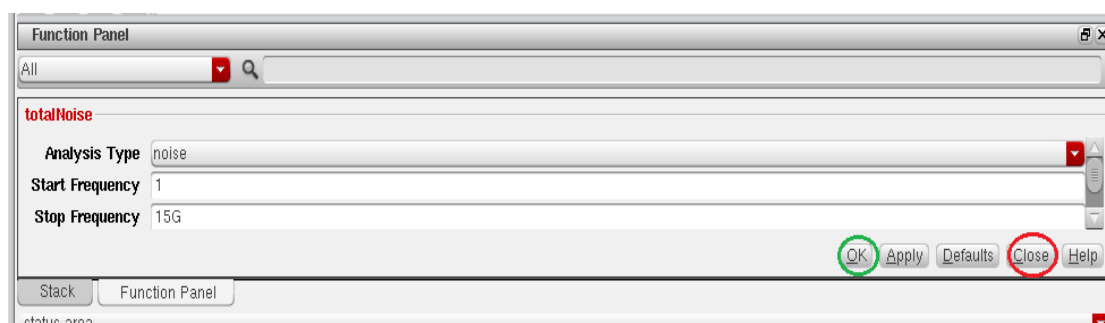


记录 V1 频率处噪声谱数值，上图左侧的 VN2() 表示 $V_n^2(f)$ 电压功率谱。

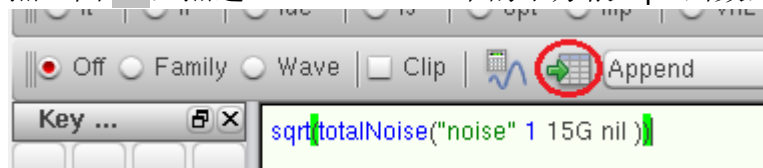
用波形图窗口的 Calculator 计算输出噪声总电压：

“Tools” → “Calculator”，清除 buffer 区中的先前公式，

在 Function Panel 中，选 All 函数集，点选 **totalNoise** 函数（如选错功能，则点下图 Close 恢复 Function Panel），起始和终止频率如下图：



点上图 OK，点选 Function Panel 中的平方根 sqrt 函数，



点计算图标，得到输出噪声电压如下图：

sqrt(totalNoise("noise" 1 15G ...	
Expression	Value
1 sqrt(totalNoise("noise" 1 15G nil))	413.6E-6

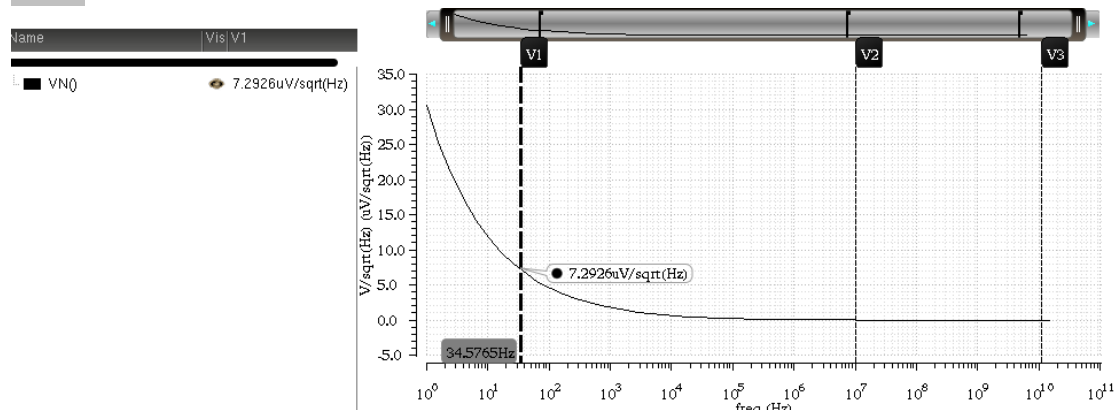
总的输出噪声电压有效值为 413 μ V。

另一个获得输出噪声电压有效值的方法是采用 rmsNoise 函数。

获得输出噪声电压谱：

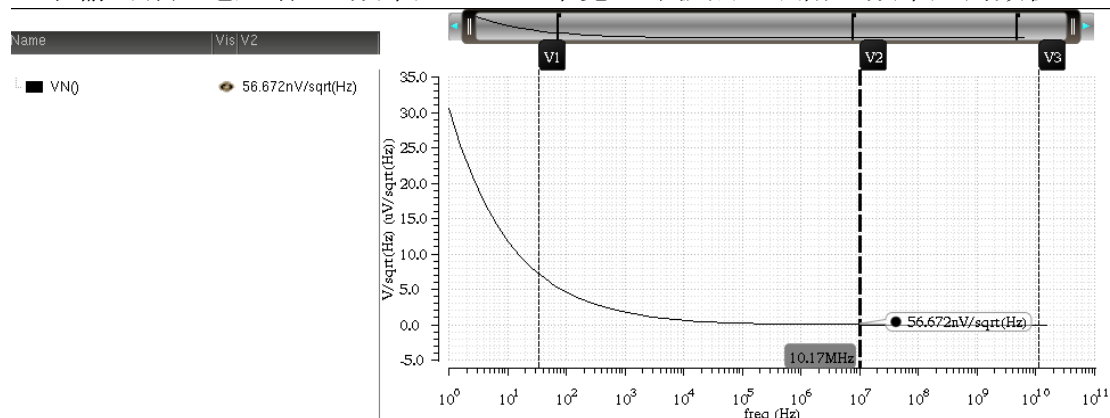
在 ADE L() 仿真设置窗口，“Results” → “Direct Plot” → “Equivalent Output

Noise”，得到等效输出噪声电压谱，显示 V1 标注数值：



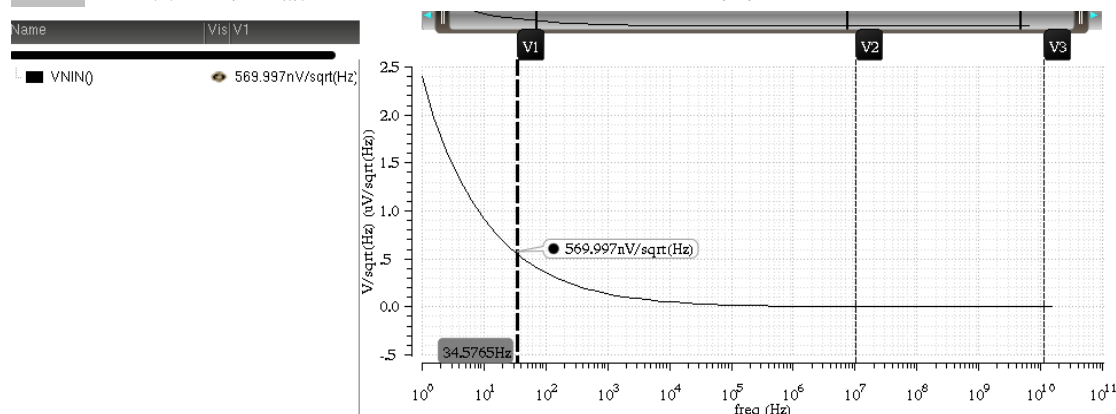
输出噪声电压谱 VN()是电压“功率”谱 VN2()的平方根。

显示输出噪声电压谱 V2 频率处（-3dB 带宽，即极点）或附近频率处的数值：

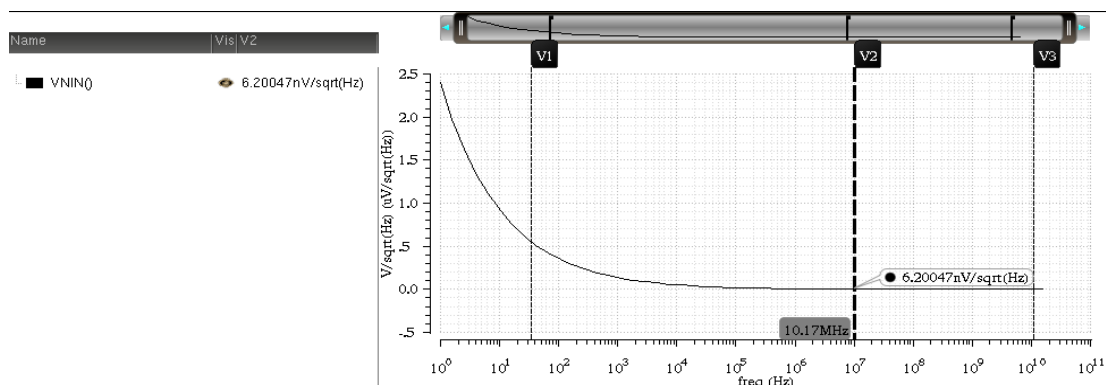


获得等效输入噪声电压谱（即输入参考噪声电压谱）：

在 ADE L() 仿真设置窗口，“Results” → “Direct Plot” → “Equivalent Input Noise”，得到等效输入噪声电压谱，显示 V1 标注数值：



显示 V2 标注频率处（-3dB 带宽，即极点）或附近频率处数值：



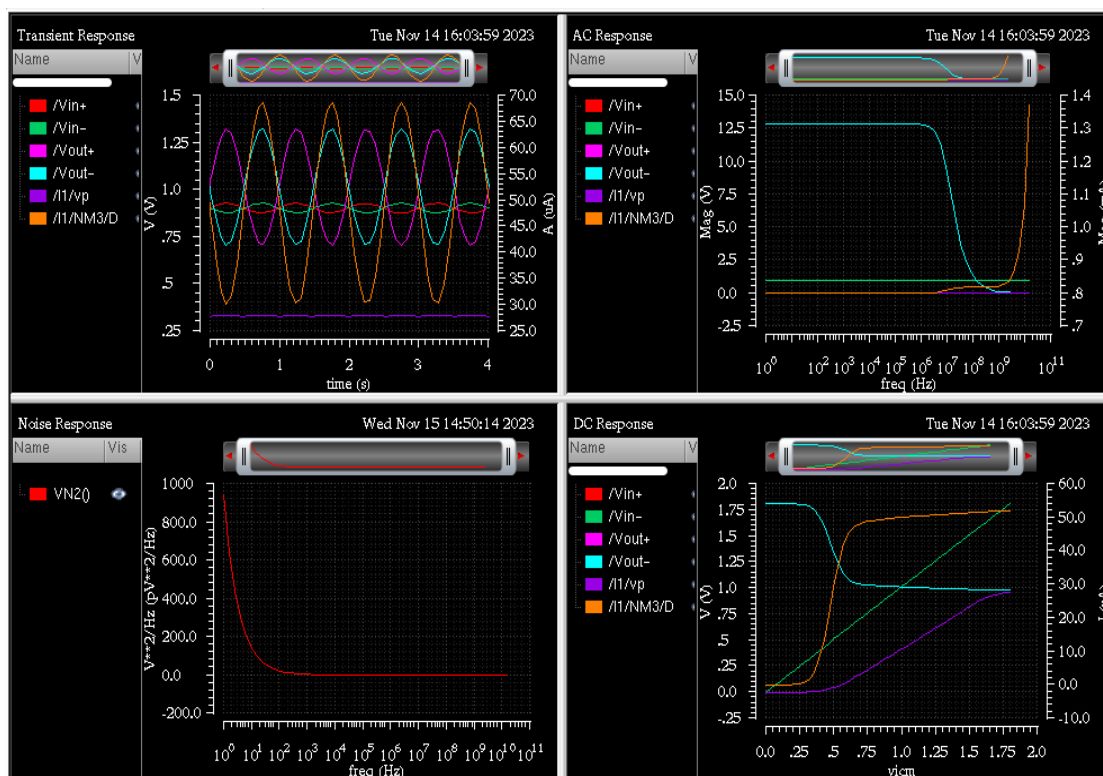
利用上述数据计算可以证明：

等效输入噪声电压谱 = 等效输出噪声电压谱 / 电压传递函数 $|A(f)|$

即 输出噪声电压谱 = 输入噪声电压谱 * 电压传递函数 $|A(f)|$

等效输入噪声电压 > 总输出噪声电压 / 低频增益 A_0

若实验老师进行现场验收，可将仿真设置窗口中的所有仿真分析全部选中，一次性快速展示仿真波形：



● 实验报告要求

对于做过的实验，给出仿真设置窗口、波形或数据的截图。