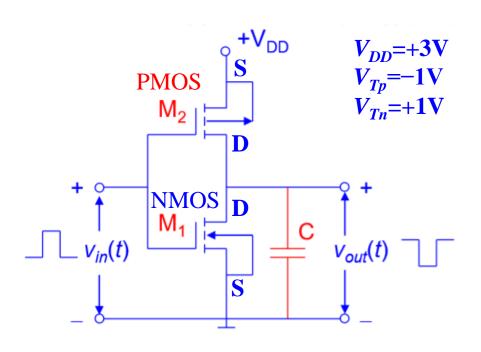
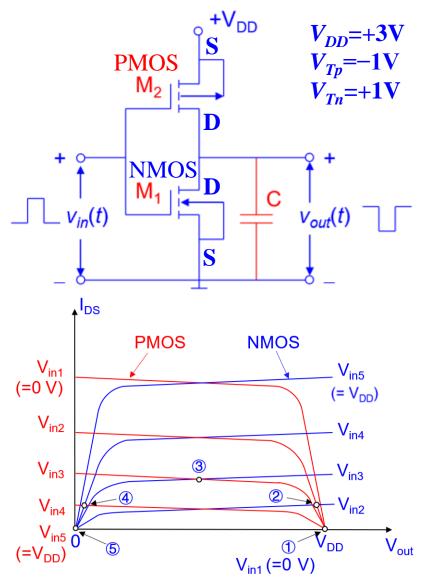
4. 互补MOS反相器 (Complementary MOS, CMOS)

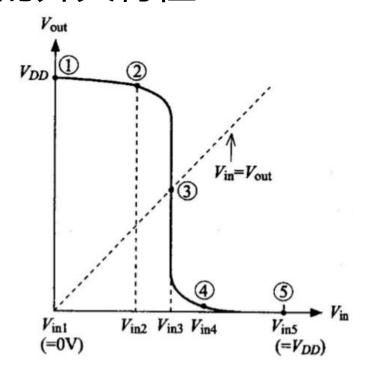




- ◆ 负载使用增强型PMOS,组成经典的CMOS反相器。
- ◆ 此时输入是 V_{in} ,输出是 V_{out} ,假设 V_{DD} =3V,NMOS阈值电压 V_{Tn} =1V,PMOS阈值电压 V_{Tp} =-1V,CMOS完全对称。

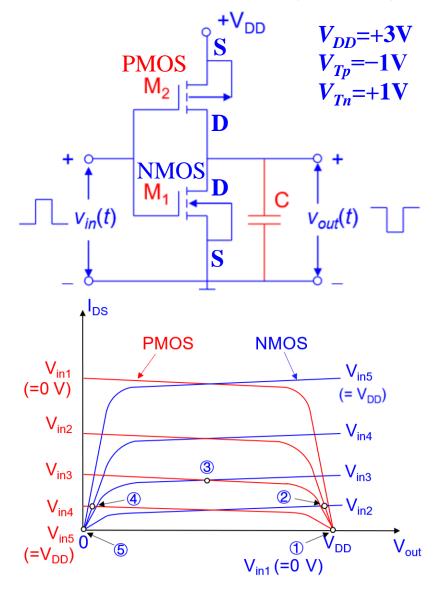
4. 互补MOS反相器 (CMOS)

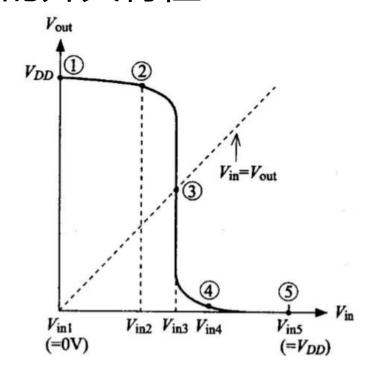




① V_{in} =0V时,PMOS V_{GSp} =-3V,处于导通状态;NMOS V_{GSn} =0V,处于截止状态,输出电压 $V_{out} \approx V_{DD}$;而 $|V_{DSp}| < |V_{GSp} - V_{Tp}| = 2$ V,因此PMOS处于线性区,NMOS截止,此时几乎没有静态功耗。

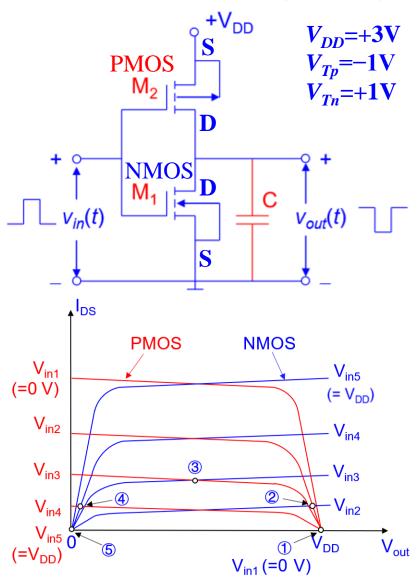
4. 互补MOS反相器 (CMOS)

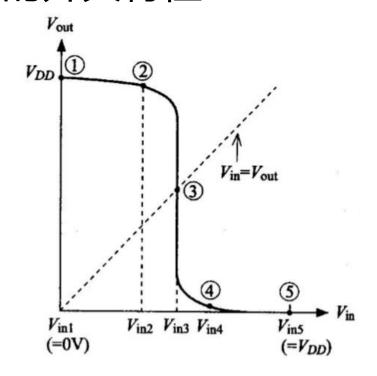




② V_{in} =1.1V时,PMOS V_{GSp} =-1.9V,处于导通状态;NMOS V_{GSn} =1.1V,处于导通状态, V_{out} 略小于 V_{DD} ; $/V_{DSp}$ |<| V_{GSp} - V_{Tp} |=0.9V,PMOS处于线性区;而 V_{DSn} > V_{GSn} - V_{Tn} =0.1V,NMOS处于饱和区。

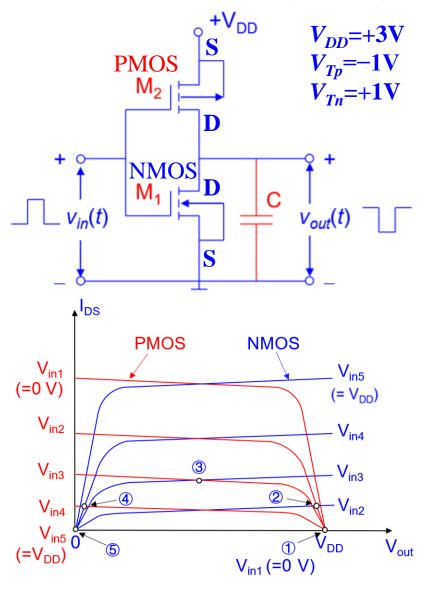
4. 互补MOS反相器 (CMOS)

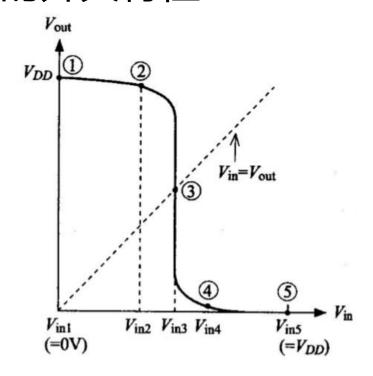




③ V_{in} =1.5V时,PMOS V_{GSp} =-1.5V,处于导通状态;NMOS V_{GSn} =1.5V,处于导通状态, V_{out} =0.5 V_{DD} ; $|V_{DSp}|>|V_{GSp}-V_{Tp}|$ =0.5V,PMOS处于饱和区;而 $V_{DSn}>V_{GSn}-V_{Tn}$ =0.5V,NMOS处于饱和区。

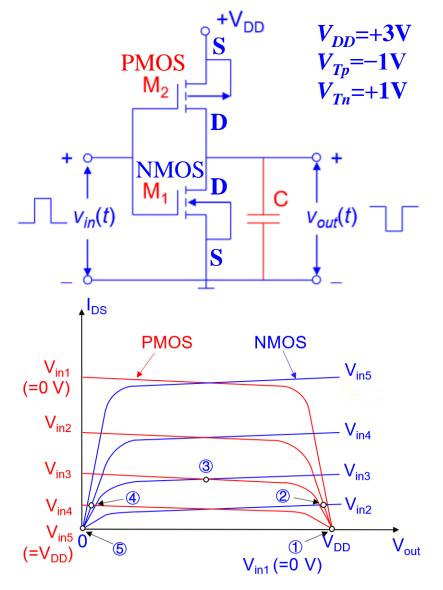
4. 互补MOS反相器 (CMOS)

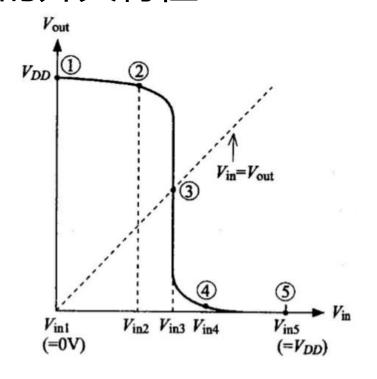




④ V_{in} =1.9V时,PMOS V_{GSp} =-1.1V,处于导通状态;NMOS V_{GSn} =1.9V,处于导通状态, V_{out} 略大于0V; $|V_{DSp}|>|V_{GSp}-V_{Tp}|$ =0.1V,PMOS 处于饱和区;而 $V_{DSn}< V_{GSn}-V_{Tn}$ =0.9V,NMOS处于线性区。

4. 互补MOS反相器 (CMOS)

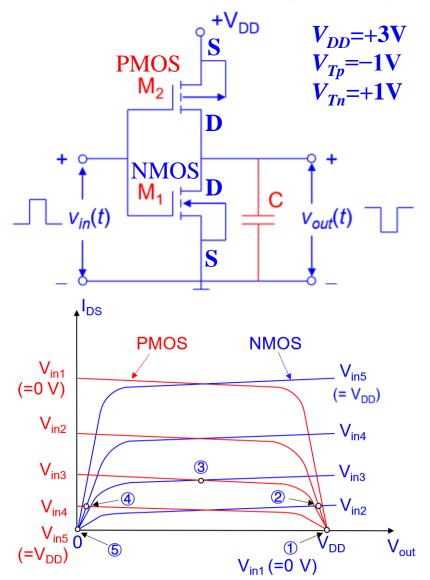


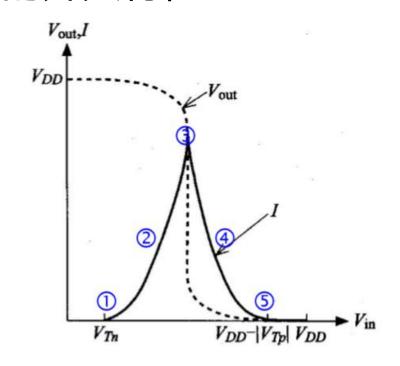


⑤ V_{in} =3V时,PMOS V_{GSp} =0V,处于截止状态;NMOS V_{GSn} =3V,处于导通状态, V_{out} \approx 0V;

PMOS截止;由于 $V_{DSn} < V_{GSn} - V_{Tn} = 2V$,NMOS处于线性区。

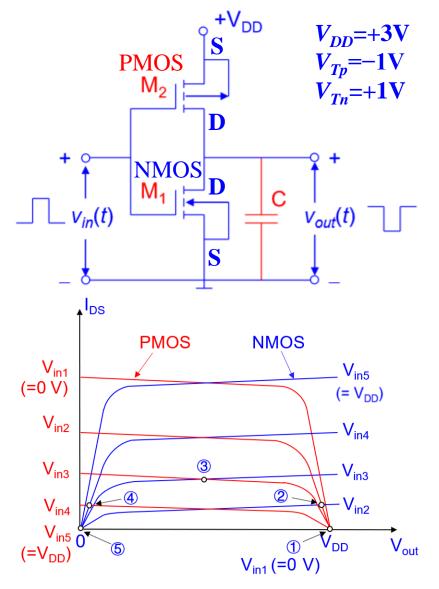
4. 互补MOS反相器 (CMOS)





⑥ 虚线代表电压,实线代表电流;虽然CMOS的静态功耗很小,但是在"0"和"1"转换的过程中,当PMOS与NMOS同时导通且处于饱和区时,流经电路的电流达到最大,此时动态功耗很大。

4. 互补MOS反相器 (CMOS)



⑦ CMOS优点:静态功耗小(始终有一个管子处于截止状态),可以将CMOS反相器中的两个管子跨导做得较大,使导通时的等效电阻小一些,从而缩短开关时间,这样在两个状态转换过程中虽然两个管子导通时的电流很大,但是由于电阻较小,开关时间短,所以总的来说总功耗很小。

CMOS缺点:由于管子类型不同,单元面积大。

第五章 金属-氧化物-半导体场效应晶体管 (MOSFET)

- §5.1 MOSFET的结构和工作原理
- §5.2 MOSFET的阈值电压
- §5.3 MOSFET的直流特性
- §5.4 MOSFET的频率特性
- §5.5 MOSFET的开关特性
- §5.6 MOSFET的功率特性
- §5.7 小尺寸MOSFET

§5.6 MOSFET的功率特性

功率MOSFET的优点:

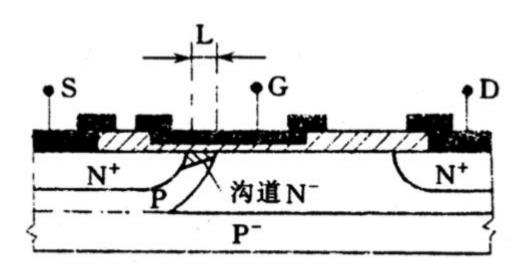
- ① 多子器件,没有少子存储效应,工作频率高,开关速度快。
- ② MOS管是电压控制器件,输入阻抗高,作功率开关使用时, 所需驱动电流小,驱动功率小,驱动电路简单,功率增益 大且稳定性好。
- ③ 器件工作时温度上升,晶格散射上升,沟道载流子迁移率下降,电流下降,温度下降,有一个温度负反馈,热稳定性好。

功率MOSFET的缺点:

① 开启电压 V_{on} 和导通电阻 R_{on} 比双极性晶体管大。

1. LDMOS (横向双扩散)

优点:沟道短,跨导大,频率特性好;高压时, N⁻区耗尽区宽度大,击 穿电压大。



缺点:管芯面积大。

漏端双扩散形成一重掺一轻掺两个N型区域,N¯区紧挨P型衬底,在高压情况下,耗尽区不仅在P型衬底一侧有,在N¯区更大,可以有效提高器件击穿电压。

2. VVMOS (垂直V型槽)

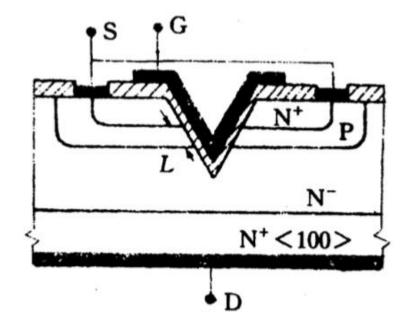
优点:管芯面积小。

缺点: V形槽会导致尖端

电场,使击穿电压下降;

导通电阻大:腐蚀很难控

制,可靠性下降。



为了减小管芯面积,将器件做成垂直型晶体管,但是V形槽结构在工艺上的控制十分困难,可靠性低,同时V形槽会让电场大部分聚集在其底部,从而使器件较早地击穿,电流在此处会有拥挤效应,所以导通电阻也较大。

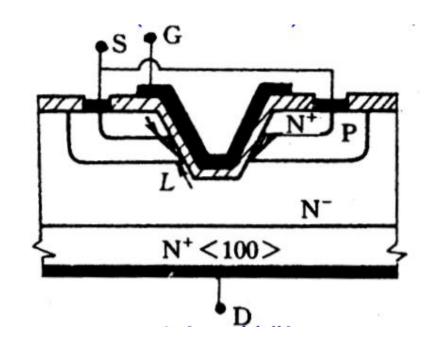
3. VUMOS (垂直U型槽)

优点:消除了尖端电场,使 击穿电压上升; N⁻区飘移电 流易展开,导通电阻下降; 元胞密度高、电流密度大。

缺点: 湿法刻蚀需要精确控

制。

将V形槽改为U形槽,减弱尖端电场和电流拥挤效应。

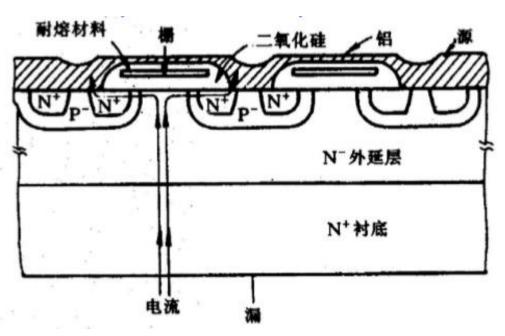


4. VDMOS (垂直双扩散)

优点: 击穿电压很大,

可靠性高。

缺点:导通电阻大。



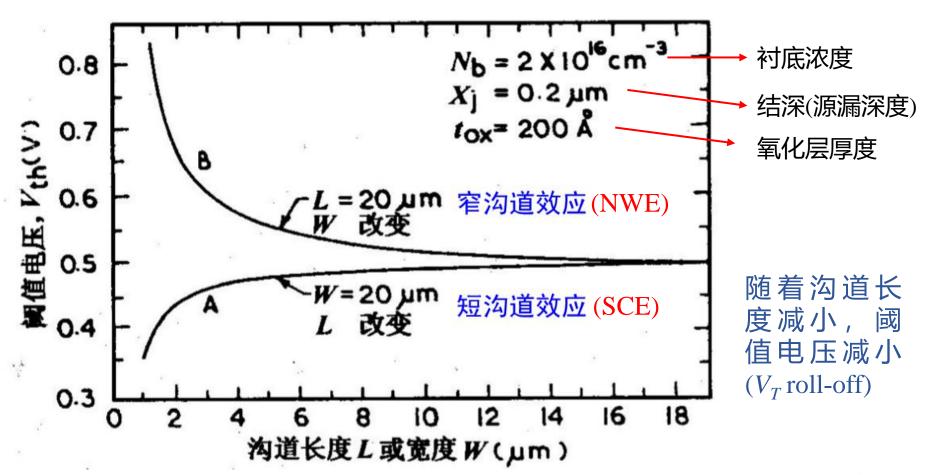
电流从底部的漏流经N+衬底和N⁻外延层,经过沟道进入源,由于有一层很厚的N⁻区,所以器件击穿电压高,导通电阻大,没有刻蚀工艺,因此工艺稳定性高。

第五章 金属-氧化物-半导体场效应晶体管 (MOSFET)

- §5.1 MOSFET的结构和工作原理
- §5.2 MOSFET的阈值电压
- §5.3 MOSFET的直流特性
- §5.4 MOSFET的频率特性
- §5.5 MOSFET的开关特性
- §5.6 MOSFET的功率特性
- §5.7 小尺寸MOSFET

1. 阈值电压 "卷曲" $(V_T \text{roll-off})$

(1) 现象
$$V_{Tn} = \emptyset_{ms} - \frac{Q_{ss}}{C_{ox}} + \frac{qN_Ad_{max}}{C_{ox}} + \frac{2k_0T}{q} \ln\left(\frac{N_A}{n_i}\right)$$
 没有与长度相关的参量



1. 阈值电压 "卷曲" $(V_T \text{roll-off})$

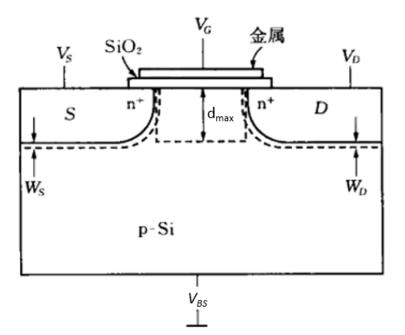
(2) 原因

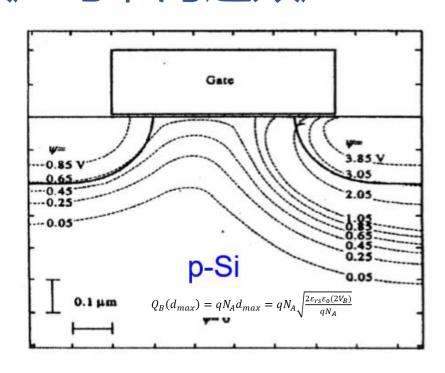
$$\frac{\partial^2 \phi(x,y)}{\partial x^2} = -\frac{\rho(x,y)}{\varepsilon_S} - \frac{\partial^2 \phi(x,y)}{\partial y^2} \equiv -\frac{\rho_{eff}(x,y)}{\varepsilon_S}$$

$$V_T$$

$$V_A = N_{Aeff} < N_A$$

(3) 电荷分享模型 (Poon-Yau模型)





- ◆ 除了由栅压引起的沟道中的耗尽区之外, 源漏与衬底之间还有内建空间电荷区;
- ◆ 当沟道长度足够大时,我们可以忽略源漏区域耗尽层宽度与沟道下方耗尽层的重合区域大小,认为沟道区域的耗尽层宽度全部来自栅压。

1. 阈值电压 "卷曲" $(V_T \text{roll-off})$

(3) 电荷分享模型

当沟道长度变短之后,就不能忽略源漏区的耗尽区宽度,计算阈值电压时的耗尽区面积就不再是矩形而变成了梯形,即*Q_R*要变小

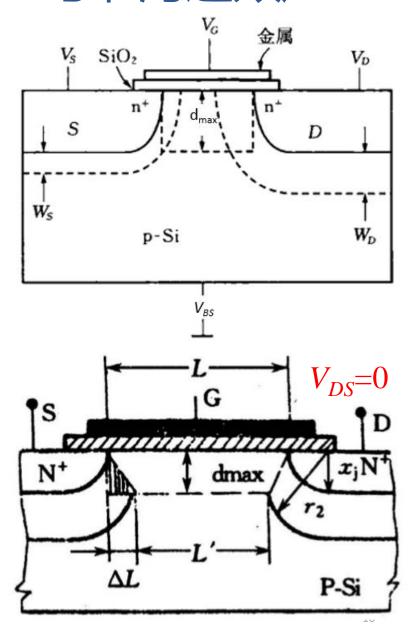
不考虑短沟道效应时的阈值电压公式:

$$V_T = V_{FB} + 2V_B + \frac{Q_B}{C_{ox}} \gamma = \frac{\sqrt{2\varepsilon_{rs}\varepsilon_0 qN_A}}{c_{ox}}$$
$$V_T = V_{FB} + 2V_B + \gamma \sqrt{2V_B + |V_{BS}|}$$

考虑短沟道效应时的阈值电压公式:

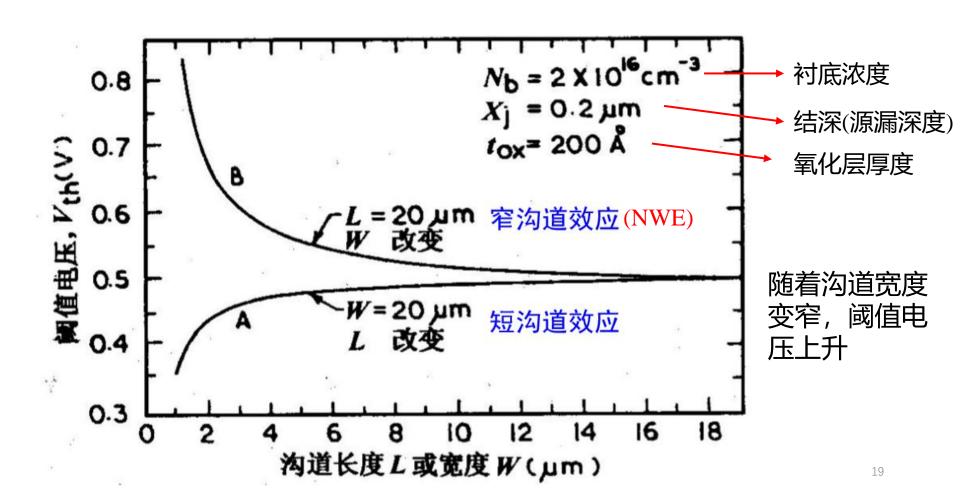
$$V_{T}' = V_{FB} + 2V_{B} + \frac{Q_{B}'}{\overline{c_{ox}}}$$

$$V_{T}' = V_{FB} + 2V_{B} + \frac{\overline{Q_{B}'}}{Q_{B}} \gamma \sqrt{2V_{B} + |V_{BS}|}$$



2. 窄沟道效应 (NWE)

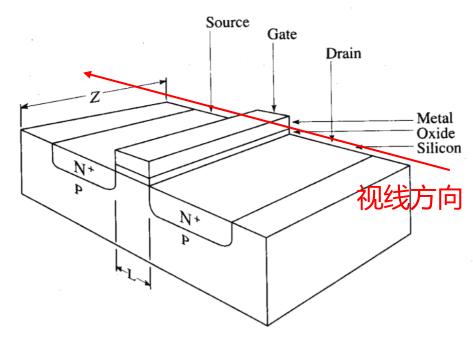
(1) 现象
$$V_{Tn} = \emptyset_{ms} - \frac{Q_{ss}}{C_{ox}} + \frac{qN_Ad_{max}}{C_{ox}} + \frac{2k_0T}{q}\ln\left(\frac{N_A}{n_i}\right)$$
 没有与宽度相关的参量

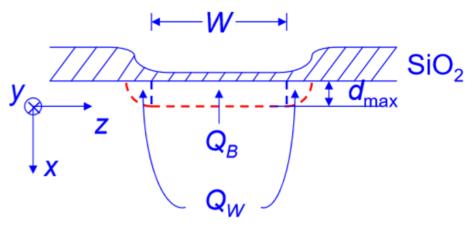


2. 窄沟道效应 (NWE)

(2) 原因

器件与器件之间会用氧化硅隔离,除了在源漏的两端隔离,在栅宽方向也会使用二氧化硅隔离,早期隔离工艺中二氧化硅就长在硅衬底表面,如下图。

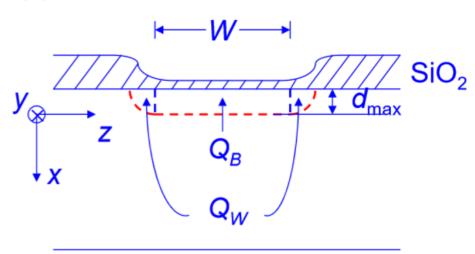


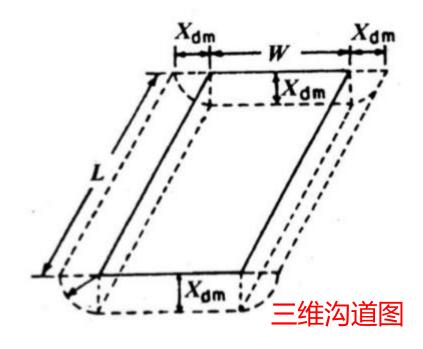


左图中二氧化硅在沟道处较薄,两侧较厚,这样形状的二氧化硅在形成沟道时,其耗尽区形状不是矩形,在矩形两侧还有两个"1/4圆"大小的耗尽区。

2. 窄沟道效应 (NWE)

(2) 原因

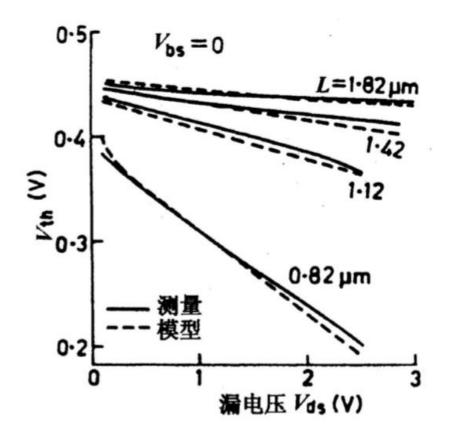




$$rac{Q_W}{Q_B} = rac{rac{1}{2}\pi d_{max}^2}{W d_{max}} = rac{\pi}{2} rac{d_{max}}{W} \longrightarrow W$$
足够大时 Q_W 可以忽略

3. 漏致势垒降低 (Drain Induced Barrier Lowering, DIBL)

(1) 现象:随着器件尺寸的缩小,沟道长度缩短,当漏电压上升时,沟道下面的耗尽层厚度不再是常数,而是从源到漏逐渐增大,所以耗尽层中部分电荷实际上会受漏端电压影响,由电荷分享原理易知,共享电荷越多,阈值电压越低,这称为漏致势垒降低效应。



另一种解释:正像它的名字一样,当施加在漏上的电压增大时,沟道中的电势会增大,对于电子而言,电势越高,电势能越低,也就是沟道势垒越低,电子越容易通过沟道,导致源漏电流增加,这种现象称为漏致势垒降低。

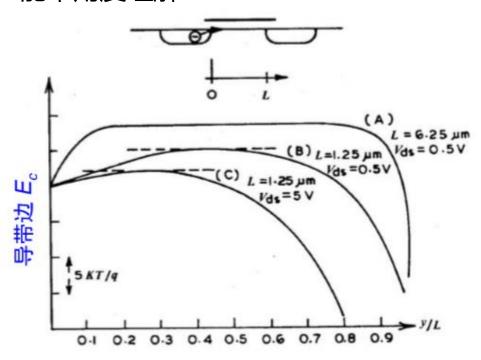
随着漏电压增加,短沟道器件阈值电压下降明显,长沟道器件基本不变。

$$V_T(V_{DS}) = V_T(0) - \sigma V_{DS}$$
DIBL因子

3. 漏致势垒降低 (DIBL)

(2) 原因

能带角度理解



随着沟道长度的缩短,在V_{DS}的影响下,沟道区的导带会向下弯曲,沟道越短,弯曲越显著,直观的体现就是I_{DS}会增加。

• 小尺寸MOSFET的直流特性

1. 载流子速度饱和效应

低电场下,载流子的漂移速度为 μE ;在电场E逐渐增强时,载流子的动能也会逐渐增大,当载流子的能量超过光学声子的能量时,就会向晶格中释放光学声子,载流子的速度也会有所丢失。可见由于光学声子的作用,载流子的动能和漂移速度都不可能超过某个特定的数值,载流子的这个有限的漂移速度称为饱和漂移速度。

$$v(E_y) = \begin{cases} \mu_{eff} \frac{E_y}{1 + \frac{E_y}{E_{sat}}} & E_y < E_{sat} \\ v_{sat} \equiv \frac{\mu_{eff} E_{sat}}{2} & E_y \ge E_{sat} \end{cases}$$

考虑迁移率不是一个常数时,MOSFET的输出特性和简单模型推导出来的不一样,必须对迁移率修正(速度未饱和时)。

$$I_{DS} = \frac{\mu_{eff}}{1 + \frac{V_{DS}}{LE_{Sat}}} C_{ox} \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

短沟道情况下速度饱和效应容易出现,那么短沟道情况下器件的饱和电压、 饱和电流是多少?

小尺寸MOSFET的直流特性

4. 长沟道、短沟道MOSFET直流特性小结

长沟道

$$I_{DS} = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right] \quad I_{DS}' = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$$
$$\beta = \mu C_{ox} \frac{W}{L}$$
$$\beta = \frac{\mu_{eff}}{1 + \frac{V_{DS}}{L_{E-1}}} C_{ox} \frac{W}{L}$$

短沟道

$$\begin{split} I_{DS}{}' &= \beta \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}{}^2 \right] \\ \beta &= \frac{\mu_{eff}}{1 + \frac{V_{DS}}{LE_{Sat}}} C_{ox} \frac{W}{L} \end{split}$$

$$I_{DS}$$
饱和条件 $Q_n(L) = 0$

$$V_{DSsat} = V_{GS} - V_{T}$$

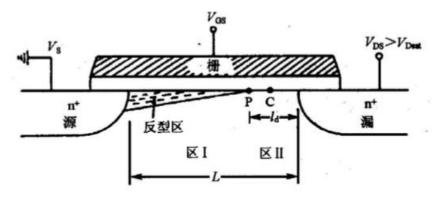
$$v_n = v_{sat}$$

$$V'_{DSsat} = \frac{LE_{sat}(V_{GS} - V_T)}{LE_{sat} + (V_{GS} - V_T)}$$

饱和区
$$I_{DSsat} = \frac{1}{2}\beta(V_{GS} - V_T)^2 = \frac{1}{2}\beta V_{DSsat}^2$$
 $I_{DSsat}' = v_{sat}C_{ox}W\frac{(V_{GS} - V_T)^2}{LE_{sat} + (V_{GS} - V_T)}$

• 小尺寸MOSFET的直流特性

2. 短沟道MOSFET饱和区特性



I—速度未饱和区; II —速度饱和区

 I'_{DSsat} 短沟道MOSFET饱和电流 V'_{DSsat} 短沟道MOSFET饱和电压

当短沟道器件处于速度饱和时,由 电流连续可知速度饱和区的电流和 速度不饱和区的电流相等。

速度饱和点P处的电流同时可用下面两个式子表示:

区I (速度未饱和区)电流
$$I_{DSsat}' = \frac{\mu_{eff}}{1 + \frac{V_{DSsat}'}{LE_{sat}}} C_{ox} \frac{W}{L} [(V_{GS} - V_T) V_{DSsat}' - \frac{1}{2} V_{DSsat}'^2]$$

区II (速度饱和区)电流 $I_{DSsat}' = Q_n(P)Wv_{sat} = Wv_{sat}C_{ox}(V_{GS} - V_T - V'_{DSsat})$ $v_{sat} \equiv \frac{\mu_{eff}E_{sat}}{2}$

解上述方程
$$V'_{DSsat} = \frac{LE_{sat}(V_{GS}-V_T)}{LE_{sat}+(V_{GS}-V_T)}$$
 代入区 II $I_{DSsat}' = v_{sat}C_{ox}W\frac{(V_{GS}-V_T)^2}{LE_{sat}+(V_{GS}-V_T)}$

• 小尺寸MOSFET的直流特性

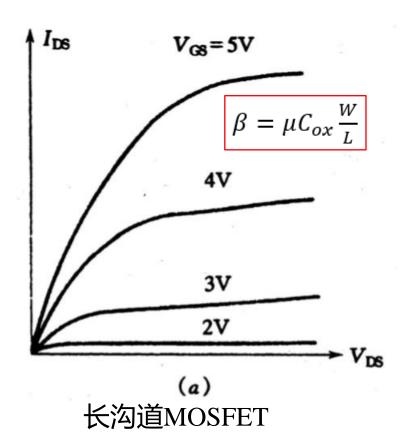
3. 长沟道、短沟道MOSFET输出特性对比

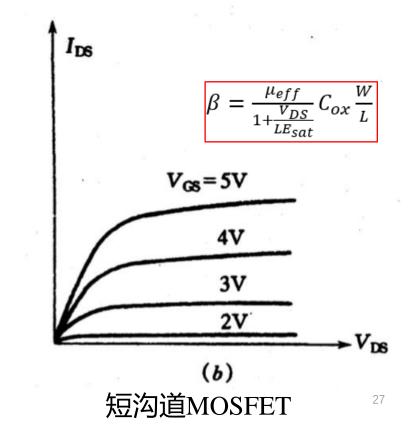
$$I_{DS} = \beta \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$I_{DSsat} = \frac{1}{2}\beta(V_{GS} - V_T)^2 = \frac{1}{2}\beta V_{DSsat}^2$$

$$I_{DS}' = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$$

$$I_{DSsat}' = v_{sat}C_{ox}W \frac{(V_{GS}-V_T)^2}{LE_{sat}+(V_{GS}-V_T)}$$





第五章重点概念

- MOS结构基本理论,半导体表面出现平带、积累、耗尽反型的情况; MOSFET的基本结构,制备、分类与工作原理;
- MOSFET阈值电压的定义及计算,影响阈值电压的因素,功 函数差,衬底浓度,界面固定电荷,离子注入调整,衬偏效 应;
- MOSFET直流伏安特性,弱反型(亚阈值)区的伏安特性,亚阈值摆幅;直流参数,包括饱和源漏电流,截止漏电流,导通电阻等,低频小信号参数;MOSFET的击穿特性,源漏击穿和栅击穿;MOSFET的二级效应,非常数表面迁移率,非零漏电导;
- MOSFET频率特性,低频等效电路,高频等效电路,提高 MOSFET频率特性的方法;

第五章重点概念

- MOSFET开关特性, 电阻型负载MOS倒相器, 增强型-增强型 MOS倒相器(E-E MOS), 增强型-耗尽型MOS倒相器(E-D MOS), 互补MOS倒相器(CMOS);
- MOSFET功率特性, 4种功率MOSFET结构及优缺点;
- 小尺寸MOSFET特性,短沟道效应,包括阈值电压的卷曲,漏致势垒降低,速度饱和效应;窄沟道效应,小尺寸MOSFET直流特性。

第五章思考题

- ◆ MOS电容在不同电压下其半导体表面有哪几种状态?
- ◆ MOS电容中半导体表面强反型后,为什么耗尽层宽度会达到一个极大值?
- ◆ MOSFET的实际阈值电压由几部分构成?
- ◆有哪些因素可以影响MOSFET的阈值电压?
- ◆ 为什么MOSFET栅电极最开始使用的是金属铝,后期换为多晶 硅,最后又换成了金属电极?
- ◆ MOSFET衬底不接地会有什么影响?
- ◆ MOSFET漏极电压会影响氧化层上的压降吗? 反型电子呢?
- ◆解释缓变沟道近似的实质意义?
- ◆氧化层和半导体界面处的固定电荷会影响亚阈值摆幅吗?
- ◆ 为什么亚阈值摆幅越小越好? 有那些方法可以减小亚阈值摆幅?
- ◆ MOSFET的击穿有哪些种类,发生在哪里?
- ◆ 试想一下提高MOSFET击穿电压的方法有什么?
- ◆ MOSFET沟道中的载流子迁移率是常数吗?如果不是会受到什么因素的影响?带来什么结果?

第五章思考题

- ◆ CMOS反相器为什么功耗相比于其他类型的倒相器要小的多? 它的主要功耗来自哪里?
- ◆ 功率MOSFET有什么优缺点?
- ◆ 当MOSFET尺寸缩小后会有哪些不利影响出现?
- ◆ MOSFET的短沟道效应有哪些?
- ◆ 为什么MOSFET短沟道阈值电压下降,而窄沟道阈值电压上升?
- ◆ 短沟道MOSFET的直流特性与长沟道MOSFET的直流特性一样吗? 电流饱和条件是什么?