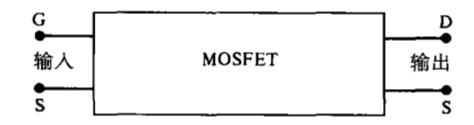
# 第五章 金属-氧化物-半导体场效应晶体管 (MOSFET)

- §5.1 MOSFET的结构和工作原理
- §5.2 MOSFET的阈值电压
- §5.3 MOSFET的直流特性
- §5.4 MOSFET的频率特性
- §5.5 MOSFET的开关特性
- §5.6 MOSFET的功率特性
- §5.7 小尺寸MOSFET
- §5.8 MOSFET的最新研究进展

## §5.4 MOSFET的频率特性

#### 1. 交流小信号等效电路

(1) 低频等效电路



输出端口: 直流情况下  $I_{DS} = I_{DS}(V_{DS}, V_{GS})$  , 交流情况下需要加上额外的交流电流 $i_{DS}$  ,  $i_{DS} + I_{DS}(V_{DS}, V_{GS}) = I_{DS}(V_{DS} + v_{DS}, V_{GS} + v_{GS})$  交流电压

将上式右侧在直流工作点附近做泰勒级数展开,并仅保留至一阶项

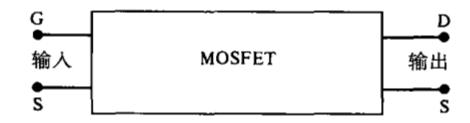
$$I_{DS}(V_{DS} + v_{DS}, V_{GS} + v_{GS}) = I_{DS}(V_{DS}, V_{GS}) + v_{DS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{DS}} \Big|_{V_{GS}} + v_{GS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{GS}} \Big|_{V_{DS}}$$

$$i_{DS} = v_{DS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{DS}} \Big|_{V_{GS}} + v_{GS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{GS}} \Big|_{V_{DS}} = v_{DS} g_D + v_{GS} g_m$$

$$g_D = \frac{\partial I_{DS}}{\partial V_{DS}} \Big|_{V_{GS}} g_m = \frac{\partial I_{DS}}{\partial V_{GS}} \Big|_{V_{DS}}$$

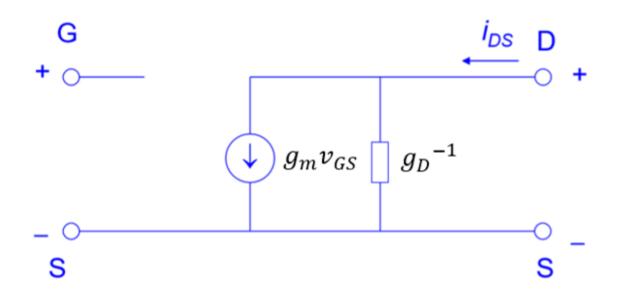
### 1. 交流小信号等效电路

(1) 低频等效电路



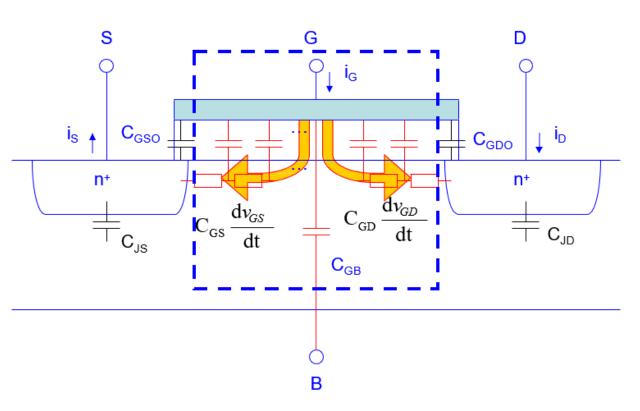
$$i_{DS} = v_{DS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{DS}} \mid_{V_{GS}} + v_{GS} \frac{\partial I_{DS}(V_{DS}, V_{GS})}{\partial V_{GS}} \mid_{V_{DS}} = v_{DS} g_D + v_{GS} g_m$$

考虑低频情况下, 栅与源漏相当于开路, 故有如下等效电路图



#### 1. 交流小信号等效电路

#### (2) 高频情况



#### 高频下要考虑电容影响:

栅与源、漏、衬底之间都存在电容:  $C_{GS}$ 、 $C_{GD}$ 、 $C_{GB}$ ;

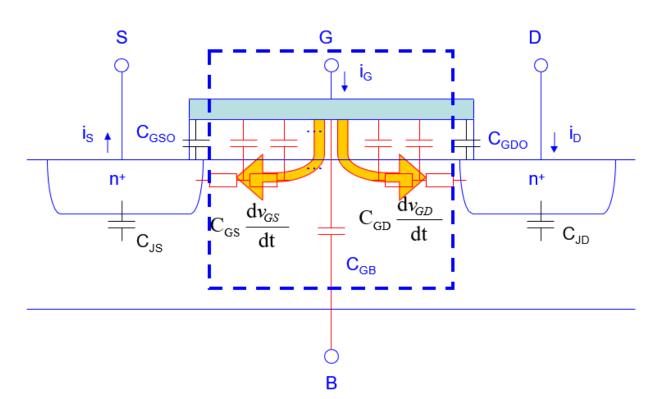
若栅与源漏区域存在重合,则还需考虑寄生电容 $C_{GSO}$ 和 $C_{GDO}$ (这两个电容下方无沟道,故后面计算时不考虑这两项);

源漏pn结区电容 $C_{JS}$ 和 $C_{JD}$ (通常忽略这两项);

沟道区还存在电阻 $R_{GS}$ 和 $R_{GD}$ 。

#### 1. 交流小信号等效电路

#### (2) 高频情况



#### 高频时

小信号电流

$$i_G = C_{GS} \frac{dv_{GS}}{dt} + C_{GD} \frac{dv_{GD}}{dt} \qquad i_D = v_{DS} g_D + v_{GS} g_m - C_{GD} \frac{dv_{GD}}{dt}$$

$$i_S = v_{DS}g_D + v_{GS}g_m + C_{GS}\frac{dv_{GS}}{dt} \equiv i_D + i_G$$

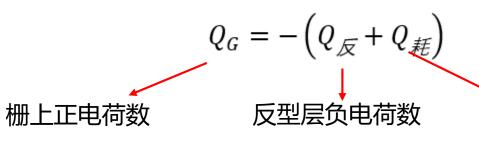
### 1. 交流小信号等效电路

#### (2) 高频情况

计算分布电容 $C_{GS}$ 和 $C_{GD}$ 

$$C_{GS} \equiv \frac{\partial Q_G}{\partial V_{GS}} \mid_{V_{GD}, V_{GB}}$$

$$C_{GD} \equiv \frac{\partial Q_G}{\partial V_{GD}} \mid_{V_{GS}, V_{GB}}$$



$$Q_{\mathcal{L}} = \int_0^W \int_0^L Q_n(y) dy \, dz$$

反型层面电荷密度

$$Q_n(y) = -C_{ox}[V_{GS} - V_T - V(y)]$$

耗尽区负电荷数

$$Q_{\cancel{\cancel{=}}} = \int_0^W \int_0^L Q_B(y) dy dz$$

耗尽区面电荷密度

$$Q_B(y) = -qN_A d_{max}(y)$$

忽略 $V_{DS}$ 的影响,无衬偏效应

即
$$Q_{\mathcal{H}}$$
是一常数  $\qquad Q_B(y) = -qN_A\sqrt{\frac{2\varepsilon_s(2V_B)}{qN_A}}$ 

即 
$$Q_{ au}$$
 是一常数 🕶 💮

### 1. 交流小信号等效电路

#### (2) 高频情况

计算分布电容
$$C_{GS}$$
和 $C_{GD}$ 

计算分布电容
$$C_{GS}$$
和 $C_{GD}$   $C_{GS}\equiv \frac{\partial Q_G}{\partial V_{GS}}\big|_{V_{GD},V_{GB}}$   $C_{GD}\equiv \frac{\partial Q_G}{\partial V_{GD}}\big|_{V_{GS},V_{GB}}$ 

$$Q_G = -\left(Q_{\cancel{\boxtimes}} + Q_{\cancel{\not\equiv}}\right) = -W \int_0^L Q_n(y) dy - Q_{\cancel{\not\equiv}}$$

$$I_{DS} = -I_y = Q_n(y)Wv = Q_nW\mu_n(-\frac{dV(y)}{dy})$$
  $dy = -\frac{Q_n(y)W\mu_n}{I_{DS}}dV(y)$ 

$$Q_G = \frac{\mu_n W^2}{I_{DS}} \int_0^{V_{DS}} Q_n(y)^2 dV(y) - Q_{\not \equiv}$$

$$Q_n(y) = -C_{ox}[V_{GS} - V_T - V(y)]$$

$$Q_G = \frac{\mu_n W^2 C_{ox}^2}{I_{DS}} \int_0^{V_{DS}} [V_{GS} - V_T - V(y)]^2 dV(y) - Q_{\cancel{R}}$$

$$Q_G = \frac{\mu_n W^2 C_{ox}^2}{3I_{DS}} \left[ (V_{GS} - V_T)^3 - (V_{GS} - V_T - V_{DS})^3 \right] - Q_{\cancel{E}}$$

### 1. 交流小信号等效电路

#### (2) 高频情况

计算分布电容
$$C_{GS}$$
和 $C_{GD}$ 

计算分布电容
$$C_{GS}$$
和 $C_{GD}$   $C_{GS} \equiv \frac{\partial Q_G}{\partial V_{GS}} \big|_{V_{GD}, V_{GB}}$   $C_{GD} \equiv \frac{\partial Q_G}{\partial V_{GD}} \big|_{V_{GS}, V_{GB}}$ 

$$Q_G = \frac{\mu_n W^2 C_{ox}^2}{3I_{DS}} \left[ (V_{GS} - V_T)^3 - (V_{GS} - V_T - V_{DS})^3 \right] - Q_{\cancel{R}}$$

$$V_{GS} - V_{DS} = V_{GD}$$

$$Q_G = \frac{\mu_n W^2 C_{ox}^2}{3I_{DS}} \left[ (V_{GS} - V_T)^3 - (V_{GD} - V_T)^3 \right] - Q_{\cancel{E}}$$

线性区 
$$I_{DS} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T - \frac{1}{2} V_{DS}) V_{DS}$$
 
$$I_{DS} = \mu_n C_{ox} \frac{W}{2L} [(V_{GS} - V_T)^2 - (V_{GS} - V_T - V_{DS})^2]$$
 
$$I_{DS} = \mu_n C_{ox} \frac{W}{2L} [(V_{GS} - V_T)^2 - (V_{GD} - V_T)^2]$$

线性区

$$Q_G = \frac{2}{3} C_{ox} W L \frac{(V_{GS} - V_T)^3 - (V_{GD} - V_T)^3}{(V_{GS} - V_T)^2 - (V_{GD} - V_T)^2} - Q_{\cancel{\cancel{1}}}$$

饱和区 
$$V_{GD} = V_T$$
  $Q_G = \frac{2}{3}C_{ox}WL(V_{GS} - V_T) - Q_{\cancel{\cancel{1}}}$ 

### 1. 交流小信号等效电路

$$C_{GS} \equiv \frac{\partial Q_G}{\partial V_{GS}} \mid_{V_{GD}, V_{GB}}$$

(2) 高频情况 
$$C_{GS} \equiv \frac{\partial Q_G}{\partial V_{GS}} \Big|_{V_{GD},V_{GB}} \qquad C_{GD} \equiv \frac{\partial Q_G}{\partial V_{GD}} \Big|_{V_{GS},V_{GB}}$$
 计算分布电容 $C_{GS}$ 和 $C_{GD}$ 

$$Q_G = \frac{2}{3} C_{ox} W L \frac{(V_{GS} - V_T)^3 - (V_{GD} - V_T)^3}{(V_{GS} - V_T)^2 - (V_{GD} - V_T)^2} - Q_{\not \equiv}$$

$$C_{GS} \equiv \frac{\partial Q_G}{\partial V_{GS}} \mid_{V_{GD}, V_{GB}} = \frac{2}{3} C_{ox} W L \left[ 1 - \frac{(V_{GD} - V_T)^2}{(V_{GS} + V_{GD} - 2V_T)^2} \right] \xrightarrow{V_{GS} \approx V_{GD}} C_{GS} = \frac{1}{2} C_{ox} W L$$

$$C_{GD} \equiv \frac{\partial Q_{G}}{\partial V_{GD}} \mid_{V_{GS}, V_{GB}} = \frac{2}{3} C_{ox} W L \left[ 1 - \frac{(V_{GS} - V_{T})^{2}}{(V_{GS} + V_{GD} - 2V_{T})^{2}} \right] \xrightarrow{V_{GS} \approx V_{GD}} C_{GD} = \frac{1}{2} C_{ox} W L$$

$$V_{GS} \approx V_{GD} \longrightarrow C_{GS} = \frac{1}{2} C_{ox} W L$$

$$V_{GS} \approx V_{GD} \longrightarrow C_{GD} = \frac{1}{2} C_{ox} W L$$

在我们的假设与计算中未出现
$$V_{GR}$$
,所以

在我们的假设与计算 
$$C_{GB} \equiv \frac{\partial Q_G}{\partial V_{GB}} \big|_{V_{GS},V_{GD}} = 0$$

饱和区
$$(V_{GD}=V_T)$$
  $Q_G = \frac{2}{3}C_{ox}WL(V_{GS}-V_T)-Q_{\cancel{\cancel{1}}}$ 

$$C_{GS} = \frac{2}{3}C_{ox}WL = \frac{2}{3}C_G$$

$$C_{GD} = 0$$
  $C_{GB} = 0$  — 高频下容抗无穷大

$$C_G \equiv C_{ox}WL$$

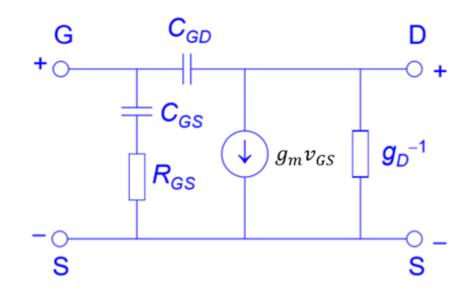
 $C_G$ 为总的栅电容,

单位: F

#### 1. 交流小信号等效电路

#### (2) 高频情况

高频等效电路(用于饱和区)



按照前面的说法,在 $C_{GD}$ 支路上应该也有一个串联电阻,但是饱和区 $C_{GD}$ 容抗无穷大,交流断路,所以将 $R_{GD}$ 忽略,但是电容 $C_{GD}$ 依旧是存在的。

# 第五章 金属-氧化物-半导体场效应晶体管 (MOSFET)

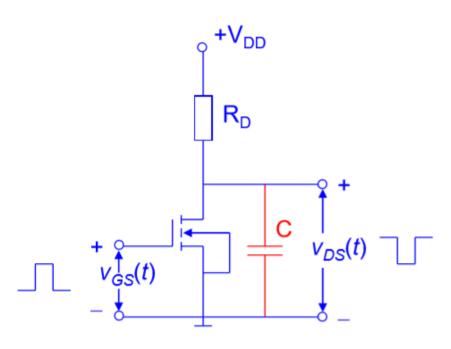
- §5.1 MOSFET的结构和工作原理
- §5.2 MOSFET的阈值电压
- §5.3 MOSFET的直流特性
- §5.4 MOSFET的频率特性
- §5.5 MOSFET的开关特性
- §5.6 MOSFET的功率特性
- §5.7 小尺寸MOSFET
- §5.8 MOSFET的最新研究进展

## §5.5 MOSFET的开关特性

- ◆ 和双极性晶体管一样, MOS场效应管也可以用来构成数字集成电路, 例如构成触发器、存储器、移位寄存器等等。
- ◆ 由MOS场效应管构成的集成电路具有功耗小、集成度 高的优点。
- ◆ 在MOS数字集成电路中, MOS场效应管主要工作在两个状态,即导通态和截止态。
- ◆ MOS数字集成电路的特性就由MOS管在这两个状态的 特性以及这两个状态相互转换的特性所决定,这就是所 谓的晶体管的开关特性。

### 1. 电阻型负载MOS反相器

#### (1) MOS反相器的开关作用



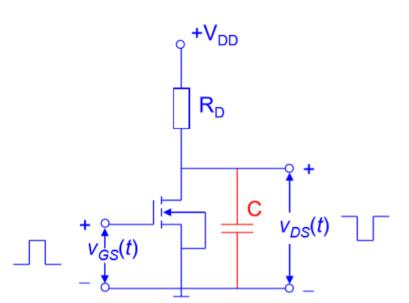
◆如图所示,在增强型NMOS 管的漏极加一个负载电阻 $R_D$ ,即可构成一个反相器,以栅源电压 $V_{GS}$ 作为输入端,漏源电压 $V_{DS}$ 作为输出端。

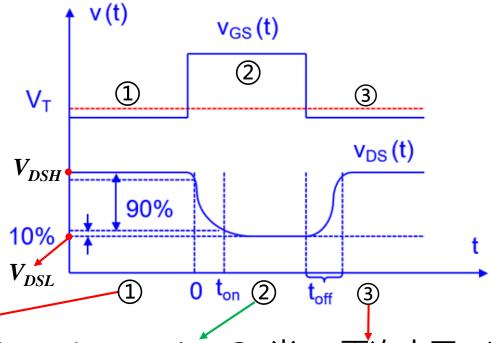
#### ◆电容C的来源:

- ①漏极结电容
- ② 输出信号线与衬底电容
- ③ 下级MOS管的输入电容

## 1. 电阻型负载MOS反相器

#### (1) MOS反相器的开关作用





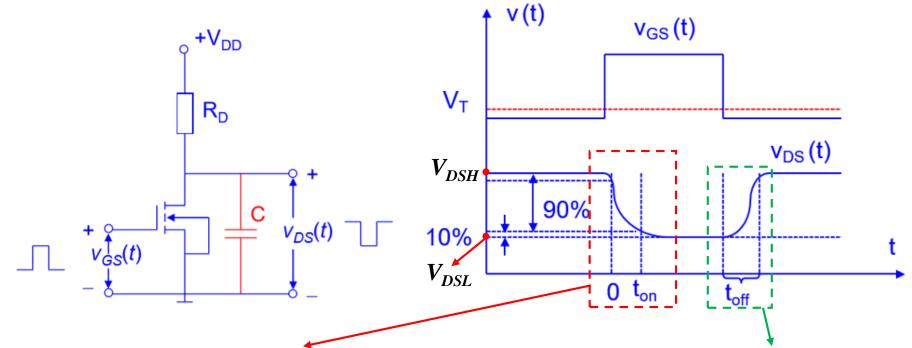
最开始当输入端 $V_{GS}$  ② 当 $V_{GS}$ 大于 $V_{T}$ 时, 小于 $V_T$ 时,MOS管不导 通,压降绝大部分落在 MOS管上,输出电压为 高电压 $V_{DSH}$  ( $V_{DSH} < V_{DD}$ )。

MOS管导通,压降 绝大部分落在 $R_D$ 上, 输出低电压 $V_{DSL}$ 。

③ 当 $V_{GS}$ 再次小于 $V_{T}$ 时, MOS管截止, 压降绝 大部分落在MOS管上, 输出高电压 $V_{DSH}$ 。

### 1. 电阻型负载MOS反相器

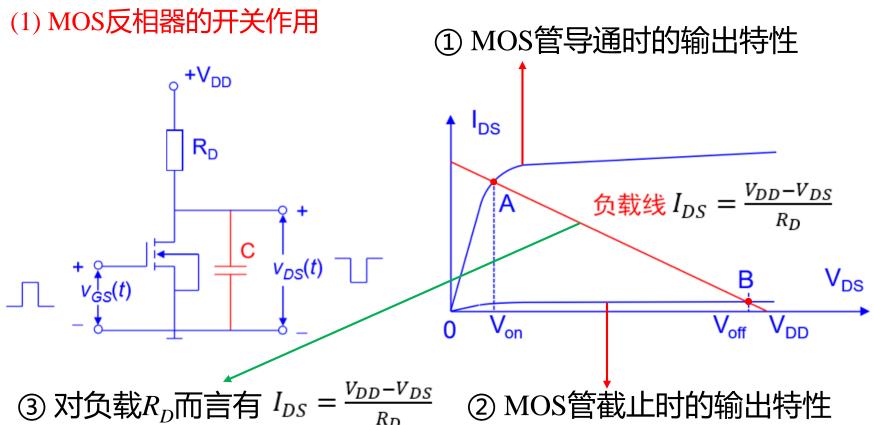
#### (1) MOS反相器的开关作用



① 当输入端 $V_{GS}$ 由小于 $V_{T}$ 变为大于 $V_{T}$ 时,电容的放电不是一瞬间完成的,将输出电压从 $0.9V_{DSH}$ (高电压)下降到 $0.1V_{DSH}$ (低电压)的时间称为导通开启时间 $t_{on}$ 。

② 当 $V_{GS}$ 再次小于 $V_T$ 时,电容的充电当然也不是一瞬间完成的,将 $V_{DS}$ 从 $V_{DSL}$ (低电压)上升到 $0.9V_{DSH}$ (高电压)的时间称为截止关断时间 $t_{off}$ 。

## 1. 电阻型负载MOS反相器



④ 当负载 $R_D$ 上的电流和MOS管电流相等时就是它们共同的工作状态,A代表MOS管导通(一般在线性区),输出低电压;B代表MOS管截止(一般在饱和区),输出高电压; $V_{off}$ 与 $V_{on}$ 之间的差就是逻辑摆幅。

- 1. 电阻型负载MOS反相器
- (2) MOS反相器的开关时间
- ①  $t_{on}$

从工作点B到A,开启时间对应输出电压从高电压0.9V<sub>DSH</sub>下降到低电压0.1V<sub>DSH</sub>的时间,电容对沟道电阻放电。

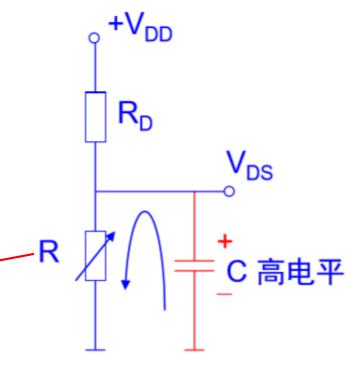
$$R(t): \infty \longrightarrow g_{D(On)}^{-1} \longrightarrow MOS$$
管开启  
后的电阻

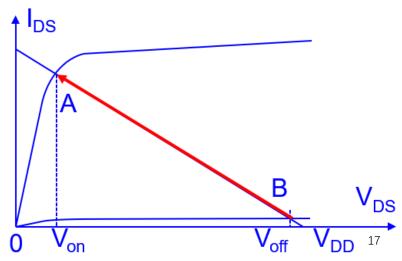
## 估算ton

平均电阻:  $\bar{R}(t) \approx \frac{1}{g_{D(on)}}$ 

则:  $t_{on} = \bar{R}(t)C = \frac{C}{g_{D(on)}}$ 

MOS一般工作在线性区,线性区漏导等于饱和区跨导,故 $t_{on}$ 还可写为  $\frac{c}{a}$ 



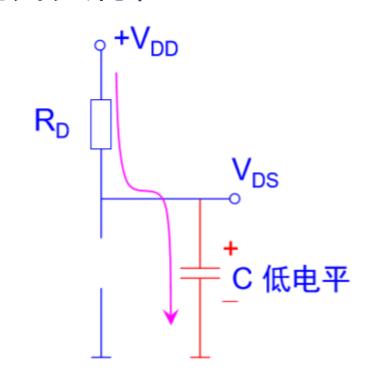


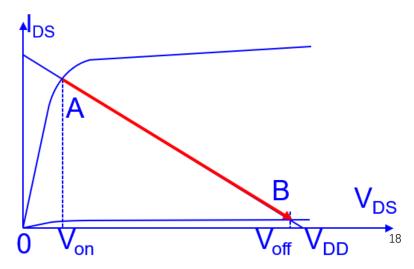
- 1. 电阻型负载MOS反相器
- (2) MOS反相器的开关时间
- $2t_{off}$

从工作点A到B,开启时间对应输出电压从低电压 $V_{DSL}$ 上升到高电压 $0.9V_{DSH}$ 的时间, $V_{DD}$ 通过 $R_D$ 对电容充电。

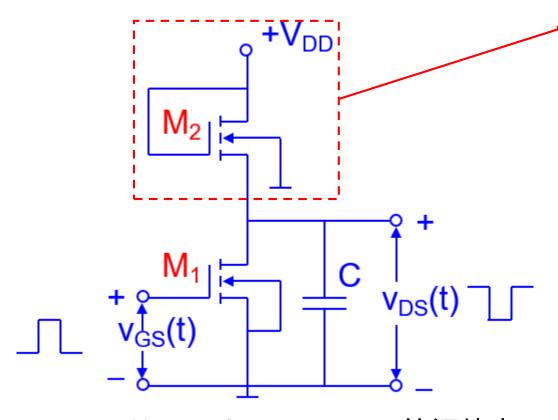
## 估算t<sub>off</sub>

$$t_{off} = R_D C$$





## 2. 增强型-增强型MOS反相器 (E-E MOS)

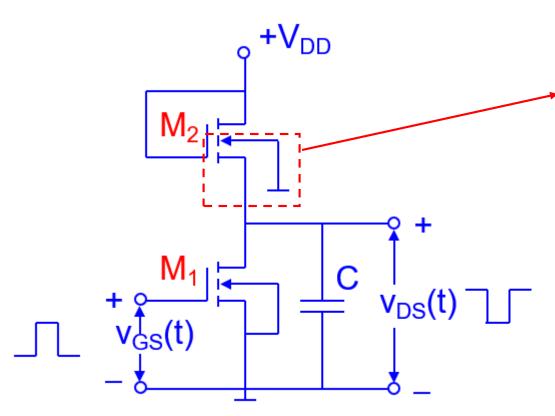


 $V_{DS2}$ :  $M_2$ 的漏源电压  $V_{T2}$ :  $M_2$ 的阈值电压

 $V_{GS2}$ :  $M_2$ 的栅源电压  $V_{DS}(t)$ : 输出电压

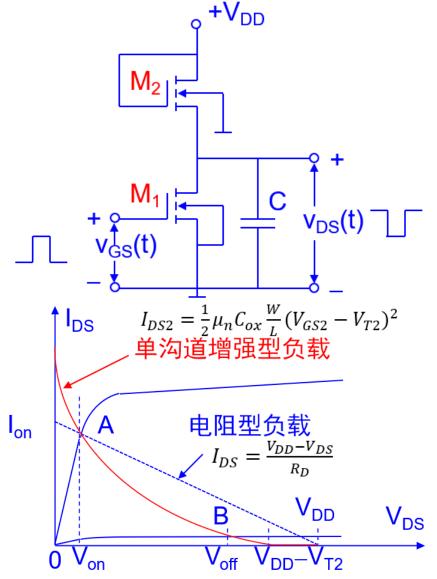
① Ma栅漏短接。工作电压 一直为 $V_{DD}$ 。 $I_{DS}$ 的饱和条 件是 $V_{DS}=V_{GS}-V_{T}$ 。此时对 于 $M_2$ ,  $V_{DS2} = V_{GS2} > V_{GS2} - V_{T2}$ , M。始终处于饱和状态。在  $M_1$ 开启之前, $V_{DD}$ 对C充电, 直到 $V_{DS}(t)=V_{DD}-V_{T2}$ , 并且  $V_{DS}(t)$ 最大只能到 $V_{DD}-V_{T2}$ , 因为如果 $V_{DS}(t) > V_{DD} - V_{T2}$ , M2就截止(关断)了,相当 于"自己把自己截止了"。

## 2. 增强型-增强型MOS反相器 (E-E MOS)



② 在此反相器中 $M_2$ 衬底接地,而源上电势 $V_{DS}(t)$ 不为零,会一直增加,所以存在衬偏效应, $V_{T2}$ 会随着 $V_{DS}(t)$ 的增加而一直增加,这样会影响到对电容充电时的电流 $I_{DS}$  (即流经 $M_2$ 的电流)。

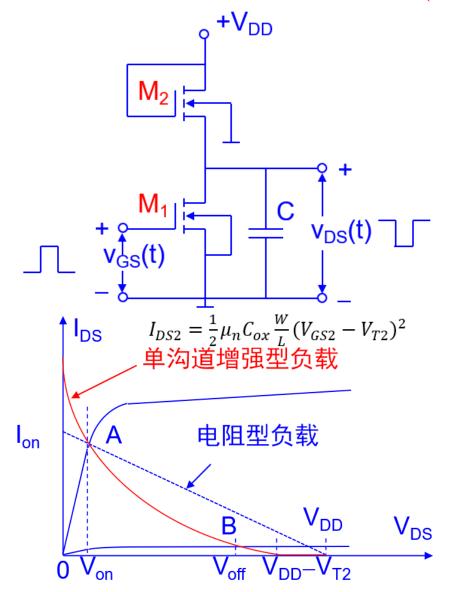
## 2. 增强型-增强型MOS反相器 (E-E MOS)



③  $M_2$ 一直工作在饱和区,所以有  $I_{DS2} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS2} - V_{T2})^2$ 

由于衬偏效应, $V_{72}$ 会一直上升,同 时 $V_{GS2}=V_{DD}-V_{DS}(t)$ ,随着 $V_{DS}(t)$ 的上 升 $V_{GS2}$ 下降,所以 $I_{DS2}$ 会以电压的平 方系数下降, 如左下图红线, 在对电 容C的充电过程中Inst的下降是非线 性的, 相较于电阻型负载电流要小, 所以E-E MOS反相器的关断过程(电 容充电过程) 比电阻型负载MOS反相 器慢,并且从图中可以看出E-E MOS 反相器的逻辑摆幅也会较小(缺点)。

### 2. 增强型-增强型MOS反相器 (E-E MOS)



④ <mark>导通过程</mark> (电容放电过程),与电阻型负载反相器一样。

导通时(A工作点), $M_1$ 线性, $M_2$ 饱和,估算导通态电压 $V_{on}$ 和电流 $I_{on}$ :

$$V_{on} = V_{DS}(t)$$
  $V_{GS2} = V_{DD} - V_{on}$ 

$$V_{DS}(t)$$
  $V_{GS1} = V_{GS}(t)$   $\beta = \mu C_{ox} \frac{W}{L}$ 

M<sub>1</sub>线性区

$$I_{on} = \beta_1 [(V_{GS1} - V_{T1})V_{on} - \frac{1}{2}V_{on}^2]$$

$$I_{on} \approx \beta_1 (V_{GS1} - V_{T1}) V_{on}$$

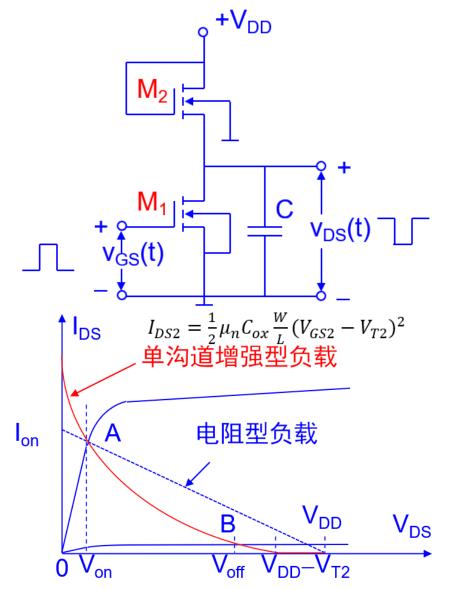
M。饱和区

$$I_{on} = \frac{1}{2}\beta_2[(V_{DD} - V_{on}) - V_{T2}]^2$$

$$I_{on} \approx \frac{\beta_2}{2} (V_{DD} - V_{T2})^2$$

$$V_{on} = \frac{\beta_2}{2\beta_1} \frac{(V_{DD} - V_{T2})^2}{(V_{GS1} - V_{T1})^2}$$

## 2. 增强型-增强型MOS反相器 (E-E MOS)



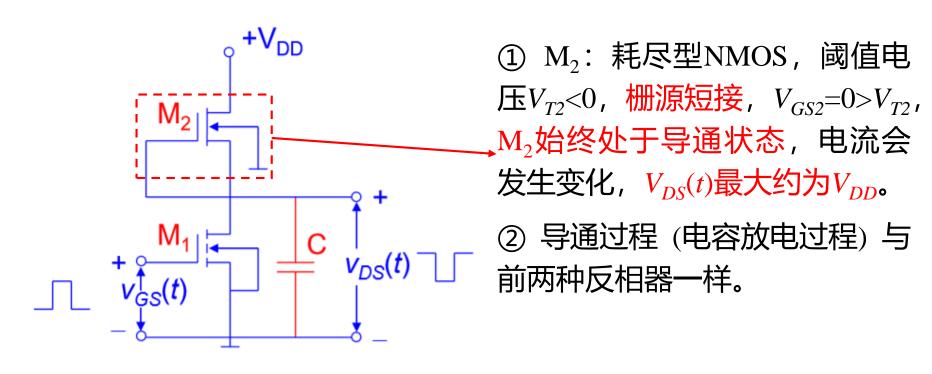
⑤ 关断时(B工作点), M<sub>1</sub>截止, M<sub>2</sub>饱和

$$V_{off} \approx V_{DD} - V_{T2}$$

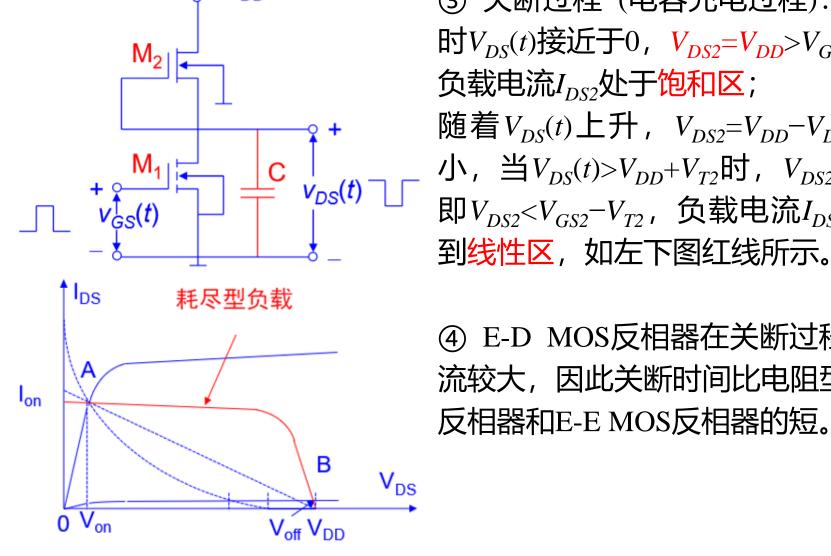
⑥ E-E MOS的优点:面积小,集成度高,都是电子导电;

E-E MOS的缺点:  $t_{off}$ 长,导通态功耗大,存在衬偏效应。

## 3. 增强型-耗尽型MOS反相器 (E-D MOS)



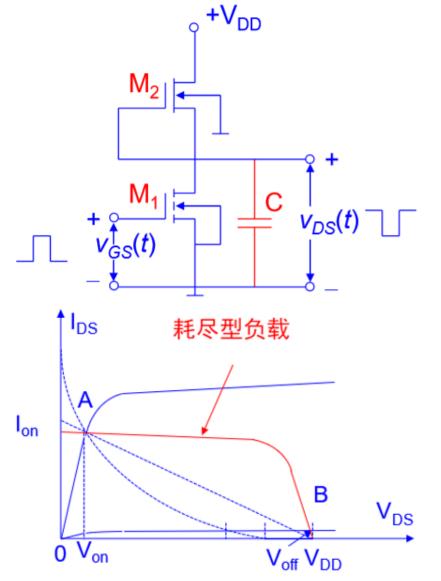
## 3. 增强型-耗尽型MOS反相器 (E-D MOS)



③ 关断过程 (电容充电过程): 初始 时 $V_{DS}(t)$ 接近于0,  $V_{DS2}=V_{DD}>V_{GS2}-V_{T2}$ , 负载电流I252处于饱和区; 随着 $V_{DS}(t)$ 上升, $V_{DS2}=V_{DD}-V_{DS}(t)$ 减 小, 当 $V_{DS}(t)>V_{DD}+V_{T2}$ 时,  $V_{DS2}<-V_{T2}$ , 即 $V_{DS2} < V_{GS2} - V_{T2}$ ,负载电流 $I_{DS2}$ 过渡

④ E-D MOS反相器在关断过程中电 流较大, 因此关断时间比电阻型负载 反相器和E-E MOS反相器的短。

## 3. 增强型-耗尽型MOS反相器 (E-D MOS)



- ⑤ 导通时 (工作点A): M<sub>1</sub>线性, M<sub>2</sub> 饱和; 关断时 (工作点B): M<sub>1</sub>截止, M<sub>2</sub>线性。
- ⑥ E-D MOS的优点:  $t_{off}$ 短,集成度高,都是电子沟道导电;

E-D MOS的缺点:导通态功耗大,存在衬偏效应。