# 第2章作业

2.6 某16位计算机系统的数据总线位宽为16位，但是地址总线为24位，内存按照字节组织，该计算机系统的内存地址空间是多少？如果希望一次能够传送一个完整的字（16位），或者只传送这个字中的高8位或低8位，存储器应该如何组织？请画出存储器与总线连接的草图。

2.10 什么是微指令？什么是微程序？控制ROM的作用是什么？

2.13 请参照例2.1，分步骤写出第2条数据存储指令“LDR R1, [R3]”的执行过程。

2.14 假设A和B是同一条总线所连接的两个存储器单元，总线位宽大于或等于存储单元的位数。现在需要将A单元的内容传送到B单元中，能否在一个总线周期内完成传送任务？为什么？

2.15 假设Ij和Ij+1是前后相继的两条指令，请举例说明指令流水线的“WAR”和“WAW”两种数据相关问题。

2.18 在超标量计算机中，指令在被发射到不同的流水线之前，为什么要做“配对”检查？试举例说明该检查的必要性。

2.20 什么是同构多核与异构多核？采用异构多核的目的是什么，试举例说明。

补充附加题：

* 1. 在按字节编址，采用小端方式的32位计算机中，按边界对齐方式为以下C语言结构型变量a分配存储空间。

struct record{

short x1;

int x2;

} a;

若a的首地址为2020 FE00H，a的成员变量x2的机器数为1234 0000H，则其中34H所在存储单元的地址是（ ）

1. 2020 FE03H
2. 2020 FE04H
3. 2020 FE05H
4. 2020 FE06H
   1. 若某计算机最复杂指今的执行需要完成5个子功能，分别由功能部件A~E实现，各功能部件所需时间分别为80ps、50ps、50ps、70ps和50ps，采用流水线方式执行指令，流水段寄存器延时为20ps，则CPU时钟周期至少为（ ）
5. 60ps
6. 70ps
7. 80ps
8. 100ps