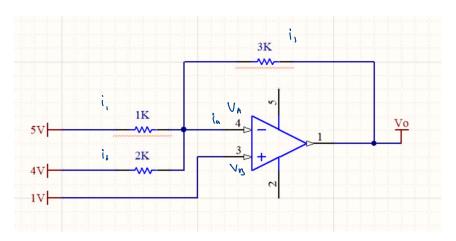
ข้อสอบย่อยครั้งที่ 1 วิชา 2110356 ภาคต้น ปีการศึกษา 2561 เวลา 90 นาที

| ภาคต้น ปีการศึกษา 2561 เวลา 90 นาที | | | |
|-------------------------------------|--|--|--|
| ชื่อ- | ชื่อ-นามสกุลรหัสนิสิต ตอนเรียน | | |
| | Creativity is <i>always</i> welcome as long as you can <i>provide</i> a good <i>reason</i> . | | |
| | Communication Protocol | | |
| 1. | Given the following timing diagram: | | |
| | SCIK I T L X 0 | | |
| | | | |
| Ans | wer the following questions | | |
| 1.1 | จากสัญญาณ I2C ข้างบน อ่าน Address ได้ 0x37 ค่าแรกเป็น 0x30 ค่าที่สองมีค่าเท่าไหร่ | | |
| | | | |
| | | | |
| | | | |
| 1.2 | จากสัญญาณ I2C ข้างบน master เป็นคนเขียนหรืออ่าน ? เพราะเหตุใด | | |
| | | | |
| | | | |
| | | | |
| 1.3 | จงวาดวงจร I2C ที่มี Master 1 ตัว และ Slave 3 ตัว | | |
| | | | |
| | | | |
| | | | |
| | | | |

2. USB 2.0 เป็น Asynchronous หรือว่า Synchronous? เพราะเหตุใด

Operational Amplifier

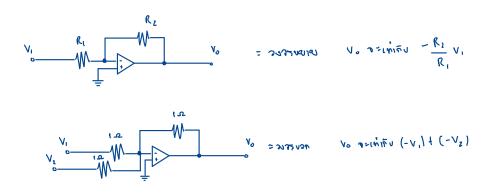
3. Assume the op-amp is ideal, find V_0 based on a step-by-step analysis of op-amp properties.

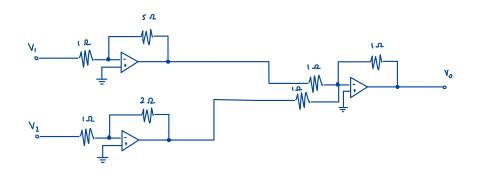


$$S-1 = i_1(1k)$$

 $i_1 = 4 \text{ mA}$
 $4-1=i_2(2k)$
 $i_2 = 1.5 \text{ mA}$
 $i_3 = i_1+i_2$
 $i_5 = 5.5 \text{ mA}$
 $V_4 - V_0 = 5.5 \text{ mA}(3k)$
 $1 - V_0 = 16.5$
 $V_0 = -15.5$

4. Draw an amplifier circuit such that $v_o = 5 \ v_{i1} + 2 \ v_{i2}$

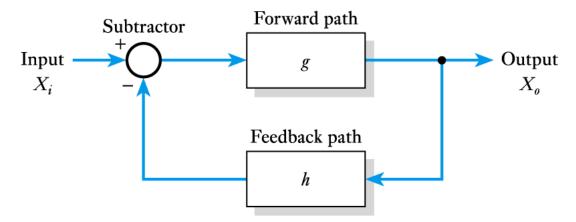




Feedback Control

5. สมมุติให้ Control Loop ระบบหนึ่งมี negative gain, แต่ค่า open-loop gain *A* มีค่าใกล้เคียงกับ gain ของระบบ, และค่า *A* มีการแปลพันตามเวลา ทำให้ ระบบไม่มีความเสถียร คุณคิดว่าควรจะแก้ Feedback path ให้เพิ่มขึ้นหรือลดลงเพื่อให้ระบบมีความเสถียรมากขึ้น, ทำไม?

6. จากแผนภาพต่อไปนี้



สมมุติให้แทนที่ g และ h เป็นการคูรกลายเป็น function G(x), และ function H(x) จงเขียน ส่วนของโปรแกรมในการคำนวณหาค่า Xo

| | Interrupt, DMA and Booting Process |
|----|--|
| 7. | อะไรคือ "Tail-Chaining" interrupt? ถ้าไม่มี "Tail-Chaining" interrupt จะมีปัญหาอะไรหรือไม่ เพราะอะไร |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| 8. | จงสร้างเหตุการณ์ที่จะทำให้เกิด deadlock ด้วย interrupt (อาจมากกว่าหนึ่ง) |
| 0. | งของ เกรพต์แนรเหมจะมายพยนต์ deadrock ผาด แบบแบบ (ดางานแนว เมนา) |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| 9. | สมมุติว่าคุณกำลังออกแบบ CPU ที่ใช้ในการส่งข้อมูลความเร็วสูงจำนวนมากแต่เนื่องจาก resource จำกัดและจะต้องเลือก implement ระหว่าง Interrupt |
| | หรือ DMA อย่างหนึ่งอย่างไดเท่านั่น คุณจะเลือก implement อะไร เพราะเหตุได |
| | 100 DIVIT OU TANISTON TON TON TONO TONO THE CHICLE OF SO STO TO THE POST OF TH |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |
| | |