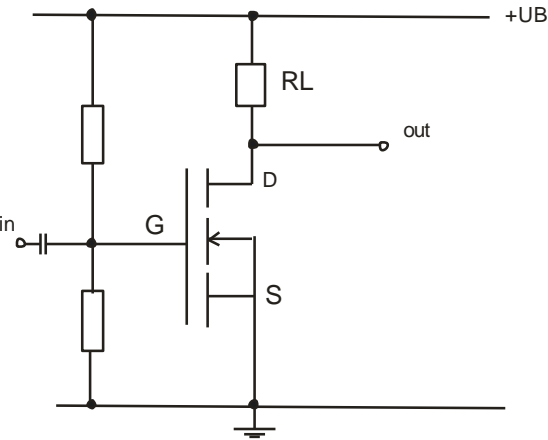


### Übung 9:

Ue09\_HTNS\_PT\_WS14

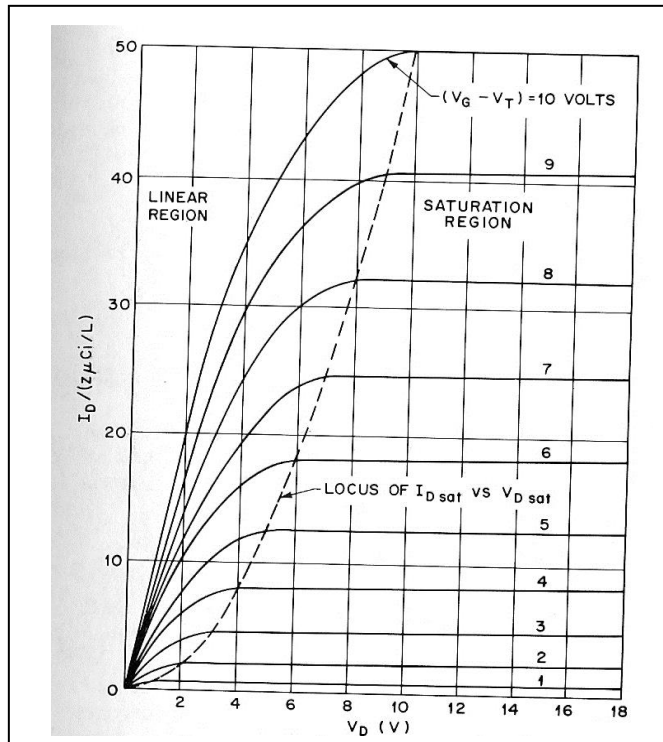
1	<p>Betrachten Sie einen GaAs MESFET</p> <p>Es gilt: <math>\epsilon_r=12.9</math>, <math>N_d=1E17\text{cm}^{-3}</math>, Länge der Transistorstruktur <math>Z=30\mu\text{m}</math>, Dicke der dotierten Schicht <math>a=400\text{ nm}</math>, Gateweite <math>L=3\mu\text{m}</math>, <math>\mu=2000\text{cm}^2/\text{Vs}</math>, <math>V_{bi}=0.6\text{V}</math></p> <ol style="list-style-type: none"> <li>Wie hoch ist die Pinch-Off Spannung <math>V_{p0}</math>? (bei <math>V_g=0</math>)</li> <li>Welche Sättigungsströme erwarten Sie bei <math>V_g=2\text{V}</math>, <math>V_g=4\text{V}</math> und <math>V_g=6\text{V}</math></li> <li>Bei welchen Drainspannungswerten <math>V_D</math> werden die Sättigungsströme erreicht?</li> <li>Skizzieren Sie das Kennlinienfeld (<math>I_d(V_d)</math>) des MESFETs.</li> <li>Welche Steilheiten erwarten Sie bei den Gate-Spannungen von b)?</li> </ol>
2	<p>Zeichnen Sie die Bandstruktur für eine p- Si-MOS Diode!</p> <p>Zeichnen Sie folgende Größen: Leitungsbandkante <math>E_L</math>, Ferminiveau <math>E_F</math>, intrinsisches Fermi-niveau <math>E_{Fi}</math>, Valenzbandkante <math>E_V</math> für die Fälle an der Grenzfläche zum <math>\text{SiO}_2</math>:</p> <ol style="list-style-type: none"> <li>Flachband Situation</li> <li>Akkumulation von Löchern</li> <li>Verarmung an Löchern</li> <li>Inversion</li> </ol>
3	<p>Legen Sie eine kleine n-typ MOSFET Verstärkerschaltung so aus, dass ein Arbeitsstrom von 25 mA bei einem Lastwiderstand <math>R_L=250\text{ Ohm}</math> fließt. Das Eingangssignal wird mit <math>1\text{ M}\Omega</math> belastet werden.</p> <p>(<math>V_T=0,5\text{V}</math>, <math>U_B=20\text{V}</math>)</p> <ol style="list-style-type: none"> <li>Zeichnen Sie in das Ausgangskennlinienfeld des Transistors die Arbeitsgerade für den Lastwiderstand <math>R_L</math> ein.</li> <li>Zeichnen Sie die Ausgangsspannung <math>U_{out}(t)</math> ein, falls am Eingang <math>U_{in}=1\text{Vsin}(\omega t)</math> angelegt wird.</li> <li>Zeichnen Sie auf der x-Achse eine Spannungsachse für den Spannungsabfall am Lastwiderstand ein.</li> <li>Erwarten Sie ein komplett verzerrungsfreies Sinussignal am Ausgang? Wovon hängt eine eventuelle Verzerrung ab?</li> <li>Welche Spannungsverstärkung liefert die Schaltung? Wodurch kann sie beeinflussen?</li> </ol> 

Machen Sie eventuelle Idealisierungen deutlich, und versuchen Sie diese zu rechtfertigen!

### Übung 9:

Ue09\_HTNS\_PT\_WS14

Ausgangskennlinienfeld:  
(Drainstrom in mA)



#### 4 Kenngrößen einer Si-pn-Diode Verwendung als Kapazitätsdiode

##### Gegeben:

Si-Diode mit abruptem Dotierungsübergang

Konzentration der Akzeptoren im p-Gebiet:  $N_A = 8 \times 10^{15} \text{ cm}^{-3}$

Konzentration der Donatoren im n-Gebiet:  $N_D = 10^{17} \text{ cm}^{-3}$

Intrinsische Ladungsträgerdichte im Silizium:  $n_i = 1,5 \times 10^{10} \text{ cm}^{-3}$

Temperaturspannung:  $U_T = 26 \text{ meV}$

##### Gesucht:

1. Diffusionsspannung  $V_D$ .
2. Grenschichtdicken im n-Gebiet ( $w_1$ ) und im p-Gebiet ( $w_2$ ) bei einer in Sperrichtung angelegten Spannung von 5V.
3. Welche Kapazität hat die Diode bei einer Sperrspannung von 5V?
4. Wie hoch sind die Gleichgewichtskonzentrationen von Elektronen  $n_p$  auf der p- Seite und Löchern  $p_n$  auf der n-Seite?