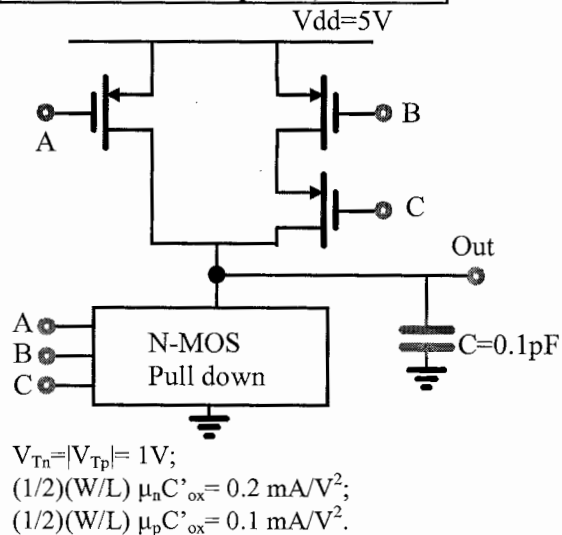


Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

Esercizio 1.

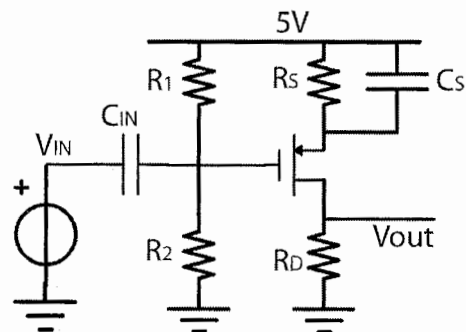
Data la porta logica CMOS in figura:

- Disegnare la rete di pull-down. Scrivere quindi la funzione $\text{Out}(A,B,C)$ in forma booleana.
- Qual è la transizione di pull-up più lenta tra le varie possibili? E quale quella di pull-down? Calcolare, per ognuna di queste, i valori iniziali della corrente nella capacità C e della pendenza dV_{out}/dt .
- Si consideri il caso in cui $C=0$, A è un onda quadra di frequenza 10 MHz e B un onda quadra a 20 MHz, A e B al tempo $t=0$ hanno i fronti di salita allineati. Calcolare la dissipazione media di potenza statica e dinamica.
- Raddoppiando le W di tutti i MOS si può (giustificare):
 - raddoppiare la massima frequenza di commutazione?
 - dimezzare la potenza dissipata?
 - migliorare il margine di rumore?



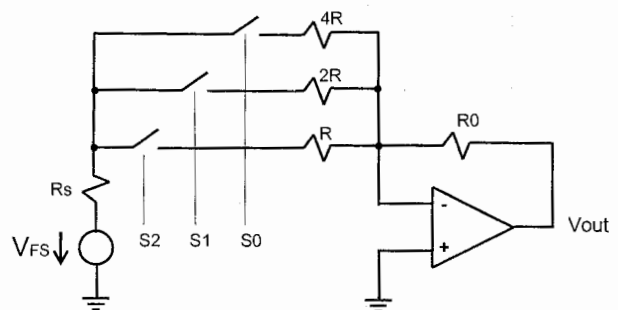
Esercizio 2. Si consideri lo schema rappresentato in figura, in cui $V_T = -1V$, $1/2(W/L)\mu_p C'_{ox} = 1 \text{ mA/V}^2$, $R_1=3k\Omega$, $R_2=2k\Omega$, $R_S=1k\Omega$, $R_D=2k\Omega$, $C_S=10nF$

- Si calcolino le tensioni e le correnti di polarizzazione del circuito.
- Assumendo la capacità C_{in} in un corto circuito, si calcolino i guadagni a bassa e alta frequenza.
- Si calcoli il valore di C_{in} compatibile con una banda passante tra 20Hz e 20kHz.
- Tracciare il diagramma di Bode quotato di modulo e fase della funzione di trasferimento completa.
- Descrivere i vantaggi di una configurazione source degenerata rispetto alla quella di source a massa.



Esercizio 3. Si consideri il circuito nella figura a fianco, dove $V_{FS}=2.5V$, $R_S=0$ e $R=10k\Omega$, e dove S_2 , S_1 ed S_0 sono segnali digitali che pilotano gli interruttori (l'interruttore è chiuso quando il segnale di comando è alto).

- Calcolare R_0 affinché con $(S_2, S_1, S_0)=(1,0,0)$ valga $V_{out}=3V$.
- Calcolare la tensione di uscita V_{out} per ogni combinazione di (S_2, S_1, S_0) . Che funzione svolge il circuito?
- Calcolare l'errore dovuto ad una tensione di offset dell'operazionale pari a $V_{os}=50mV$, per le due configurazioni in ingresso $(S_2, S_1, S_0) = (0,0,1)$ e $(1,0,0)$.
- Assumendo uno slew-rate dell'operazionale pari a $SR=0.8V/\mu s$, si stimi la massima frequenza di conversione del circuito.
- Assumendo ora $R_S=10\Omega$, si calcoli l'errore associato a R_S per le due configurazioni in ingresso $(S_2, S_1, S_0) = (0,0,1)$ e $(1,0,0)$. Di che tipo di errore si tratta?



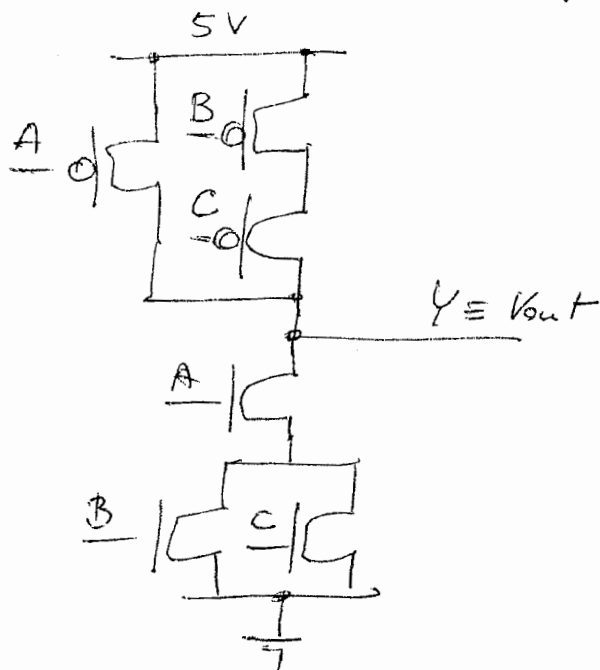
Esercizio 4. Si consideri uno stadio non-invertente ad operazionale, dove l'operazionale ha guadagno a bassa frequenza pari a 100dB e due poli a frequenza $f_1=1Hz$ e $f_2=5.5kHz$. Determinare il minimo guadagno ideale dello stadio tale da rispettare il criterio di stabilità (margine di fase di almeno 45°).

TRACCIA DI SOLUZIONE

12 settembre 07

Esercizio 1

- 1a) Dalla rete di pull-up: $Y = \bar{A} + \bar{B}\bar{C}$
 $\rightarrow \bar{Y} = A(B+C)$ oppure $Y = \overline{A(B+C)}$



- 1b) Transizione pull-up più lenta: attraverso ramo B, C.

$$k_{p,ep} = \frac{1}{2} k_p = 0.05 \text{ mA/V}^2 \quad (\text{B, C in serie})$$

$$I_D(t=0) = k_{p,ep} (-V_{DD} - V_{Tp})^2 = 0.05 \frac{\text{mA}}{\text{V}^2} \times 16 \text{ V}^2 = 0.8 \text{ mA}$$

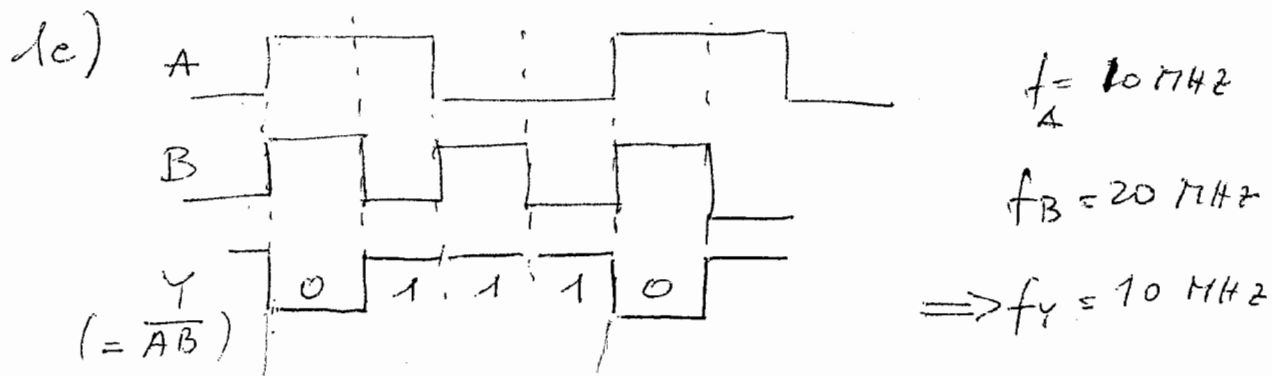
$$\left. \frac{dV_o}{dt} \right|_{t=0} = \frac{I_D(0)}{C} = \frac{0.8 \times 10^{-3} \text{ A}}{10^{-13} \text{ F}} = 0.8 \times 10^{10} \text{ V/s} = 8 \text{ V/ns}$$

Transizione pull-down più lenta: attraverso ramo A, B o A, C

$$k_{n,ep} = \frac{1}{2} k_n = 0.1 \text{ mA/V}^2$$

$$I_D(t=0) = k_{n,ep} (V_{DD} - V_{Tn})^2 = 0.1 \frac{\text{mA}}{\text{V}^2} \times 16 \text{ V}^2 = 1.6 \text{ mA}$$

$$\left. \frac{dV_o}{dt} \right|_{t=0} = \frac{I_D(0)}{C} = \frac{1.6 \times 10^{-3} \text{ A}}{10^{-13} \text{ F}} = 1.6 \times 10^{10} \text{ V/s} = 16 \text{ V/ns}$$



$P_{\text{stat}} = 0$ (porta CMOS, corrente statica al dritto a 0 e basso uguale a ϕ)

$$P_{\text{din}} = f_Y C_{DD} V_{DD}^2 = 10 \times 10^6 \text{ Hz} \cdot 10^{-13} \text{ F} \cdot 25 \text{ V}^2 = 2.5 \times 10^{-5} \text{ W} = \underline{25 \mu\text{W}}$$

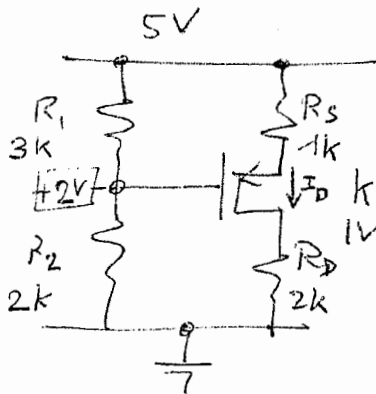
1d) Raddoppiando le W di tutti i MOS, raddoppia la corrente di carica/scarica durante il transitorio \rightarrow dimezzano i tempi di transizione \rightarrow raddoppia la massima frequenza di commutazione.

La potenza dissipata (dinamica) dipende solo dalla capacità di carico, non dai W , quindi non varia.

Raddoppiando tutti i W , non si altera il $V_{\text{threshold}}$ tra la rete di pull up e pull down perciò non varia il margine di rumore.

Esercizio 2

2a)



$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = \frac{2}{5} \times 5V = +2V$$

$$5V - V_G = R_S I_D - V_{GS} =$$

$$= R_S k_p (V_{GS} - V_T)^2 - (V_{GS} - V_T) - V_T$$

$$R_S k_p V_{DD}^2 - V_{DD} - V_T - 3V = 0$$

$$\rightarrow V_{DD}^2 - V_{DD} - 2V = 0$$

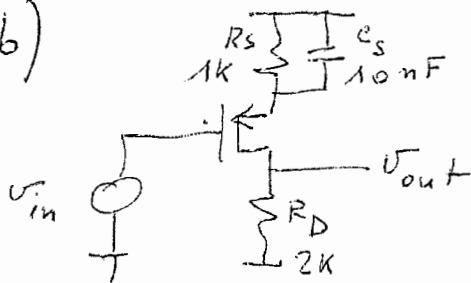
$$V_{DD} = \frac{1 \pm \sqrt{1+8}}{2} = \frac{1-3}{2} = -1V$$

da cui: $V_{GS} = -2V$, $I_D = k_p V_{DD}^2 = 1mA$

$$\left. \begin{aligned} V_S &= 5V - 1k\Omega \times 1mA = 4V \\ V_D &= R_D I_D = +2V \end{aligned} \right\} \rightarrow V_{DS} = -2V < V_{DD} = -1V$$

ok, pMos saturo.

2b)



$$g_m = \frac{2 I_D}{|V_{DD}|} = \frac{1mA}{0.5V} = 2mA/V$$

@ $\omega=0$, C_S a parte:

$$\frac{V_{out}}{V_{in}} = - \frac{g_m R_D}{1 + g_m R_S} = - \frac{2mA/V \times 2k\Omega}{1 + 2mA/V \times 1k\Omega} = - \frac{4}{3}$$

@ $\omega \rightarrow \infty$, C_S chiusa

$$\frac{V_{out}}{V_{in}} \rightarrow - g_m R_D = -4$$

2c) C_{in} fa l'effetto di un passa-alto con frequenza critica $f_{in} = \frac{1}{2\pi C_{in} (R_1 || R_2)}$

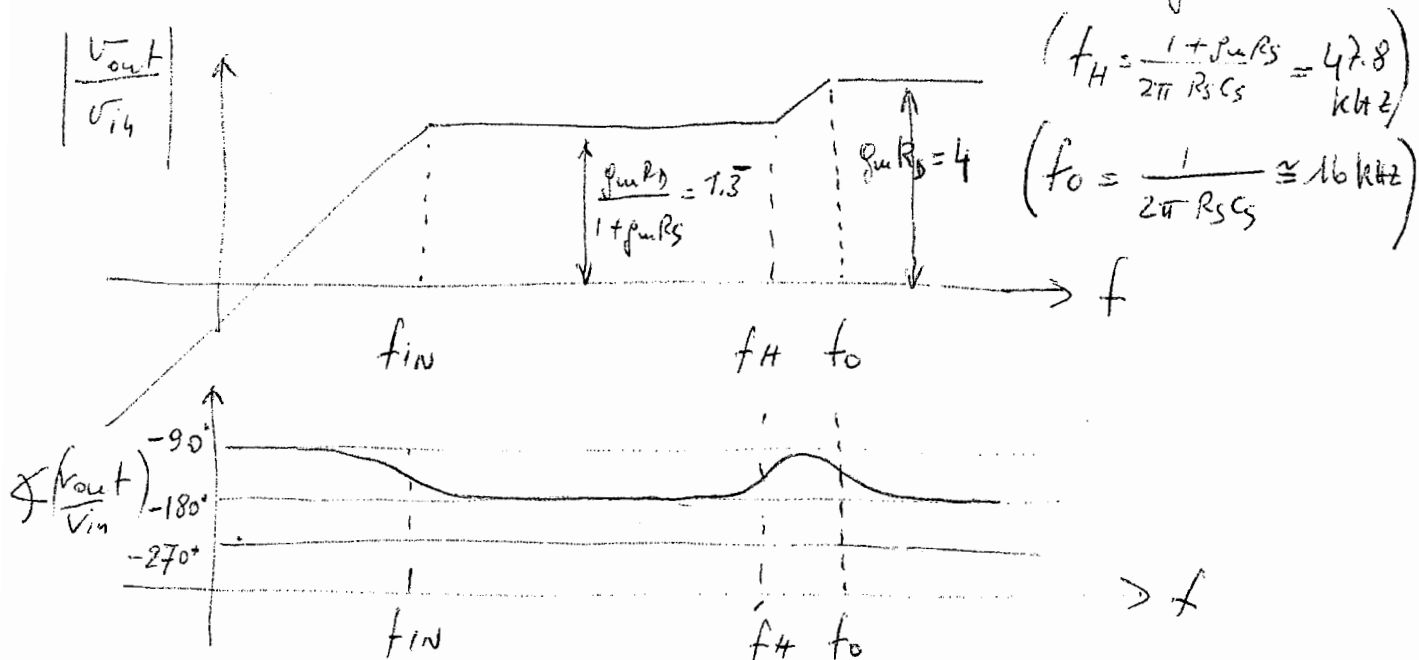
C_{in} è assimilabile ad un corto circuito ($V_G \approx V_{in}$) per frequenze $\gg f_{in}$, per cui bisogna imporre:

$$\frac{1}{2\pi C_{in} (R_1 || R_2)} \ll 20Hz \rightarrow C_{in} \gg \frac{1}{2\pi \cdot 20Hz \cdot 1.2k\Omega} = 6.6 \times 10^{-6}$$

2d) Assumendo $C_{in} = 6.6 \mu F$ (punto 2b), si ha:

$$\frac{V_p(s)}{V_{in}} = \frac{R_{12}}{R_{12} + \frac{1}{sC_{in}}} = \frac{sC_{in} R_{12}}{1 + sC_{in} R_{12}} \quad (f_{in} = \frac{1}{2\pi C_{in} R_{12}} = 20 \text{ Hz})$$

$$\frac{V_{out}}{V_p} = - \frac{g_m R_D}{1 + g_m^2 s} = - \frac{g_m R_D}{1 + g_m R_S} \frac{1 + sR_S C_S}{1 + s \frac{R_S C_S}{1 + g_m R_S}}$$



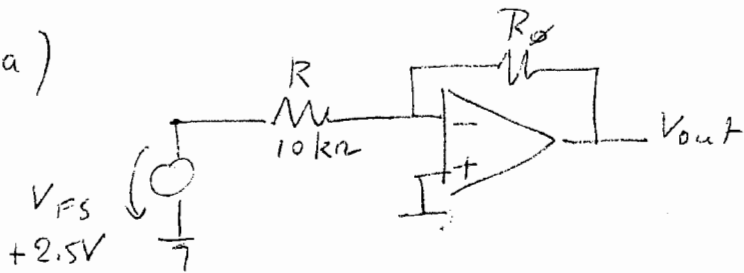
2e) Minore sensibilità del punto di lavoro (polarizzazione) rispetto a variazioni dei parametri del transistor (k, V_T).

Minore errore di linearità, a parità di dinamica del segnale in ingresso.

Possibilità di avere lo stesso guadagno del source a massa (a centro banda) bypassando la resistenza di degenerazione.

Esercizio 3

3a)



$$(S_2, S_1, S_0) = (1, 0, 0)$$

$$V_0 = -V_{FS} \left(-\frac{R_0}{R} \right) = V_{FS} \frac{R_0}{R} = 3V \rightarrow R_0 = \frac{3V}{2.5V} \cdot R = 12k\Omega$$

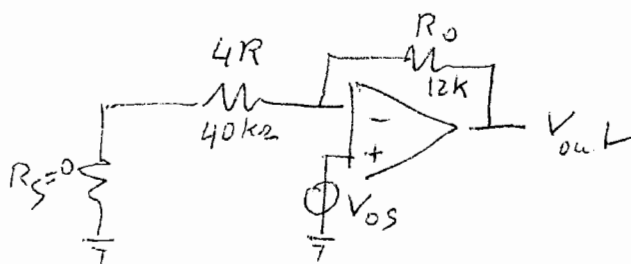
3b) Appello sovrapposizione degli effetti:

$$V_{out} = V_{FS} \frac{R_0}{R} \times S_2 + V_{FS} \frac{R_0}{2R} \times S_1 + V_{FS} \frac{R_0}{4R} \times S_0 =$$

$$= 6V \left[S_2 \times \frac{1}{2} + S_1 \times \frac{1}{4} + S_0 \times \frac{1}{8} \right]$$

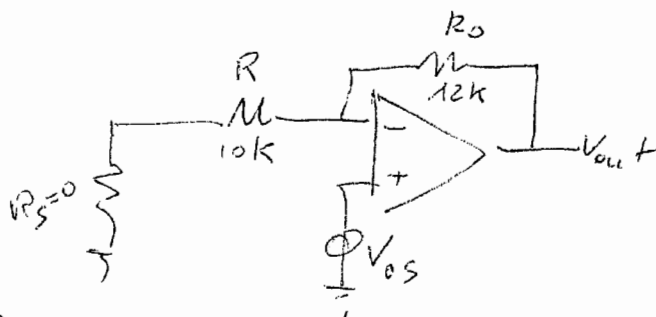
ad es.	S_2	S_1	S_0	V_{out}
	0	0	0	0V
	1	1	1	$6V \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} \right) = 5.25V$

3c)



$$(S_2, S_1, S_0) = (0, 0, 1)$$

$$\rightarrow V_{out} = V_{0S} \left(1 + \frac{R_0}{4R} \right) = 65mV$$



$$(S_2, S_1, S_0) = (1, 0, 0)$$

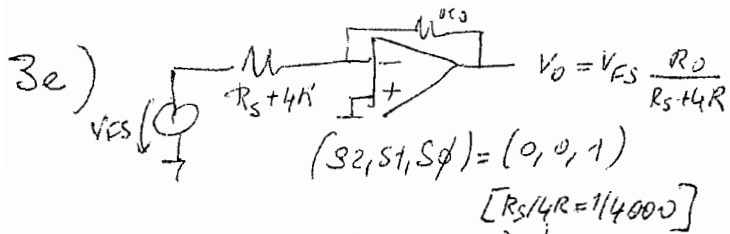
$$\rightarrow V_{out} = V_{0S} \left(1 + \frac{R_0}{R} \right) = 110mV$$

3d) Per la transizione $(0, 0, 0) \rightarrow (1, 1, 1)$ si ha la massima

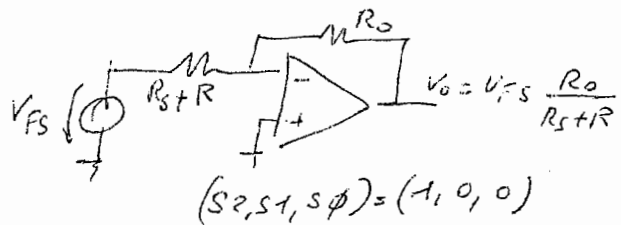
variazione $\Delta V_{out} = V_{FS}$. Per $SR = 0.8V/\mu s$ si ha:

$$\Delta t \approx \frac{\Delta V_{out}}{SR} = \frac{5.25}{0.8V/\mu s} = 6.6 \mu s$$

stimare la massima frequenza di conversione $f_{max} \approx \frac{1}{\Delta t} \approx 150$ kHz



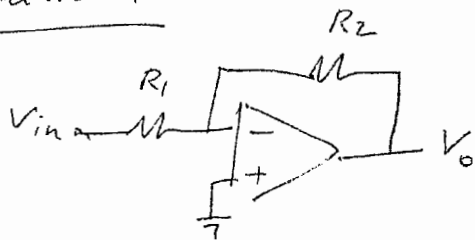
$$\Delta V_0 = V_{FS} \frac{R_0}{4R} \left(1 - \frac{1}{1 + \frac{R_S}{4R}} \right) \approx V_{FS} \frac{R_0}{4R} \frac{R_S}{4R} = 1.8 \times 10^{-4} V$$



$$\Delta V_0 = V_{FS} \frac{R_0}{R} \left(1 - \frac{1}{1 + \frac{R_S}{R}} \right) \approx V_{FS} \frac{R_0}{R} \frac{R_S}{R} = 0.003 V$$

Errore di sovrapposizione: la tensione di fondo scala effettiva cambia con il codice (S_2, S_1, S_0) a causa della caduta su R_S .

Esercizio 4



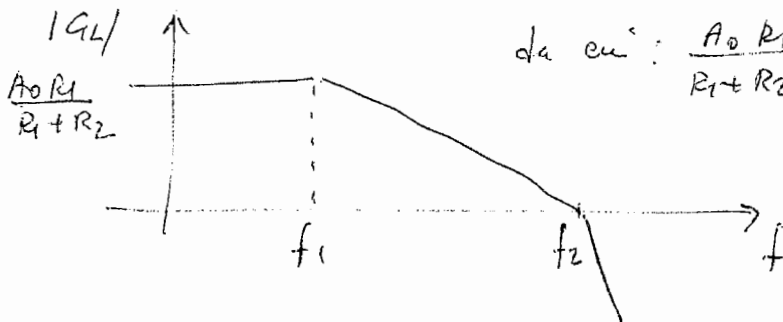
Il guadagno di anello del circuito è pari a:

$$G_L(s) = -A(s) \frac{R_1}{R_1 + R_2} = \frac{-A_0 \frac{R_1}{R_1 + R_2}}{(1 + s/\omega_1)(1 + s/\omega_2)}$$

mentre il guadagno ideale è:

$$G_{ID} = 1 + \frac{R_2}{R_1}$$

In condizioni limite di stabilità ($\varphi_m = 45^\circ$) si ha il seguente grafico del G_{loop} :



da cui: $\frac{A_0 R_1}{R_1 + R_2} = f_2/f_1 \Rightarrow G_{ID} = 1 + \frac{R_2}{R_1} = \frac{A_0}{f_2/f_1} = \frac{10^5}{5.5 \times 10^3} = 18.2$