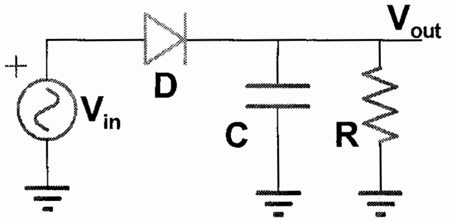
Fondamenti di Elettronica - Ingegneria Informatica - AA 2006/2007

1° appello – 27 Febbraio 2007 – Parte 1

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) …

Esercizio 1



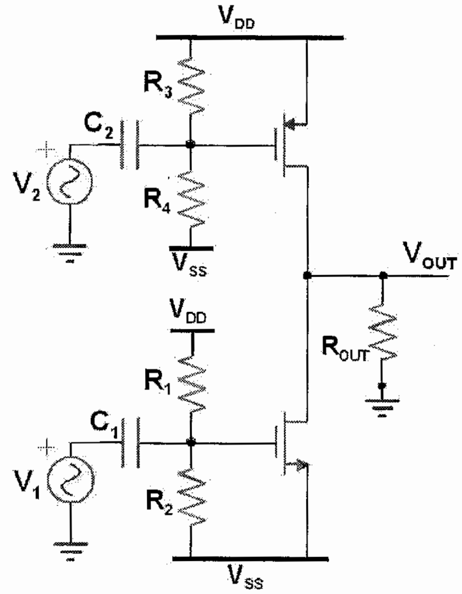
$V_{in} = 20V \cdot \sin(2\pi \cdot 50Hz \cdot t)$

$R = 100\Omega$

a) Assumendo C=0F disegnare l'andamento quotato di Vout (assumendo Vd=0.7V)
b) Dimensionare il condensatore C per avere un ripple di 200mV.
c) Evidenziare vantaggi e svantaggi di questo raddrizzatore rispetto al raddrizzatore a ponte intero.
d) Trovare l'espressione analitica della forma d'onda della corrente che scorre nel diodo

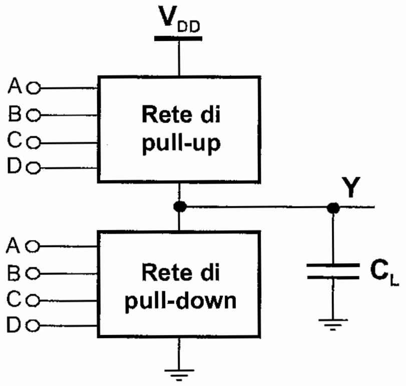
Esercizio 2

Si consideri il circuito della figura a lato in cui R_1=80kΩ, R_2=20kΩ, R_3=30kΩ, R_4=70kΩ, R_{OUT}=1kΩ, V_{DD}=+5V, V_{SS}=-5V, Vtn=1V, Vtp=-1V, ½ $\mu_n C_{ox}$W/L= 1mA/V^2, ½ $\mu_p C_{ox}$W/L=0.5mA/V^2



a) **Polarizzare il circuito, indicando in particolare la tensione stazionaria dell'uscita.**
b) **Calcolare il trasferimento V_{out} in funzione di V_1 e V_2.**
c) Dimensionare C_1 e C_2 sapendo che i segnali V_1 e V_2 hanno frequenze comprese tra 20Hz e 20kHz.
d) Qual è la massima dinamica di ingresso di V_1 per non distorcere il segnale?

Esercizio 3



V_{DD}=2.2V
½ $\mu_n C_{ox}$ = 100 μA/V^2
½ $\mu_p C_{ox}$ = 40 μA/V^2
$|V_{Tp}| = V_{Tn}$ = 0.7V
$(W/L)_n$ = 5
$(W/L)_p$ = 5
C_L = 2pF

Si consideri la porta logica in tecnologia CMOS mostrata in figura, che svolge la funzione logica

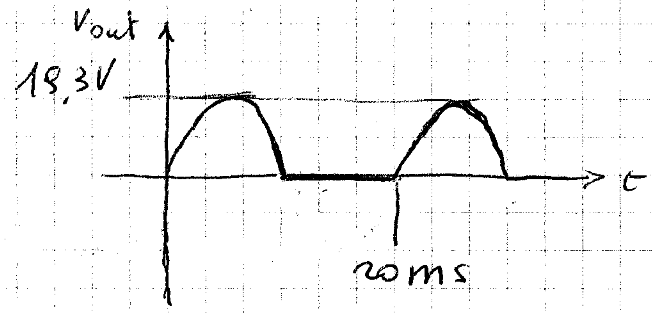
$Y = \overline{D \cdot (A \cdot B + C)}$

a) **Disegnare la rete di pull-up e la rete di pull-down, giustificando le scelte effettuate.**
Si supponga ora di cortocircuitare tutti gli ingressi tra loro.
b) **Determinare il tempo di commutazione nella transizione dell'uscita alto-basso.**
c) **Si supponga di applicare in ingresso un segnale ad onda quadra di frequenza f Determinare la massima frequenza f del segnale in ingresso che consenta alla porta di commutare correttamente.**
d) **Per la frequenza calcolata al punto precedente, determinare la potenza dissipata dalla porta (si effettuino, giustificandole, le approssimazioni ritenute necessarie).**

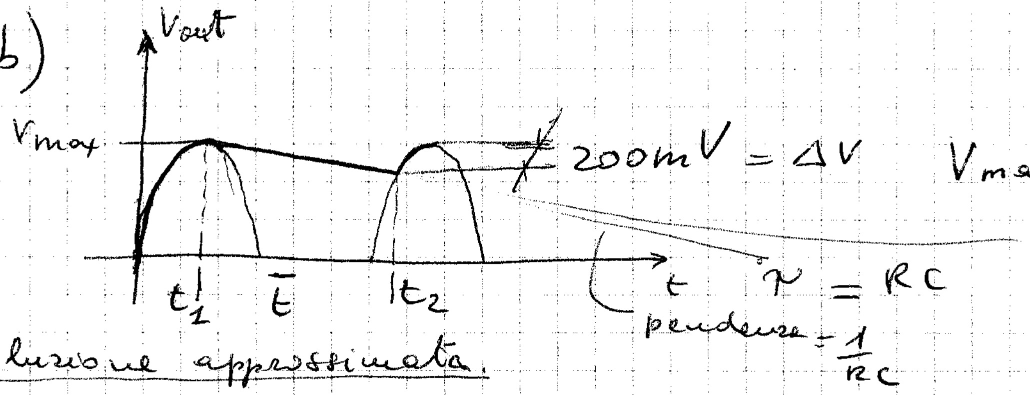
FdE - Appello del 27 febbraio 2007

I^e Parte - Traccia delle soluzioni

1a)



1b)



$V_{max} = 19.3V$

Soluzione approssimata.

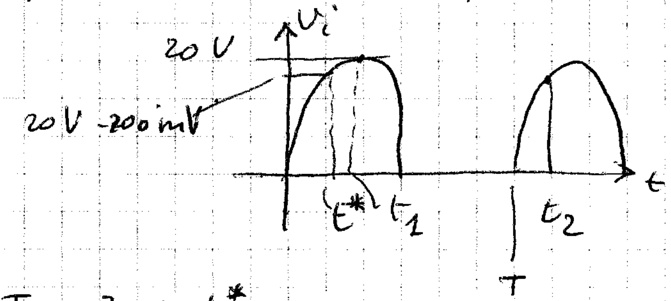
Il diodo si sgancia in t_1 e si raggancia in t_2. Nel tempo $\bar{t} = t_2 - t_1$ il condensatore si scarica su R e la sua tensione scende di $\Delta V = 200\,mV$. Essendo $\Delta V << V_{max}$, $\bar{t} \simeq T$, periodo della sinusoide. Assumendo $\tau >> T$, possiamo approssimare la scarica a un segmento di retta con pendenza $\frac{1}{\tau}$. Allora $\frac{\Delta V}{T} = \frac{V_{max}}{RC}$ da cui $C = \frac{T \cdot V_{max}}{\Delta V \cdot R} \cong 19{,}3\,mF$

Soluzione esatta

Bisogna trovare il valore esatto di $\bar{t}$. Basta trovare il tempo t^* a cui l'ingresso raggiunge, nel primo semiperiodo, il valore di tensione $V^* = 20V - 200mV$

e notare che $t_2 = T + t^*$,

mentre $t_1 = \frac{T}{4}$.



Per cui $\bar{t} = t_2 - t_1 = T + t^* - \frac{T}{4} = \frac{3}{4}T + t^*$

Dalla relazione

$$(20V - 200mV) = 20V \sin(2\pi \cdot 50Hz\, t^*)$$ trovano t^*

$$t^* = \frac{1}{2\pi \cdot 50Hz} \arcsin \frac{19{,}8V}{20V} \simeq 4{,}55ms \Rightarrow \bar{t} = 19.55\,ms$$

Quindi $C = \frac{\bar{t} \cdot 19{,}3}{\Delta V \cdot R} = 18{,}9\,mF$

1c) Il raddrizzatore a ponte intero avrebbe, a parità di C, un ripple dimezzato e una minor corrente impulsiva, con lo svantaggio di perdere 1.4 V invece di 0,7 V, impiegando 4 diodi invece di 1. ②

1d) La corrente che scorre nel diodo è la somma delle correnti che fluisce in C e di quella in R. Quindi

$$i_d = C\frac{dV_{out}}{dt} + \frac{V_{out}}{R} = C\cdot 2\pi f\cdot 20\,V\cos(2\pi\, 50Hz\, t) + \frac{20\,V\cdot\sin(2\pi\, 50Hz\, t)}{100\,\Omega}$$

2a) Polarizzazione

$$V_{G_{pMOS}} = V_{DD} - \frac{V_{DD}-V_{SS}}{R_3+R_4}\cdot R_3 = 2V$$

$$V_{G_{nMOS}} = V_{DD} - \frac{V_{DD}-V_{SS}}{R_1+R_2}\cdot R_1 = -3V$$

$$|V_{GSp}| = 3V \qquad V_{GSn} = 2V \qquad I_{Dp} = K_p\left(|V_{GSp}|-|V_{tp}|\right)^2 = 2mA$$

$$I_{Dn} = K_n\left(V_{GSn}-V_{tn}\right)^2 = 1mA \qquad I_{R_{out}} = I_{Dp}-I_{Dn} = 1mA; \quad V_{out} = 1V$$

Si verifica inoltre che i MOS p e n sono in saturazione. $g_{mn} = g_{mp} = 2mS$

2b) Ricordando che le correnti di piccolo segnale dei 2 MOS sono entranti nei drain, la loro somma esce da R_{OUT}, per cui

$$V_{out} = -R_{OUT}(i_{Dn}+i_{Dp}) = -R_{out}(g_{mn}\cdot V_1 + g_{mp}\cdot V_2) = -2(V_1+V_2)$$

2c) Osservando che C_1 e C_2 introducono uno zero nell'origine e un polo la cui costante di tempo vale, rispettivamente, $\tau_1 = C_1\cdot R_1/\!/R_2$ e $\tau_2 = C_2\cdot R_3/\!/R_4$, vogliamo fare in modo che i poli cadano almeno una decade prima di 20 Hz, cioè ~~a~~ 2 Hz circa.

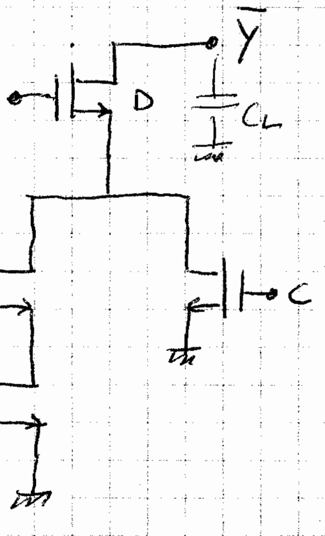
Quindi

$$C_1 = \frac{1}{2\pi\cdot f\cdot R_1/\!/R_2} \quad e \quad C_2 = \frac{1}{2\pi\cdot f\cdot R_3/\!/R_4} \qquad \text{dove } f = 2Hz$$

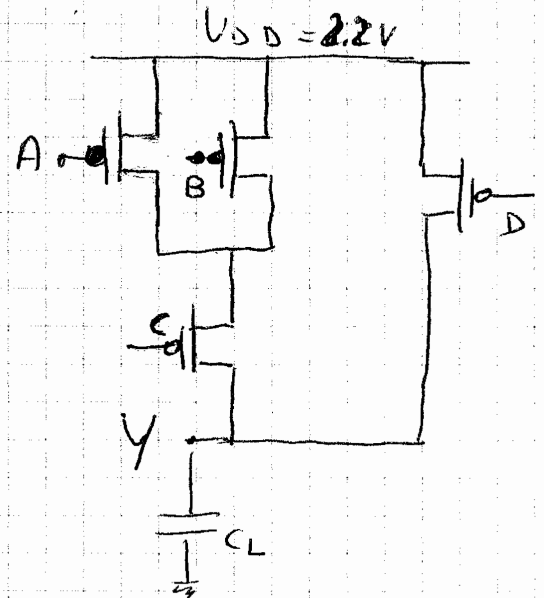
Essendo $R_1/\!/R_2 = 16K$ e $R_3/\!/R_4 = 21K$, si trova $C_1 = 4.97\,\mu F$ e $C_2 = 3.78\,\mu F$

2d) Assumiamo il pMOS polarizzato e $V_2=0$. Si vede facilmente che V_1 non può scendere sotto $-1\,V$ altrimenti l'nMOS si spegne. Se V_1 è positivo V_{out} non può scendere sotto $-4\,V$, altrimenti esce dalla saturazione. Ciò avviene per $I_{Dn} = 6\,mA$ cui corrisponde $V_{GSn} = 2.45\,V$.
Quindi $-1V < V_1 < 3.45\,V$

3a) Dalla relazione $\overline{Y} = D \cdot (A \cdot B + C)$ si ricava la rete di pull-down



e da questa, per dualità, la rete di pull-up



3b) Con tutti gli ingressi cortocircuitati occorre trovare il K_{eq} del nMOS che equivale al parallelo di C con la serie A+B, il tutto in serie a D. $K_{A+B} = \frac{K_n}{2}$ (MOS con lunghezza doppia). $K_n = \frac{1}{2}\mu C_{ox}\left(\frac{W}{L}\right)_n = 500\,\frac{\mu A}{V^2}$

$$K_{(A+B)//C} = K_{A+B} + K_C = \frac{K_n}{2} + K_n = \frac{3}{2} K_n$$

(MOS con K_{eq} somma dei singoli K, dovendo portare la somma delle correnti.)

Infine, per la serie tra D e $[(A+B)//C]$, sappiamo che la relazione tra i K è

$$K_{eq_n} = \frac{K_{(A+B)//C} \cdot K_D}{K_{(A+B)//C} + K_D} = K_n \frac{3/2 \cdot 1}{3/2 + 1} = \frac{3}{5} K_n = 300\,\mu A/V^2$$

Occorre quindi analizzare la scarica del condensatore C_L attraverso il MOS equivalente, dalla tensione iniziale pari a V_{DD} alla tensione finale $\frac{V_{DD}}{2}$. Nella prima fase il MOS lavora in saturazione, sintantoché $V_{out} = V_{DS} \geq V_{GS} - V_T = 2.2 - 0.7 = 1.5\,V$. Poi lavora in zona triodo e può essere approssimato con una R_n^* che completa esponenzialmente la scarica di C_L. Valutiamo le due fasi.

(4)

In zona di saturazione il MOS si comporta come un generatore di corrente $I_{D_n} = K_{eq_n} V_{OD}^2 = 675\,\mu A$, che scarica C_L da 2.2 V a 1.5 V, impiegando un tempo $t_{sat} = \frac{C_L \cdot \Delta V}{I_{D_n}} = \frac{2 \cdot 10^{-12} \cdot 0.7}{675 \cdot 10^{-6}} = 2.07\,ns$

Fuori saturazione assumiamo che il MOS si comporti come un resistore $R_n^* = \frac{V_{DSsat}}{I_{Dsat}} = \frac{1.5\,V}{675 \cdot 10^{-6} A} = 2.2\,K\Omega$ che scarica C_L con legge esponenziale con costante di tempo $\tau = R_n^* \cdot C_L = 4.4\,ns$ da 1.5 V a 1.1 V $= \frac{V_{DD}}{2}$. in un tempo t_{OHM} ricavabile dalla relazione

$$\frac{V_{DD}}{2} = 1.5\,V\, e^{-t_{OHM}/\tau} \quad \text{da cui } t_{OHM} = \tau \ln \frac{1.5}{1.1} = 1.36\,ns$$

Da cui il tempo di commutazione $t_{com_{HL}} = t_{sat} + t_{OHM} = 3.43\,ns$

3c) Occorre calcolare il tempo di commutazione da basso a alto dell'uscita. Bisogna ripetere con la rete di pull-up quanto fatto con la rete di pull-down al punto 3b. Essendo $K_p = \frac{1}{2} C_{ox} \mu_p \left(\frac{W}{L}\right)_p = 200\,\mu A/V^2$

$$K_{eq_p} = \frac{K_{A\|B} \cdot K_C}{K_{A\|B} + K_C} + K_D = \frac{2K_p \cdot K_p}{2K_p + K_p} + K_p = \frac{5}{3} K_p = 330\,\mu A/V^2$$

C_L si carica da 0 V a 0.7 V per effetto della corrente fornita dal pMOS equivalente che lavora in saturazione, poi da 0.7 a 1.1 V con il pMOS equivalente che si comporta da resistore R_p^*. $I_{D\cancel{sat}} = K_{eq_p} \cdot (1.5)^2 = 742\,\mu A$

$$t_{sat} = \frac{C_L \cdot \Delta V}{I_{D_p}} = \frac{2 \cdot 0.7 \cdot 10^{-12}}{742 \cdot 10^{-6}} = 1.89\,ns$$

$$R_p^* = \frac{V_{Dsat}}{I_{Dsat}} = \frac{1.5}{742 \cdot 10^{-6}} = 2.02\,K\Omega \qquad \tau_p = R_p^* \cdot C_L = 4.04\,ns$$

Per la parte di salita esponenziale occorre un tempo t_{OHM} che si ricava da

$$1.1\,V = 0.7\,V + (2.2\,V - 0.7\,V)\left(1 - e^{-t_{OHM}/\tau_p}\right)$$

$$0.4\,V = 1.5\,V\left(1 - e^{-t_{OHM}/\tau_p}\right) \qquad 1.1\,V = 1.5\,V\, e^{-t_{OHM}/\tau_p}$$

$$t_{OHM} = \tau_p \ln \frac{1.5}{1.1} = 1.25\,ns$$

Da cui $t_{COM_{LH}} = 1.89 + 1.25 = 3.14\,ns$ da cui $f_{max} > \frac{10^9}{3.14 + 3.43} = 152\,MHz$

3d) La potenza prevalente è quella dinamica che vale $CV^2 f = 668\,\mu W$

Fondamenti di Elettronica – Ingegneria Informatica - AA 2006/2007
1° appello – 27 Febbraio 2007 – Parte 2

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) …

Esercizio 1

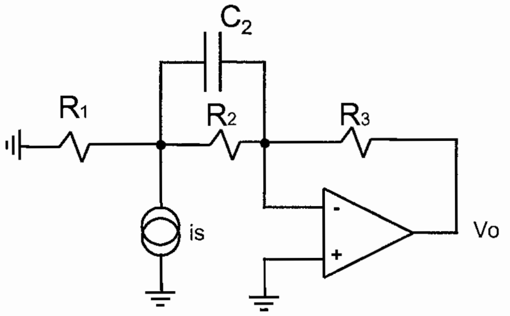
Si consideri il circuito in figura. Sapendo che l'operazionale ha una funzione di trasferimento a singolo polo con guadagno $A_0=10^6$ e costante di tempo $\tau_0=1$s, e sapendo che $R_1=1K\Omega$, $R_2=20K\Omega$, $R_3=100K\Omega$, $C_2=1nF$:

a) **Calcolare il guadagno ideale e tracciarne il diagramma di Bode del modulo.**

b) **Tracciare il diagramma di Bode del modulo del guadagno reale.**

c) **Discutere la stabilità dello stadio, specificando il margine di fase.**

d) Determinare il valore che deve assumere il guadagno dell'operazionale A_0, affinché il margine di fase sia almeno 45°.



Esercizio 2

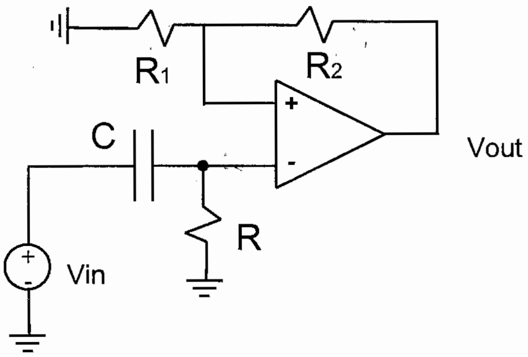
Si consideri il circuito in figura. Sapendo che $R_1=5K\Omega$, $R_2=12K\Omega$, $C=4nF$, $R=100\Omega$, e che l'uscita dell'operazionale ha come valori di saturazione basso e alto rispettivamente $V_{OL}=0V$ e $V_{OH}=5V$:

a) **Disegnare e quotare la caratteristica ingresso-uscita tra il potenziale sul nodo di ingresso negativo dell'operazionale (V-) e Vout.**

b) **Tracciare la forma d'onda del potenziale V- in funzione del tempo (almeno due periodi), assumendo che Vin è un'onda quadra con periodo 2.5µs tra -1V e 1V.**

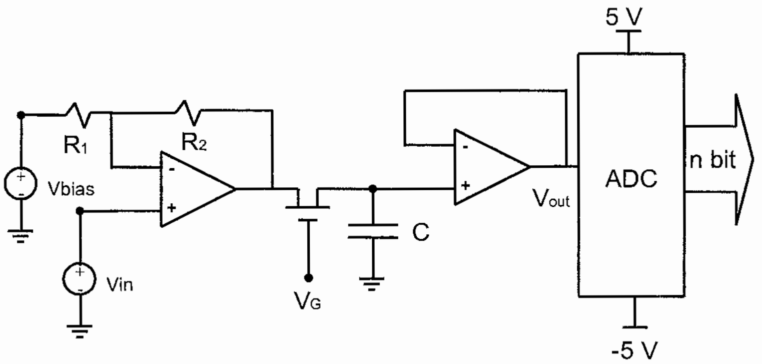
c) **Tracciare la forma d'onda di Vout in risposta al segnale Vin del punto precedente (almeno due periodi).**

d) Si assuma ora l'operazionale affetto da una tensione di offset di 200mV. Discutere l'effetto dell'offset sul segnale in uscita, nel caso di offset positivo oppure negativo.



Esercizio 3

Dato il circuito in figura:



$C=1nF$
$R_1=1K\Omega$
$V_{in}= 0mV \div 100$ mV

MOS:
$V_t=1V$
$Cgd=10fF$

Amp. Op:
$A_0=100$ dB

a) Detto Vin il segnale di ingresso da convertire in digitale, determinare R_2 e Vbias in modo da utilizzare l'intera dinamica dell'ADC.

b) Determinare i valori di tensione di V_G ammissibili nella fase di Hold e nella fase di sampling in modo che il MOS si comporti da interruttore per tutta la dinamica necessaria. Giustificare la risposta.

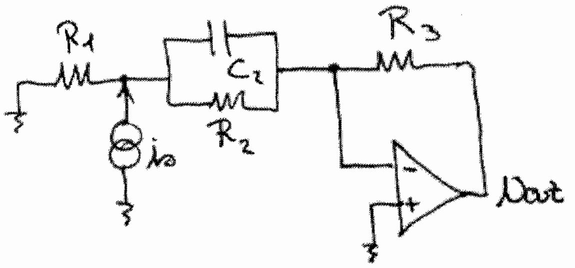
c) Determinare il numero n di bit dell'ADC per garantire una risoluzione sul segnale di ingresso di 100µV. Calcolare LSB dell'ADC e l'equivalente LSB in ingresso.

d) Ipotizzando $V_{Ghold}=-10V$, $V_{Gsample}=10V$, calcolare l'errore dovuto all'effetto di iniezione di carica.

e) Calcolare l'errore dovuto al guadagno finito dell'amplificatore operazionale nello stadio di buffer e confrontarlo con LSB.

SOLUZIONE 27-02-2007

Es. 1) $A(s) = \dfrac{A_0}{1+s\tau_{p0}}$ $\quad f_{p0} \simeq 0.16\,Hz$



a) $G_{id}(0) = -\dfrac{R_1}{R_1+R_2} \cdot R_3 = -4762$

Polo: (statico) C_2 si scarica su $R_1 /\!/ R_2 \Rightarrow \tau_p = C_2\, R_1/\!/R_2 \simeq 0.95\,\mu s$

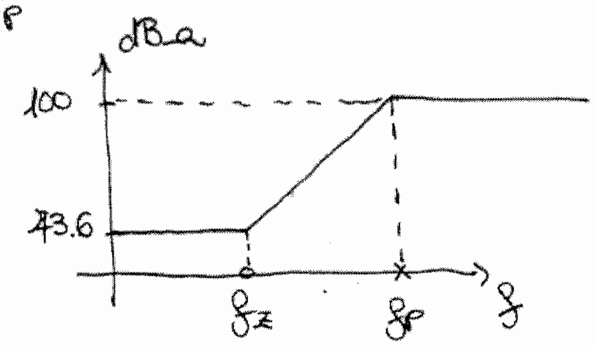
$f_p \simeq 167\,kHz \Rightarrow \omega_p = 1{,}05\,\frac{Mrad}{s}$

Zero: (sinistro) $R_2 /\!/ C_2$ diventa aperto $\Rightarrow \dfrac{R_2}{1+sC_2R_2} \to \infty \Leftrightarrow s = -\dfrac{1}{R_2C_2}$

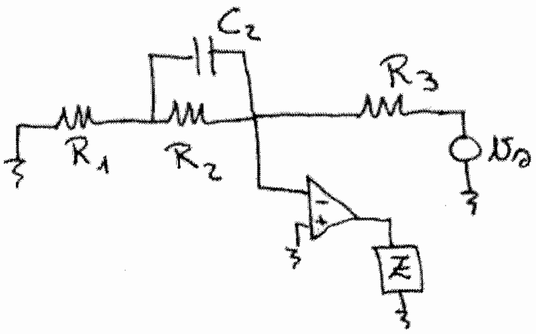
$\tau_z = R_2C_2 \simeq 20\,\mu s$

$f_z \simeq 8\,kHz \Rightarrow \omega_z = 50\,\frac{krad}{s}$

$G_{id}(s) = G_{id}(0) \cdot \dfrac{1+s\tau_z}{1+s\tau_p}$



b e c)



$G_{loop}(0) = -A_0 \dfrac{R_2+R_1}{R_1+R_2+R_3}$

$= 1{,}73 \cdot 10^5 \simeq 105\,dB$

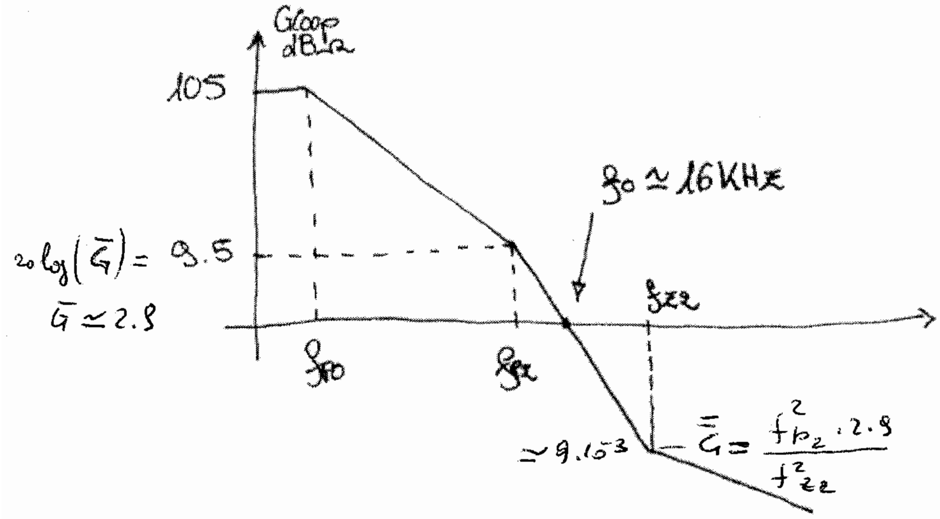
Polo: C_2 si scarica su $R_2 /\!/ (R_1+R_3) \Rightarrow \tau_{p2} = C_2 R_2 /\!/ (R_1+R_3) \simeq 16.7\,\mu s$

Naturalmente c'è anche il polo dell'Opamp $f_{p0} = \frac{1}{2\pi\tau_0} = 0.16\,Hz$ $\quad f_{p2} \simeq 9.5\,kHz$

Zero: $(C_2 /\!/ R_2) + R_1$ diventa un corto $\Rightarrow \tau_{z2} = C_2\, R_2 /\!/ R_1 \simeq 0.95\,\mu s$

fz2 $\simeq$ 167kHz

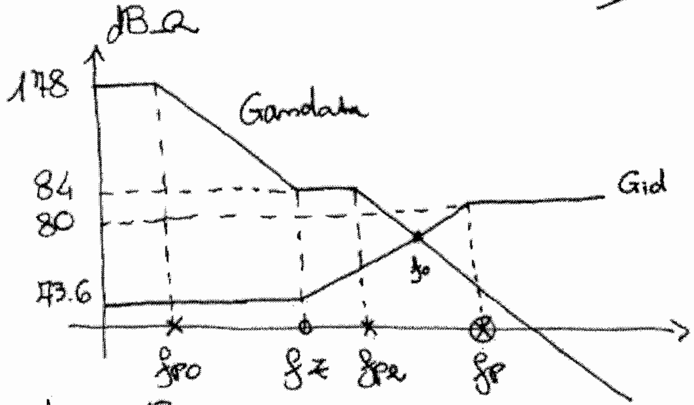
$$G_{loop}(s) = G_{loop}(0) \cdot \frac{1+s\tau_{z2}}{(1+s\tau_{p0})(1+s\tau_{p2})}$$



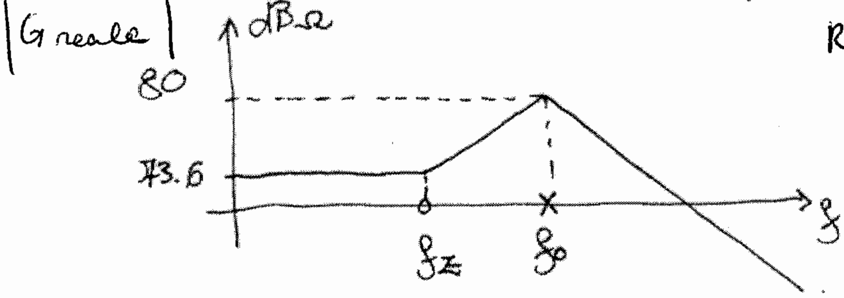
$$\varphi_m = 180° - \mathrm{atg}\frac{f_0}{f_{p0}} - \mathrm{atg}\frac{f_0}{f_{p2}} + \mathrm{atg}\frac{f_0}{f_{z2}} \simeq 36°$$

Ricordando che nei tratti con pendenza -40 db/decade vale la relazione $f^2 \cdot G = \text{cost}$ si trova $f_0 = f_{p2} \cdot \sqrt{\bar{G}}$

$$G_{andata} = -G_{id} \cdot G_{loop} = -G_{loop}(0) \cdot G_{id}(0) \cdot \frac{(1+s\tau_z)\cancel{(1+s\tau_{z2})}}{\cancel{(1+s\tau_p)}(1+s\tau_{p2})(1+s\tau_{p0})}$$



Ricordando che $|G_{and}| = |G_{id} \cdot G_{loop}|$, ne consegue che sul piano log si ha $\log|G_{loop}| = \log|G_{and}| - \log|G_{id}|$. All'incrocio dei due grafici ($f = f_0$) si ha $|G_{loop}| = 1$



Ricordando che $G_{reale} = \frac{G_{andata}}{1 - G_{loop}}$

per $|G_{loop}| \gg 1$ $\quad G_{reale} \to G_{id}$

per $|G_{loop}| \ll 1$ $\quad G_{reale} \to G_{andata}$

d) Procedendo per via grafica, per avere $\varphi_m \geq 45°$ si può ridurre A_0 fino a che l'attraversamento non sia a -20dB/dec (prima di f_{p2}) o aumentare A_0 (dopo f_{z2}), con sempre $G_{loop}(0) > 1$:

$$\begin{cases} A_0 \frac{R_1+R_2}{R_1+R_2+R_3} > 1 \\ A_0 \frac{R_1+R_2}{R_1+R_2+R_3} \cdot \frac{f_0}{f_{p2}} < 1 \end{cases} \qquad \begin{cases} A_0 \geq 5.76 \\ A_0 < 342113 \end{cases}$$

$$\begin{cases} A_0 \frac{R_1+R_2}{R_1+R_2+R_3} > 1 \\ A_0 \frac{R_1+R_2}{R_1+R_2+R_3} \cdot \frac{f_0}{f_{p2}} \cdot \frac{f_{p2}^2}{f_{z2}^2} > 1 \end{cases} \qquad \{ A_0 \geq 105.72 \cdot 10^6$$

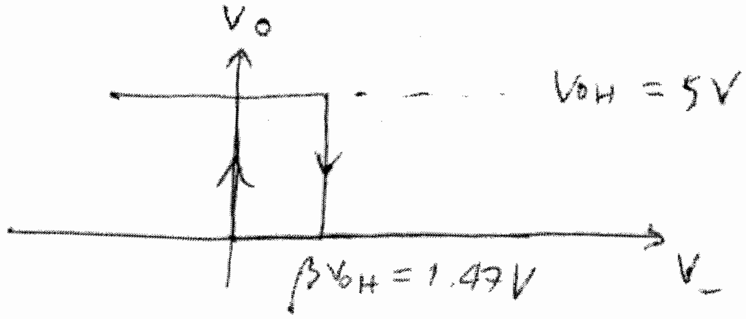
Exercici 2

$V_o = 0 / +5\ V$

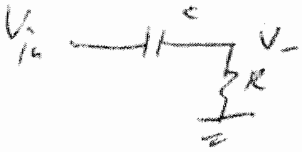
$R_1 = 5K$

$R_2 = 12K \longrightarrow \beta = \frac{R_1}{R_1 + R_2} = \frac{5}{17} = 0.29$

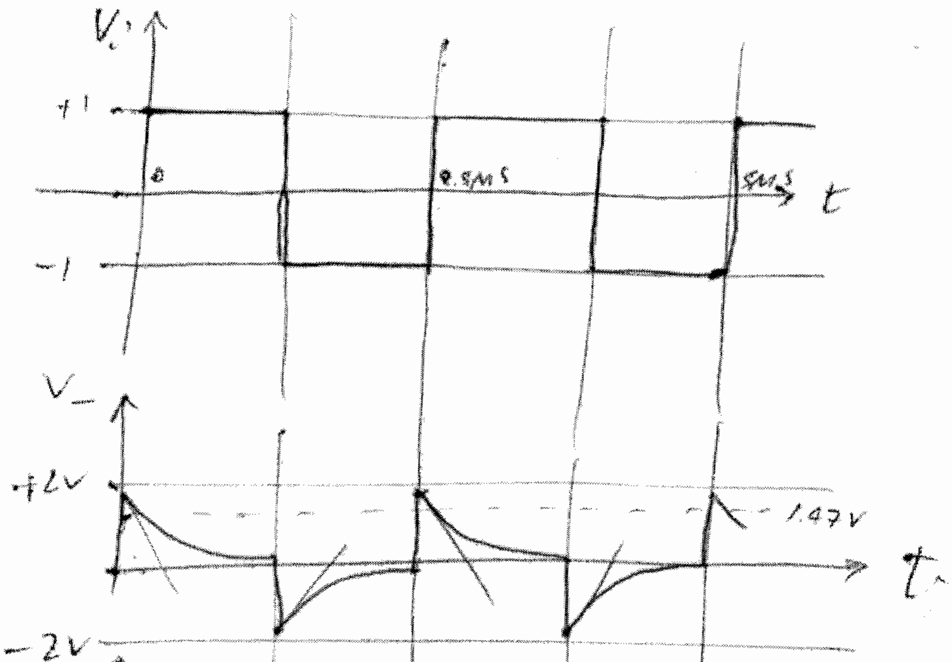
a)



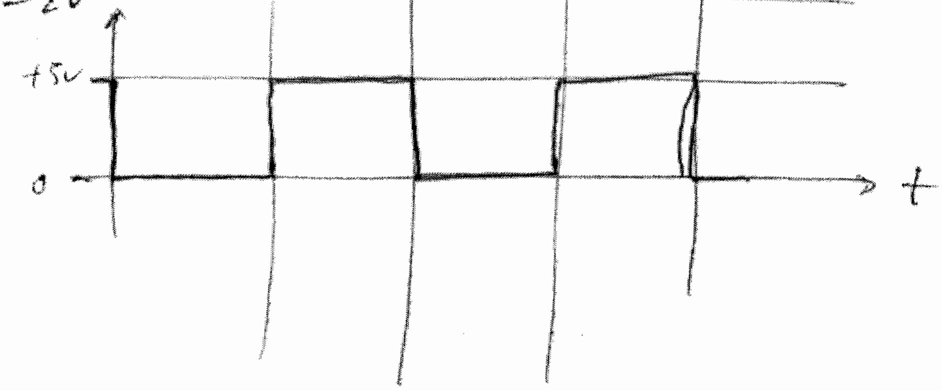
b)



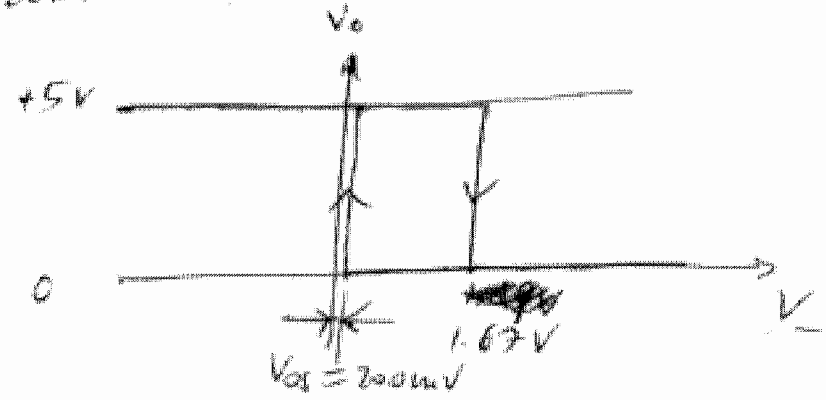
$\tau = RC = 0.1 \cdot 4\mu s = 0.4 \mu s$

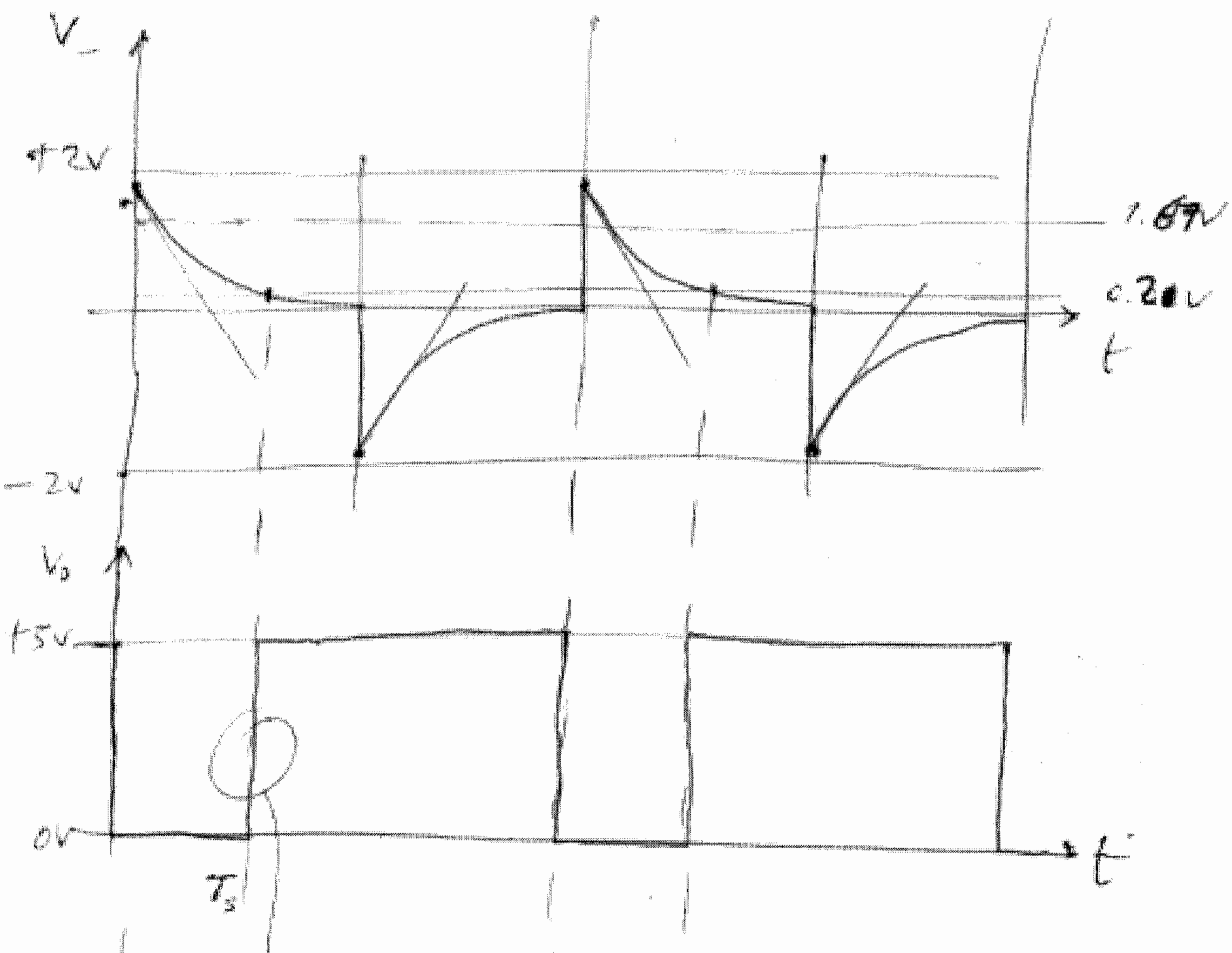


c)



d) $V_{OS} = +200mV$



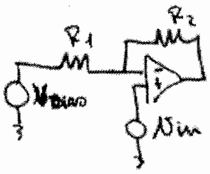


viene anticipato il fronte ascendente di quanto?

$$V_-(t) \approx 2V e^{-t/\tau} = 0.2V \longrightarrow T_s = \tau \ln\frac{2}{0.2} = 0.92\,\mu s$$

Es. 3)

a)



$V_{in} = 0 \div 100mV$

Voglio $V_{out} = -5 \div 5V$

$$V_{out} = -V_{Bias}\frac{R_2}{R_1} + V_{in}\left(1+\frac{R_2}{R_1}\right) \Rightarrow \begin{cases} V_{in}=0V \\ V_{out}=-5V \end{cases} \Rightarrow -5V = -V_{Bias}\frac{R_2}{R_1}$$

$$\begin{cases} V_{in}=100mV \\ V_{out}=+5V \end{cases} \Rightarrow 5V = -V_{Bias}\frac{R_2}{R_1} + 100mV\left(1+\frac{R_2}{R_1}\right)$$

$$\begin{cases} V_{Bias} = 50.51\,mV \\ R_2 = 99K\Omega \end{cases}$$

b) Sampling $\Rightarrow$ MOS sempre acceso. Worst case: $V_S = 5V \Rightarrow V_{GS} > V_T \Rightarrow V_G > 6V$
Hold $\Rightarrow$ MOS sempre spento. Worst case: $V_S = -5V \Rightarrow V_{GS} < V_T \Rightarrow V_G < -4V$

c) $LSB = \frac{FSR}{2^n} = \frac{100mV}{2^n} \Rightarrow n = 10 \Rightarrow LSB = 97.65\,\mu V$ che all'ingresso dell'ADC sarà $LSB = 9.765\,mV$

d) $\Delta V_C = \frac{C_{gd}}{C_{gd}+C}\Delta V_G \simeq 200\,\mu V$ considerando $\Delta V_G = 20V$

$\Delta V_C \simeq 0.02\,LSB$

e) $G_{reale}\big|_{Buffer} = \frac{A_0}{1+A_0} \Rightarrow V_\varepsilon = \frac{5V}{1+A_0} \simeq 50\,\mu V \simeq 0.005\,LSB$

N.B. $V_\varepsilon = V_{in_+}\cdot G_{id} - V_{in_+} G_{reale}$; $V_{\varepsilon max}$ per $V_{in_+} = 5V$ $\quad V_{\varepsilon max} = 5V\cdot 1 - \frac{5V\,A_0}{A_0+1} \Rightarrow V_\varepsilon$