

Computer Organization & Design The Hardware/Software Interface

周五上午3-4节(双周) 周三上午3-5节(单周) 紫金港校区西1-204 实验:周三下午9-10节 东4-509

刘海风

Asso. Prof. Haifeng Liu
College of Computer Science and Technology, Zhejiang University
haifengliu@zju.edu.cn

Importance



◎计算机考研最重要的课程

全统考,4门课程,计组45,数据结构45,操作系 统35, 网络25

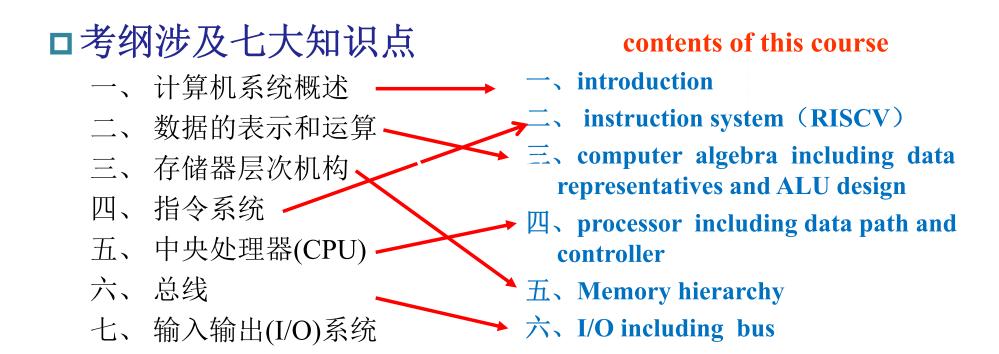
- ◎计算机硬件主要课程,学分比值很高
- ◎真正体现计算机科班出身的编程人员的内功

€充分利用不同平台机器的特性:并发,跨平台 , 高效利用内存, 减少能耗(突破主频瓶颈)



topic analysis





结论: 在大知识点上, 本课程覆盖大纲



计算机学院 系统结构与系统软件实验室

Why we learn Computer Organization?



■ Hardware Course Series

并行处理 Parallel Processing 高级计算机体系结构 Advanced CA 分布式系统 Distributed System

存储技术基础

Storage Technology Fundations 接口设计 Interface Design 计算机体系结构

Computer Architecture

嵌入式系统 Embedded

System

多核程序设计 Multicore Programming

计算机组成

Computer Organization

逻辑与计算机设计基础

Logic and Computer Design Fundamentals

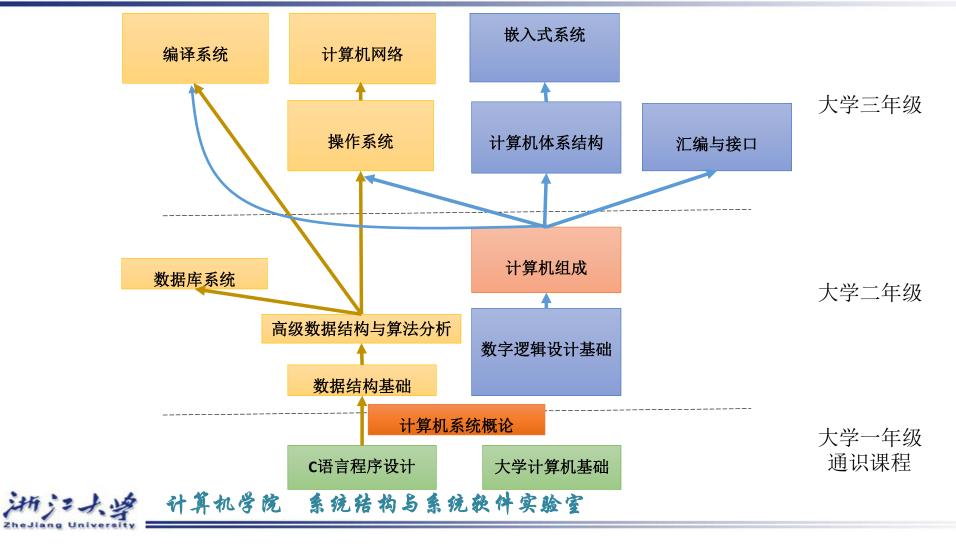
电丁线岭 Electronic Circuits 模拟线路 Simulation Circuits



计算机学院 系统结构与系统软件实验室

Why we learn Computer Organization?





Kernel



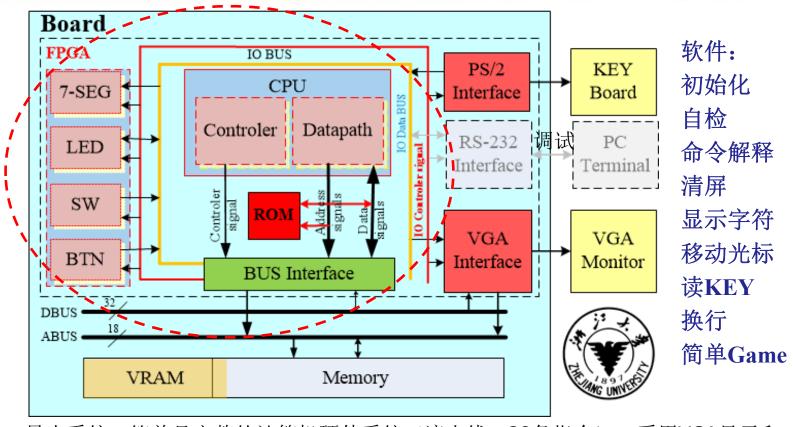
- **■** How does Hardware support HLL?
- **■** Arithmetic for Computers
- Datapath and Control
- **■** Exploiting Memory Hierarchy
- □ I/O, Networks, and Other Peripherals
- **■** Experiments



| 周 | 理论课 | 实验课 | 对应章节 | 作业 |
|----|--|--|-----------|--------------|
| 1 | Ch0 历史及课程简介 Ch1 计算机抽象层次系统 (2) 分层结构(top down) | Lab0: Introduction to Vivado 介绍和使用 multiplex 封装 | 1.1—1.11 | |
| 2 | Ch3 ALU设计 乘/除法 (3) | Lab01: warmup 32 Reg file,整数ALU部件,时钟 , 有限状态机 | 3.1—3.4 | HW1 基本概念习题 |
| 3 | 浮点加法 | Lab02:实验环境搭建 给IP核,总图,用Verilog代码搭建 | 3.5 | HW2 ALU相关习题 |
| 4 | Ch2 RISC V 指令集 指令、编程 | | 2.1—2.10 | |
| 5 | 汇编、反汇编 | Lab03: 复杂操作实现 乘法器/除法器,浮点加法器 | 2.12—2.14 | HW3 RISC编程习题 |
| 6 | Ch4 CPU设计实现 单周期CPU数据通路、 | Lab04: 单周期CPU实现 datapath + controller + exception | 4.1—4.3 | |
| 7 | 控制器、中断/异常处理 | | 4.4 | HW4 单周期CPU习题 |
| 8 | 流水线CPU设计实现 简单正确流水 | | 4.6 | |
| 9 | forwarding path | Lab05: 流水线CPU实现 (只做stall) | 4.7 | HW5 流水线CPU习题 |
| 10 | 控制竞争 | 5 stage + stall | 4.8, | |
| 11 | Ch5 存储系统 Cache | | 5.1-5.4 | |
| 12 | Memory | Lab06: Data Cache | 5.5 | HW6 存储系统习题 |
| 13 | Virtual Memory | 2-way set associative, 4w/block, LRU | 5.6-5.9 | |
| 14 | Ch6 I/O 系统 trap, 中断 | | | |
| 15 | 总线、pooling/Interruption/DMA | | app. | |
| 16 | Review | | | |

The computer diagram in the course experiment



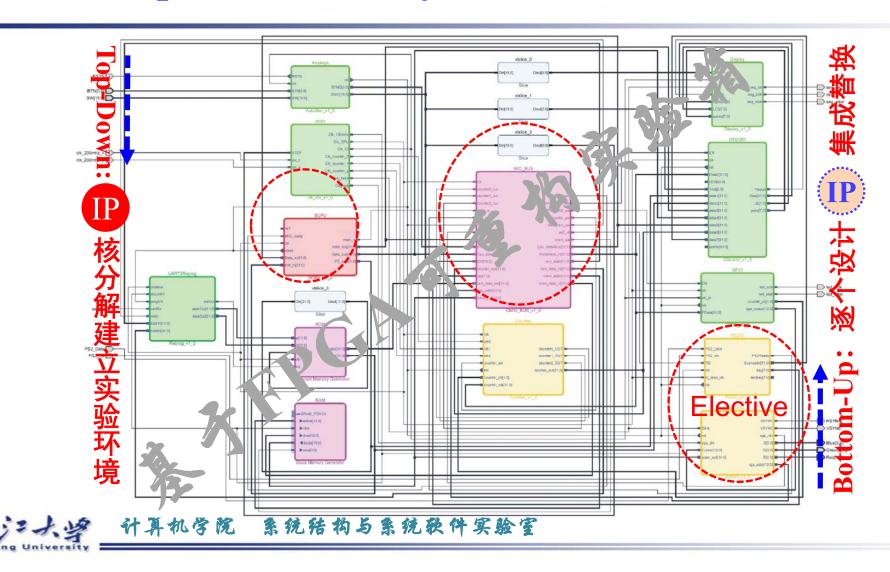


最小系统:简单且完整的计算机硬件系统(流水线,28条指令),采用VGA显示和P/S2键盘作为人机交互,4MB片外存储器(选用),2KW片内ROM,VRAM与内存共享(采用集成显卡模式),不用任何辅助接口芯片,全部采用Verilog HDL代码在一片FPGA上实现(SWORD),具有简单的系统调用和命令解释器。



Implementation system in the SWORD





Course Information



□ Course Website

- ■学在浙大
- ■钉钉群

□ Lab:

- 洪奇军老师, redflag@zju.edu.cn
- ■助教:郝家辉
- Vivado 下载: <u>ftp://10.78.18.201/</u>, 2017.4版本





□ Computer Organization & Design



—The Hardware/Software Interface

John L. Hennessy, Stanford University **David A. Patterson, UC Berley**

□ Reference:

- ■本书第五版中文版(RISC-V)
- 计算机组成与设计
 - □作者:潘学增等,浙江大学出版社









- □ **Theory** (70%)
 - Homework + Quiz 20%
 - Late submission get 10% off for each 3 days
 - No late than 6 days
 - Midterm test

10%

- 5.4 A Simple Implementation Scheme
- Final Examination

40%

- □ English, Close-book test with one A4 memo.
- □ Lab assignments (30%)





◎作业,实验可以讨论,严禁抄袭,一旦发现,全部0分

◎勿以善小而不为. 勿以恶小而为之



OTHINKS!