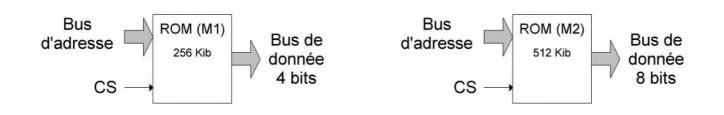
# T.D. 5 Assemblage de mémoires

#### **Exercice 1**

Soit les deux mémoires de type ROM suivantes :



- 1. Combien peut-on former de mots de 4 bits avec la mémoire M1?
- 2. Combien peut-on former de mots de 8 bits avec la mémoire M2 ?
- 3. Quelle est la taille du bus d'adresse des deux types de ROM?

On souhaite réaliser une mémoire M2 à l'aide de deux mémoires M1.

- 4. Quel type d'assemblage doit-on réaliser?
- 5. Donnez le schéma de câblage.

## **Exercice 2**

On dispose de plusieurs RAM (M1) ayant une capacité de 2 Mib avec un bus de donnée de 4 bits, une entrée *CS* et une entrée *WE*. On désire réaliser une RAM (M2) ayant une capacité de 4 Mib. Les bus de commande et de donnée des deux RAM sont identiques.

- 1. Calculez la taille des bus d'adresse des deux types de RAM.
- 2. Quel type d'assemblage doit-on réaliser?
- 3. Combien de bits d'adresse vont servir à déterminer le CS des mémoires M1 ?
- 4. Donnez le schéma de câblage.
- 5. Quelle mémoire **M1** est active lors de la lecture à l'adresse 515<sub>10</sub> ?
- 6. Quelle mémoire **M1** est active lors de l'écriture à l'adresse 9A844<sub>16</sub>?

T.D. 5

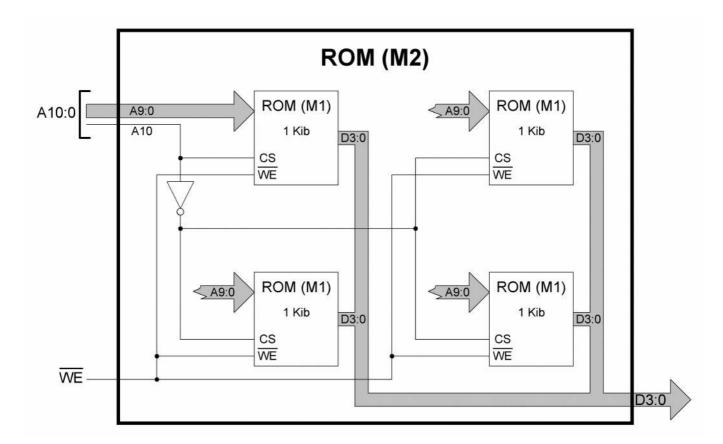
## **Exercice 3**

À l'aide de plusieurs RAM (M1) de 512 octets possédant un bus de donnée de 4 bits, on souhaite réaliser une RAM (M2) de 8 Kio possédant un bus de donnée de 16 bits.

- 1. Donnez le nombre de mots et la largeur du bus d'adresse des deux types de RAM.
- 2. Combien de mémoires doit-on assembler en série?
- 3. Combien de mémoires doit-on assembler en parallèle ?
- 4. Combien de bits d'adresse vont servir à déterminer le CS des mémoires M1 ?
- 5. Donnez le schéma de câblage.
- 6. Précisez les mémoires M1 actives pour chacune des adresses suivantes : 95A<sub>16</sub>, E03<sub>16</sub>, 1FF<sub>16</sub>, 725<sub>16</sub>.

## **Exercice 4**

Le montage ci-dessous possède quelques erreurs. Trouvez-les et proposez un montage qui fonctionne.



#### **Indications**:

- Le nombre de mémoires M1 est exact.
- La capacité en bit des mémoires **M1** est exacte.
- La taille du bus de donnée des mémoires M1 est exacte.
- L'assemblage en parallèle est représenté à l'horizontale.
- L'assemblage en série est représenté à la verticale.

T.D. 5