# Partiel S2 Architecture des ordinateurs

Durée: 1 h 30

Inscrivez vos réponses <u>exclusivement</u> sur le document réponse. Ne pas détailler les calculs sauf si cela est explicitement demandé. Ne pas écrire à l'encre rouge.

Exercice 1 (5 points)

- Convertissez les nombres présents sur le <u>document réponse</u> dans le format IEEE754 simple précision. Vous exprimerez le résultat final sous forme binaire en précisant les trois champs.
- Donnez la représentation associée aux mots binaires codés au format IEEE754 double précision présents sur le document réponse. Si une représentation est un nombre, vous l'exprimerez en base 10 sous la forme k×2<sup>n</sup> où k et n sont des entiers relatifs.

Exercice 2 (4 points)

On souhaite réaliser une mémoire RAM d'une capacité de 2 Mib (que l'on notera M) à l'aide de plusieurs mémoires RAM d'une capacité de 16 Kib (que l'on notera m). La mémoire M possède un bus de donnée de 16 bits et la mémoire m un bus de donnée de 4 bits. Répondez aux questions sur le document réponse.

#### Exercice 3 (5 points)

- 1. Câblez la figure 1 afin de réaliser un compteur asynchrone modulo 11.
- 2. Câblez la figure 2 afin de réaliser un décompteur asynchrone modulo 11.
- 3. Câblez la figure 3 afin de réaliser un registre à décalage (E  $\rightarrow$  Q0  $\rightarrow$  Q1  $\rightarrow$  Q2  $\rightarrow$  Q3).

#### Exercice 4 (6 points)

On souhaite réaliser la séquence du tableau présent sur le document réponse à l'aide de bascules JK.

- 1. Remplissez le tableau présent sur le document réponse.
- 2. Sur le <u>document réponse</u>, donnez les expressions les plus simplifiées des entrées J et K de chaque bascule <u>en justifiant par des tableaux de Karnaugh pour les solutions qui ne sont pas évidentes</u>. On appelle solution évidente celle qui ne comporte aucune opération logique hormis la complémentation (par exemple : J0 = 1, K1 = Q2).

Partiel S2

Architecture des ordinateurs – EPITA – S2 – 2016/2017

Ma		200
Nom	*	DHVIC
Parent .		DAVID

...... Prénom: Clement Classe: BZ

## DOCUMENT RÉPONSE À RENDRE

## Exercice 1

Nombre	S	Е	М
75,75	0	10000101	00 101111000000000000000000000000000000
0,46875	0	olliloxo	100000000000000000000000000000000000000

2.

Représentation IEEE 754	Représentation associée	
20A1 8000 0000 0000 <sub>16</sub>	3, 2505	
7FF7 0000 0000 0000 <sub>16</sub>	NaN	
0004 2000 0000 000016	1 x 2 1025	

#### **Exercice 2**

Question	Réponse
Quelle est la profondeur de la mémoire m?	2'2 mols
Quelle est la profondeur de la mémoire M?	214 mots
Donnez le nombre de fils du bus d'adresse de la mémoire <i>m</i> .	12 f. As
Donnez le nombre de fils du bus d'adresse de la mémoire $M$ .	17 f.ls _
Combien de mémoires doit-on assembler en parallèle ?	4 mamoires
Combien de mémoires doit-on assembler en série ?	5 mariones
Combien de bits d'adresse vont servir à déterminer les entrées <i>CS</i> des mémoires ?	3 1/25.
Quand la mémoire $M$ est active, combien de mémoires $m$ sont actives simultanément?	4 mémoires

## Exercice 3

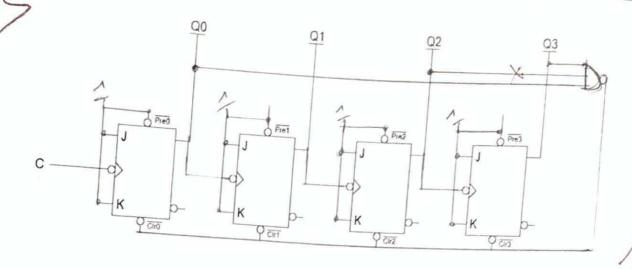


Figure 1

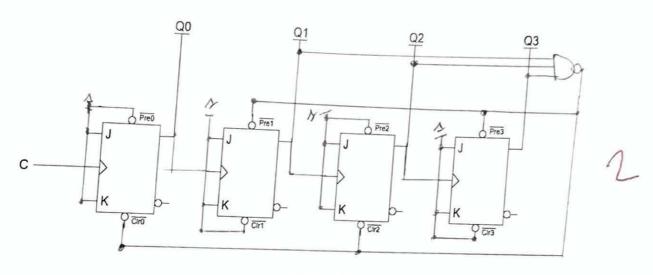
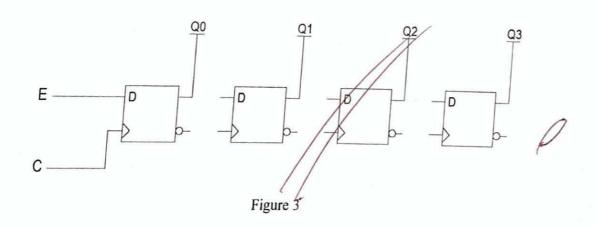


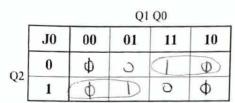
Figure 2



### Exercice 4

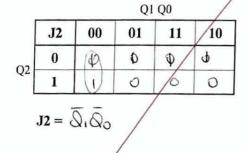
Q2	Q1	Q0	J2	K2	J1	KŊ	J()	K0
0	0	0	Φ	10/	Φ/	0/	\$	1
0	0	I	Φ,	0	0/		d	0/
0	1	1	φ/	0	9	9		Φ
0	ı	0	Φ		d d	4	Þ	d
I	I	0	d	φ	b	6	Þ	1
1	1	1	d	ф	A	φ	0	φ
1	0	1	6	Ф	$\phi$	0	1	0
1	0	0	/1	\$	Φ	0	0	P

Utilisez les tableaux de Karnaugh uniquement pour les solutions qui ne sont pas évidentes.



$$J0 = Q_2 \overline{Q_1} + \overline{Q_2} Q_1 = Q_2 \underline{\oplus} Q_1$$

		Q1 Q0					
	J1	00	01	11	10		
02	0	ф	ф	0	0		
Q2	1	cb	6	D	0		



		Q1 Q0					
	K0	00	01	11	10		
	0	1	0	Φ	9		
Q2	1	0	Ф	0/	D		

$$\mathbf{J0} = \mathbb{Q}_{\mathcal{Z}} \overline{\mathbb{Q}}_{1} + \mathbb{Q}_{\mathcal{Z}} \mathbb{Q}_{1} = \mathbb{Q}_{\mathcal{Z}} \mathbb{Q}_{0}$$

$$\mathbf{K0} = \overline{\mathbb{Q}}_{\mathcal{Z}} \overline{\mathbb{Q}}_{1} + \mathbb{Q}_{\mathcal{Z}} \mathbb{Q}_{1} = \overline{\mathbb{Q}}_{\mathcal{Z}} \mathbb{Q}_{0}$$

	Q1 Q0					
	K1	00	01	11	10	
03	0	0	J	(6)	Ф	
Q2	1	٥	0	Φ	Φ	

		Q1 Q0					
	K2	00	01	11	10		
0.7	0	0	0	0	1		
Q2	1	O	Φ	ф	0		