Course Outline

本次课程主要内容

- 存储器的层次结构
 - □ 虚拟存储器 Virtual Memory

上海交通大学 软件学院

2012-04-27

1/26

虚拟存储器

虚拟存储器产生的动因

- 消除小而受限的主存容量对程序运行及编程所造成的影响。
 - □允许单用户程序的大小超过主存的容量。
 - □ 程序员能在整个CPU的地址空间范围内自由编程。
- 允许在多个程序间有效而安全地共享内存。
 - □ 主存中也只放各个程序的活跃部分(局部性原理)

更多详细的精彩内容在操作系统课程中

"虚拟存储器"的本质目的

解决"大"的程序寻址空间和"小"的真实物理主存空间的矛盾。

本质方法上和Cache的实现原理类似,虽然 各自的出发点不太一样。

上海交通大学 软件学院

2012-04-27

3/26

虚拟存储器

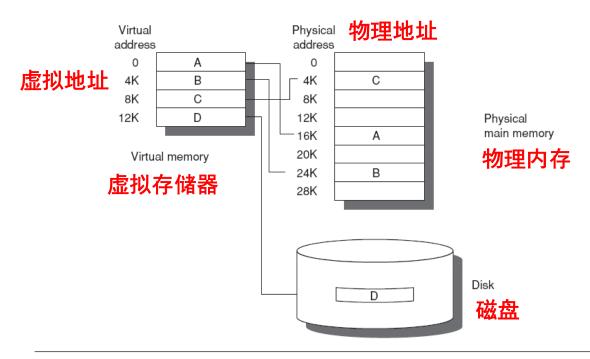


Figure C.18 The logical program in its contiguous virtual address space is shown on the left. It consists of four pages A, B, C, and D. The actual location of three of the blocks is in physical main memory and the other is located on the disk.

原理方法的虚拟本质

- ■通过某种机制,对程序员透明地、自动地实现大的寻址地址,与较小的实际物理内存中的真实存储地址的映射(或对应)。
- ■使得程序员感觉他真的有非常大的、等于处理器的 寻址空间那么大的编程与访问存储器空间。
- ■但事实上,这是给他的"错觉",其实是对他透明地虚拟出来的,真实的物理内存并没有那么大。所以称为"虚拟存储器"。

上海交通大学 软件学院

2012-04-27

5/26

虚拟存储器

实现方法的本质

建立一种由"多"到"少"的映射关系及其技术实现方法

一个问题

系统里中总归要有一个地方存放那么大的程序。放在哪里?

存放在认为是"海量"的存储器——磁盘里

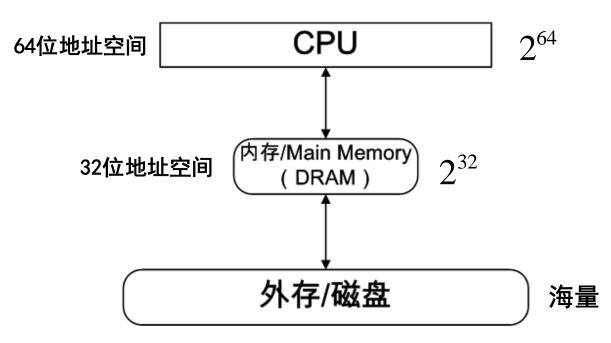
上海交通大学 软件学院

2012-04-27

7/26

虚拟存储器

虚拟存储器的真实物理结构



该结构类似于Cache的层次结构

存储器层次结构的四个问题

Q1: 一个磁盘上的块可以放在内存中的什么位置? 全相联

Q2: 如何在内存中查找一个块? 页表

Q3: 当发生虚拟存储器缺失时,应该替换哪个块? LRU

Q4: 写操作时会发生什么? 写回法

■虚存的一个块(称为页,或者页面)的大小在4KB以上 大小(1KB-4096K-)

更多详细内容会在操作系统课程中

上海交通大学 软件学院

2012-04-27

9/26

虚拟存储器

通过某种映射机制查找变换出真实的物理地址

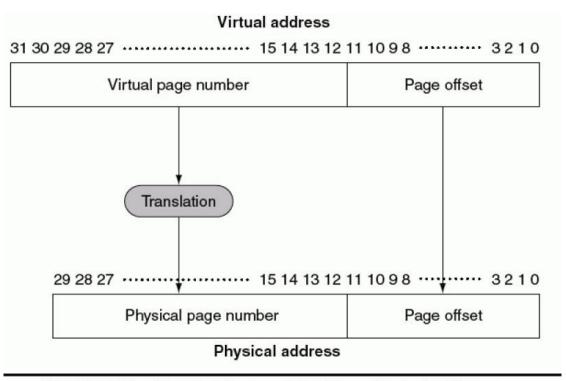


FIGURE 7.20 Mapping from a virtual to a physical address.

通过"页表"查找变换出真实的物理存放位置

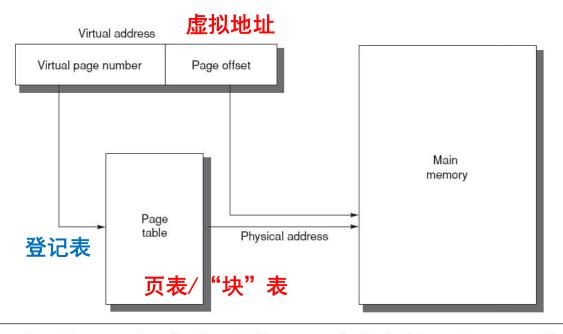


Figure C.22 The mapping of a virtual address to a physical address via a page table.

上海交通大学 软件学院

2012-04-27

11/28

虚拟存储器

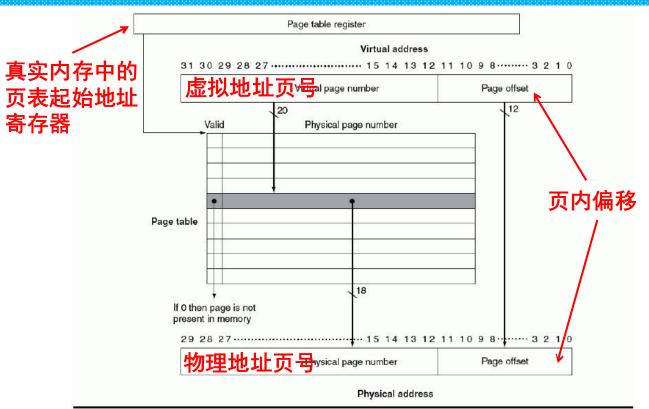


FIGURE 7.21 The page table is indexed with the virtual page number to obtain the corresponding portion of the physical address. The starting address of the page table is given by the page table pointer. In this figure, the page size is 2^{12} bytes, or 4 KB. The virtual address

页表

- ■页表通常太大了,以至于需要存放在内存中,有 时对页表本身还要分页。
- ■这也就意味着,从存储器中访问一个数据,包括 取指令、读数据、写结果数据,每一个操作都要 访问存储器2次:一次获得物理地址,再一次访存 才是获得数据。
- ■所以,需要把频繁访问的页表放在Cache中。
- ■这个特殊的起地址变换作用的Cache称为变换旁视缓冲器(TLB,Translation Lookaside Buffer),也叫快表(TB,Translation Buffer)。

上海交通大学 软件学院

2012-04-27

13/26

快表

快表TLB的一些典型特性指标

- TLB大小: 16 512项
- 块/表项大小: 1-2个页表项(4-8个字节)
- 命中时间: 0.5 1个时钟周期
- 缺失损失: 10-100个时钟周期
- 缺失率: 0.01% 1%

快表TLB的查找

- ■由于快表TLB不算大,所以,为了提升性能,通 常采用全相联映射(缺失率低)。
- ■对于全相联映射的表项查找,通常采用硬件电路对各个表项的内容进行并行比较,也就相当于按内容查找,这种"按内容查找/寻址"的存储器一般称为"相联存储器"。

上海交通大学 软件学院

2012-04-27

15/26

快表

AMD Opteron中数据TLB的地址转换过程

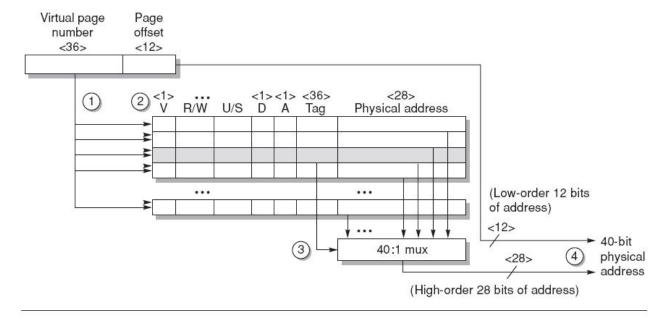
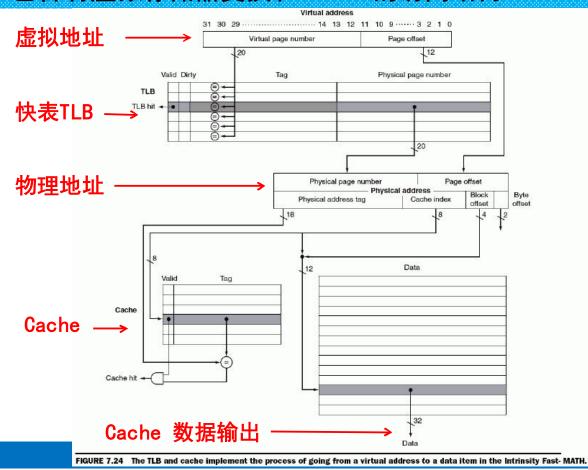


Figure C.23 Operation of the Opteron data TLB during address translation. The four steps of a TLB hit are shown as circled numbers. This TLB has 40 entries. Section C.5 describes the various protection and access fields of an Opteron page table entry.

包含有虚拟存储器变换和Cache的访问结构



Cache和虚拟存储器的层次结构比较

Cache和虚拟存储器的典型参数

Parameter	First-level cache	Virtual memory
Block (page) size	16-128 bytes	4096–65,536 bytes
Hit time	1–3 clock cycles	100–200 clock cycles
Miss penalty	8–200 clock cycles	1,000,000–10,000,000 clock cycles
(access time)	(6–160 clock cycles)	(800,000–8,000,000 clock cycles)
(transfer time)	(2–40 clock cycles)	(200,000–2,000,000 clock cycles)
Miss rate	0.1-10%	0.00001-0.001%
Address mapping	25–45 bit physical address to 14–20 bit cache address	32–64 bit virtual address to 25–45 bit physical address

Figure C.19 Typical ranges of parameters for caches and virtual memory. Virtual memory parameters represent increases of 10-1,000,000 times over cache parameters. Normally first-level caches contain at most 1 MB of data, while physical memory contains 256 MB to 1 TB.

Cache和虚拟存储器的层次结构比较

- ■Cache缺失时是由硬件控制进行替换操作,其过程对程序员和操作系统*是透明的。
- ■虚拟存储器的替换主要是由硬件产生的缺页异常 引发的操作系统控制进行的。
- ■处理器的地址大小决定了虚拟存储器的大小, Cache的大小与此无关。
- ■辅助存储器(磁盘)除了作为存储器层次中内存的下一级后备存储器外,还被用于文件系统,文件系统通常不是地址空间的一部分,但占据了辅存的大部分空间。

上海交通大学 软件学院

2012-04-27

19/26

Cache和虚拟存储器的层次结构比较

处理器中的存储器管理单元MMU

- 事实上, 计算机系统设计当中的几乎所有事情, 都是硬件和操作系统密切配合、相辅相成的结果。
- **MMU:** Memory Management Unit
- 虚拟存储器是MMU硬件和操作系统协调工作的产物,这样,才能够给计算机使用者(应用系统程序员)提供一个透明的、虚拟的、"大"的程序和运行空间。

例: Intel Core i7的存储器系统

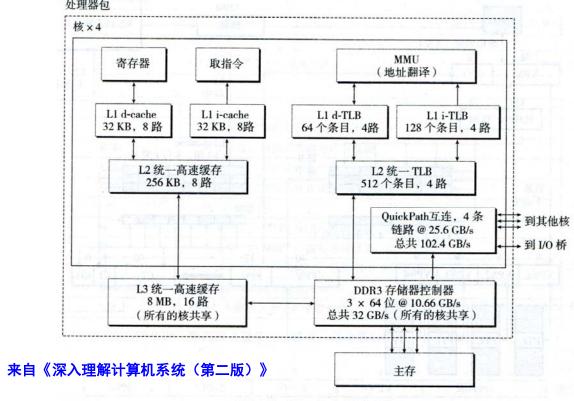


图 9-21 Core i7 存储器系统

上海交通大学 软件学院

2012-04-27

21/26

Acknowledgements

- These slides contain material developed and copyright by:
 - —Arvind (MIT)
 - —Krste Asanovic (MIT/UCB)
 - —John Kubiatowicz (UCB)
 - —David Patterson (UCB)
 - —Geng Wang (SJTU)
 - —Yanmin Zhu (SJTU)
 - —Li Yamin(Hosei Univ.)