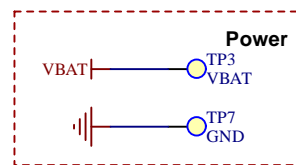
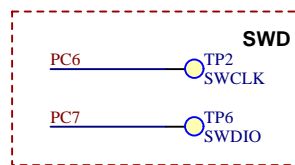
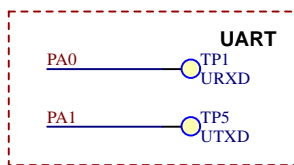
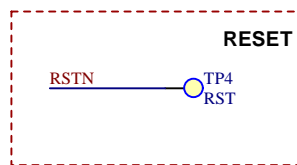
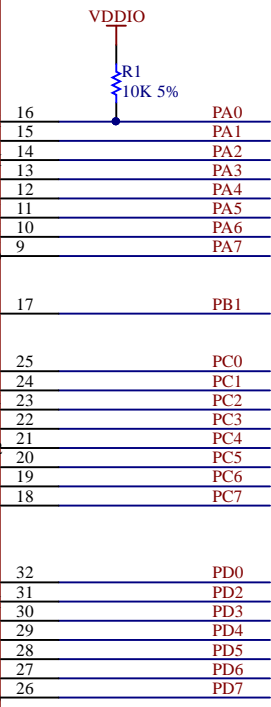


## FR2012B

### QFN32\_0404\_P0.4

#### GPIO

PA0	/ I2C0.CLK / SPIM0.CLK / SPIS.CLK / URXD0 / USBDP / PWM0 / PDM.CLK / BLE.TX / SIRIN / I2S.BCLK
PA1	/ I2C0.DAT / SPIM0.CSN / SPIS.CSN / UTXD0 / USBDM / PWM1 / PDM.DAT / BLE.RX / SIROUT / I2S.FRM
PA2	/ I2C1.CLK / SPIM0.IO0 / SPIS.MOSI / URTS0 / URXD1 / PWM2 / PDM.CLK / WLAN.TX / RS485.EN / I2S.MISO
PA3	/ I2C1.DAT / SPIM0.IO1 / SPIS.MISO / UCTS0 / UTXD1 / PWM3 / PDM.DAT / WLAN.RX / I2S.MISO
PA4	/ I2C0.CLK / SPIM0.IO2 / SPIS.CLK / URXD0 / USBDP / PWM4 / PDM.CLK / CLK.OUT / I2S.BCLK
PA5	/ I2C0.DAT / SPIM0.IO3 / SPIS.CSN / UTXD0 / USBDM / PWM5 / PDM.DAT / ANT.TX / SIRIN / I2S.FRM
PA6	/ I2C1.CLK / SPIM0.CLK / SPIS.MOSI / URTS0 / URXD1 / PWM6 / PDM.CLK / ANT.RX / SIROUT / I2S.MOSI
PA7	/ I2C1.DAT / SPIM0.CSN / SPIS.MISO / UCTS0 / UTXD1 / PWM7 / PDM.DAT / CLK.OUT / RS485.EN / I2S.MISO
PB1	/ I2C0.DAT / SPIM0.CSN / SPIS.CSN / UTXD0 / USBDM / PWM1 / PDM.DAT / BLE.RX / SIROUT / BURN.SPICSN
PC0	/ I2C0.CLK / SPIM1.CLK / SPIS.CLK / URXD0 / LCD.CSX / PWM0 / PDM.CLK / SWV / SIRIN / I2S.BCLK / PSRAM.IO3
PC1	/ I2C0.DAT / SPIM1.CSN / SPIS.CSN / UTXD0 / LCD.DCX / PWM1 / PDM.DAT / SWV / SIROUT / I2S.FRM / PSRAM.CLK
PC2	/ I2C1.CLK / SPIM1.IO0 / SPIS.MOSI / URTS0 / URXD1 / PWM2 / PDM.CLK / SWV / RS485.EN / I2S.MOSI / PSRAM.CSN
PC3	/ I2C1.DAT / SPIM1.IO1 / SPIS.MISO / UCTS0 / UTXD1 / PWM3 / PDM.DAT / SWV / LCD.TE / I2S.MISO / PSRAM.IO1
PC4	/ I2C0.CLK / SPIM1.IO2 / SPIS.CLK / URXD0 / LCD.WRX / PWM4 / PDM.CLK / ANT.RX / LCD.TE / I2S.BCLK / PSRAM.IO2
PC5	/ I2C0.DAT / SPIM1.IO3 / SPIS.CSN / UTXD0 / LCD.RDX / PWM5 / PDM.DAT / SWV / SIRIN / I2S.FRM / PSRAM.IO0
PC6	/ I2C1.CLK / SPIM1.CLK / SPIS.MOSI / URTS0 / URXD1 / PWM6 / PDM.CLK / SWTCK / SIROUT / I2S.MOSI
PC7	/ I2C1.DAT / SPIM1.CSN / SPIS.MISO / UCTS0 / UTXD1 / PWM7 / PDM.DAT / SWDIO / RS485.EN / I2S.MISO
PD0	/ I2C0.CLK / SPIM1.CLK / SPIS.CLK / URXD0 / PWM0 / PDM.CLK / SARADC0 / SIRIN / I2S.BCLK
PD2	/ I2C1.CLK / SPIM1.IO0 / SPIS.MOSI / URTS0 / URXD1 / PWM2 / PDM.CLK / SARADC2 / RS485.EN / I2S.MOSI
PD3	/ I2C1.DAT / SPIM1.IO1 / SPIS.MISO / UCTS0 / UTXD1 / PWM3 / PDM.DAT / SARADC3 / I2S.MISO
PD4	/ I2C0.CLK / SPIM1.IO2 / SPIS.CLK / URXD0 / PWM4 / PDM.CLK / SARADC4 / I2S.BCLK
PD5	/ I2C0.DAT / SPIM1.IO3 / SPIS.CSN / UTXD0 / PWM5 / PDM.DAT / SARADC5 / SIRIN / I2S.FRM
PD6	/ I2C1.CLK / SPIM1.CLK / SPIS.MOSI / URTS0 / URXD1 / PWM6 / PDM.CLK / SARADC6 / SIROUT / I2S.MOSI
PD7	/ I2C1.DAT / SPIM1.CSN / SPIS.MISO / UCTS0 / UTXD1 / PWM7 / PDM.DAT / SARADC7 / RS485.EN / I2S.MISO



#### 元件选型:

- (1) 天线匹配电路中的电感选用高Q值、低内阻的高频电感，电容选用NPO/COG稳定性好的1类电容。
- (2) 建议选用频率公差正负10PPM、CL≤12pF的晶振，预留晶振负载电容位置，通过频偏测试来确定电容值。
- (3) RF走线按50Ω微带线设计，到天线的距离尽量短，布成圆弧或135°拐角，避免直角走线。天线参考GND与芯片底部GND以敷地铜的方式连接，不可被其它走线分割。RF走线周围密集GND过孔屏蔽隔离。
- (4) L2摆放时靠近芯片的BSW脚放置，L2相邻层敷地铜。C6靠近L2，走线尽量短和宽。C6负极至少放置两个GND过孔，与芯片底部GND以敷地铜的方式连接，不可被其它走线分割。
- (5) 电感L2与晶振Y1摆放时不可靠得太近，尽量隔开距离，否则影响射频性能。晶振周围放置密集GND过孔屏蔽隔离。
- (6) 电路中所有稳压滤波电容必靠近芯片相关引脚放置。
- (7) 如果产品需要通过类似IEC认证，防静电要求>2KV，建议在相关引脚和接口处预留ESD防护器件。

#### 电路设计及布局:

- (1) 左边部分为FR2012x最小系统。非低功耗应用中，由芯片内部LDO降压，可以省去电感L2、改小C6（取值不可小于2.2uF）。
- (2) 天线区域净空处理，远离金属和电池，远离高频噪声源。预留π型匹配电路，用于天线阻抗调试。
- (3) RF走线按50Ω微带线设计，到天线的距离尽量短，布成圆弧或135°拐角，避免直角走线。天线参考GND与芯片底部GND以敷地铜的方式连接，不可被其它走线分割。RF走线周围密集GND过孔屏蔽隔离。
- (4) L2摆放时靠近芯片的BSW脚放置，L2相邻层敷地铜。C6靠近L2，走线尽量短和宽。C6负极至少放置两个GND过孔，与芯片底部GND以敷地铜的方式连接，不可被其它走线分割。
- (5) 电感L2与晶振Y1摆放时不可靠得太近，尽量隔开距离，否则影响射频性能。晶振周围放置密集GND过孔屏蔽隔离。
- (6) 电路中所有稳压滤波电容必靠近芯片相关引脚放置。
- (7) 如果产品需要通过类似IEC认证，防静电要求>2KV，建议在相关引脚和接口处预留ESD防护器件。

#### 管脚说明:

- (1) FR2012x支持UART、I2C、SSP、PWM、ADC、I2S、PDM等功能。
- (2) PA0、PA1默认为UART口，PC6、PC7默认为J-Link口。PA0、PA1在PCB上务必预留测试点，PC6、PC7有空间的话也预留测试点。
- (3) Port D口支持SAR ADC，其中PD6、PD7支持ADKEY，这两个管脚上电默认为高电平。
- (4) 所有的GPIO口支持输出、输入、floating状态。
- (5) IO口输出高电平时的驱动电流最大8mA。
- (6) RSTN脚低电平复位。
- (7) 上电瞬间（用户程序运行前）IO口不定态，在PWM控灯等应用中，需在IO口对地增加2KΩ内的下拉电阻。

**FREQCHIP 富芮坤**

File: FR2012B Reference Design		
Version: V0.2	Size: A4	Sheet: 2/3
Drawn By:	Date: 2023/2/10	

	1	2	3	4
A				
B				
C				
D				

Date	Revision	Description
2022/10/31	V0.1	Initial Version
2023/2/10	V0.2	将FR2012B Pin1由PD0改成RSTN，Pin32由PD1改成PD0； 管脚说明部分增加：上电瞬间（用户程序运行前）IO口不定态，在PWM控灯等应用中，需在IO口对地增加2KΩ 内的下拉电阻。

FREQCHIP富芮坤

File: FR2012B\_Reference\_Design

Version: V0.2Size: A4Sheet: 3/3

Drawn By:Date: 2023/2/10

1	2	3	4
---	---	---	---