5. Geheugen

Het cache-geheugen binnen de CPU bestaat uit

- o ROM geheugen
- o static RAM geheugen
- o dynamic RAM geheugen
- o niet-vluchtig geheugen

DIMM

- o is de actuele standaard voor geheugenmodules
- o betekent Dynamic Inline Modern Module
- o is een geheugenbank met enkelzijdige contacten
- o is de voorganger van SIMM

Refresh van het geheugen is nodig bij

- o DDR
- o SDRAM
- o SRAM
- o Flash

Asynchroon betekent

- o gelijktijdig
- niet gelijktijdig
- o communicatief
- o niet communicatief

sDRAM geheugen is

- o synchroon en statisch
- o asynchroon en statisch
- o synchroon en dynamisch
- o asynchroon en dynamisch

Foutcontrole in het hoofdgeheugen gebeurt momenteel via

- o pariteit
- o triple channel
- o registered geheugen
- error correction code (ECC)

Het principe van cache geheugen is

- o hoe sneller hoe kleiner
- o hoe kleiner hoe sneller
- o dat het altijd uit dynamisch geheugen bestaat
- dat de processor de meest gebruikte instructies zo dicht mogelijk bij zich houdt

Bij de Core-i

| heeft elke kern een L3-geheugen |
|---|
| heeft elke kern een L2-geheugen en delen ze samen een L3-geheugen |
| heeft elke kern een L1-geheugen en delen ze samen een L2-geheugen |
| heeft elke kern een L1-geheugen |

Flash-BIOS gebruikt

- o ROM-chips
- o PROM-chips
- o EPROM-chips
- o EEPROM-chips

Flashgeheugen is

- o volatile & solid state
- o non-volatile & solid state
- o vluchtig & met bewegende delen
- o niet-vluchtig & met bewegende delen